



Universidade do Minho  
Escola de Engenharia

Rui Tiago Gonçalves Rodrigues

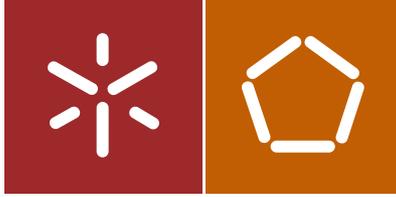
Inversor Fonte de Corrente para  
Sistemas Solares Fotovoltaicos

Rui Tiago Gonçalves Rodrigues Inversor Fonte de Corrente para Sistemas Solares Fotovoltaicos

UMinho | 2014

Novembro de 2014





Universidade do Minho  
Escola de Engenharia

Rui Tiago Gonçalves Rodrigues

Inversor Fonte de Corrente para  
Sistemas Solares Fotovoltaicos

Dissertação de Mestrado  
Ciclo de Estudos Integrados Conducentes ao Grau de  
Mestre em Engenharia Eletrónica Industrial e Computadores

Trabalho efetuado sob a orientação do  
Professor Doutor Henrique Gonçalves

## DECLARAÇÃO

Rui Tiago Gonçalves Rodrigues

Endereço eletrónico: a58781@alunos.uminho.pt Telefone: +351967710503

Número do Bilhete de Identidade: 13941618

Título da Tese:

### **Inversor Fonte de Corrente para Sistemas Solares Fotovoltaicos**

Orientador:

Doutor Henrique Gonçalves

Ano de conclusão: 2014

Tese submetida na Universidade do Minho para a obtenção do grau de  
Mestre em Engenharia Eletrónica Industrial e de Computadores

É AUTORIZADA A REPRODUÇÃO INTEGRAL DESTA TESE/TRABALHO APENAS  
PARA EFEITOS DE INVESTIGAÇÃO, MEDIANTE DECLARAÇÃO ESCRITA DO  
INTERESSADO, QUE A TAL SE COMPROMETE;

Universidade do Minho, \_\_\_/\_\_\_/\_\_\_\_\_

Assinatura: \_\_\_\_\_

*Aos meus pais e ao meu irmão.*



# Agradecimentos

A realização do trabalho apresentado nesta dissertação não teria sido possível sem o apoio e a contribuição de várias pessoas, às quais transmito os meus mais sinceros agradecimentos.

No âmbito académico, os meus primeiros agradecimentos ao meu orientador, o Professor Doutor Henrique Gonçalves, e ao investigador do Grupo de Eletrónica de Potência e Energia (GEPE) Bruno Exposto, por toda a disponibilidade e exigência demonstradas, bem como por toda a compreensão e ajuda ao longo desta dissertação.

A toda a restante equipa de investigação do GEPE, sendo eles Delfim Pedrosa, Gabriel Pinto, Vitor Monteiro e Raul Almeida, por toda a disponibilidade e motivação dados no decorrer desta dissertação.

Aos técnicos das oficinas do Departamento de Eletrónica Industrial Ângela Macedo, Carlos Torres e Joel Almeida, por toda a atenção e simpatia que me dispensaram ao longo deste trabalho e de toda a minha formação.

Aos meus colegas de curso que realizaram a dissertação de mestrado no Laboratório de Eletrónica de Potência: Filipe Rodrigues, José Pimenta, Tiago Rodrigues e Ricardo Vasco, por proporcionarem um excelente ambiente de trabalho, pela boa disposição, pelo encorajamento e por toda a ajuda prestada ao longo deste ano, e a todos os outros colegas que me ajudaram durante a minha formação.

Aos meus pais, irmão e todos os outros familiares que me escutaram, aconselharam e apoiaram incondicionalmente.

A todas as pessoas que não foram aqui referidas, mas que me ajudaram direta ou indiretamente ao longo do meu percurso académico.



# Resumo

Os sistemas solares fotovoltaicos são cada vez mais uma opção para a produção de energia elétrica uma vez que são uma fonte de energia limpa e renovável e, com o passar dos anos, fruto da investigação realizada, a sua eficiência máxima tem vindo a aumentar. Para a interface entre os painéis solares fotovoltaicos (CC) e a rede elétrica (CA) é indispensável o uso de um inversor (conversor CC-CA), que deverá ser otimizado para que seja possível extrair a máxima energia dos painéis solares fotovoltaicos, garantindo a qualidade da energia elétrica injetada na rede elétrica.

Existem diferentes topologias de inversores que podem ser utilizados nestes sistemas, sendo que a mais utilizada é o inversor fonte de tensão ou VSI (*Voltage Source Inverter*). Nesta dissertação de mestrado foi desenvolvida uma solução com base num inversor fonte de corrente ou CSI (*Current-Source Inverter*), procurando explorar os seus benefícios.

Além de estudar as principais topologias de inversor, antes de implementar o sistema foi efetuado um estudo sobre o estado da arte para melhor se compreender os sistemas solares fotovoltaicos, assim como as principais técnicas de modulação aplicáveis ao conversor utilizado no âmbito desta dissertação. Tendo em conta as características do sistema pretendido, selecionou-se então um inversor fonte de corrente trifásico e desenvolveu-se uma técnica de modulação híbrida, baseada em modulação de espaço de vetores e amostragem periódica.

Todo o circuito de potência e respetivo sistema de controlo foram testados e validados recorrendo a simulações computacionais em PSIM e *Matlab* e, após esta validação, foi implementado todo o sistema em laboratório, tendo sido construído um protótipo laboratorial.

Para finalizar, realizaram-se testes laboratoriais para verificar o funcionamento do inversor, assim como para analisar a qualidade da energia elétrica injetada pelo mesmo.

**Palavras-Chave:** Inversor Fonte de Correntes, CSI (*Current-Source Inverter*), Qualidade de Energia Elétrica, Energia Solar Fotovoltaica, Conversor CC-CA, MPPT (*Maximum Power Point Tracker*).



# Abstract

Solar photovoltaic systems are an increasing option for electricity production, since they are a clean renewable energy source, and over the years, as a result of the research, their efficiency has been increasing. For the interface between the photovoltaic solar array (DC) and the electrical grid (AC) the use of an inverter (DC-AC converter) is necessary, which should be optimized to extract the maximum power from the photovoltaic solar array, guaranteeing the electrical power quality.

There are different topologies of inverters that can be used in these systems, but the most common is the Voltage-Source Inverter (VSI). In this master thesis a solution based on a Current-Source Inverter (CSI) was developed, seeking to exploit its benefits.

Besides the study of the main existing inverter topologies, before implementing the system, a study about the state of the art was made to better understand solar photovoltaic systems, as well as the main modulation techniques applicable to the converter used in this master thesis. Taking into account the characteristics of the desired system, a three-phase current-source inverter was selected and a hybrid modulation technique, based on space-vector modulation and periodic sampling was developed.

All the power circuit and the respective control systems were tested and validated using computer simulations in PSIM and Matlab and, after this validation, the whole system was implemented in laboratory, resulting in a prototype.

Finally, to assess the operation of the inverter, as well as to analyze the electrical power quality, laboratory tests were performed.

**Keywords:** Current-Source Inverter, CSI, Power Quality, Photovoltaic Energy, DC-AC Converter, MPPT (Maximum Power Point Tracker).



# Índice

<b>Agradecimentos</b> .....	<b>v</b>
<b>Resumo</b> .....	<b>vii</b>
<b>Abstract</b> .....	<b>ix</b>
<b>Lista de Figuras</b> .....	<b>xiii</b>
<b>Lista de Tabelas</b> .....	<b>xvii</b>
<b>Lista de Siglas e Acrónimos</b> .....	<b>xix</b>
<b>Nomenclatura</b> .....	<b>xxi</b>
<b>CAPÍTULO 1 Introdução</b> .....	<b>1</b>
1.1. Sistemas Solares Fotovoltaicos .....	1
1.2. Enquadramento .....	3
1.3. Motivações .....	4
1.4. Objetivos e Metodologias .....	5
1.5. Organização e Estrutura da Tese .....	5
<b>CAPÍTULO 2 Sistemas Solares Fotovoltaicos</b> .....	<b>7</b>
2.1. Introdução .....	7
2.2. Energia Solar Fotovoltaica .....	7
2.3. Célula Solar.....	8
2.4. Tipos de Células Solares .....	10
2.5. Painéis e Módulos Solares .....	12
2.6. Tipos de Sistemas Solares Fotovoltaicos .....	13
2.7. Conclusões .....	16
<b>CAPÍTULO 3 Inversores para Sistemas Solares Fotovoltaicos</b> .....	<b>17</b>
3.1. Introdução .....	17
3.2. Inversores Fonte de Tensão.....	17
3.3. Inversores Fonte de Corrente .....	21
3.4. Técnicas de Modulação.....	24
3.4.1. Modulação por Largura de Pulso (PWM).....	25
3.4.2. Modulação de Espaço de Vetores .....	26
3.4.3. Comparador com Histerese .....	28
3.4.4. Amostragem Periódica .....	29
3.5. Malha de Captura de Fase (PLL) .....	30
3.6. Seguidor do Ponto de Máxima Potência (MPPT) .....	33
3.6.1. Tensão Constante.....	34
3.6.2. Corrente Constante .....	35
3.6.3. Perturbação e Observação .....	36
3.6.4. Condutância Incremental .....	38
3.7. Conclusões .....	40
<b>CAPÍTULO 4 Dimensionamento e Simulação do Inversor</b> .....	<b>41</b>
4.1. Introdução .....	41
4.2. Dimensionamento do Barramento CC .....	42
4.3. Filtros de Saída do CSI .....	46
4.4. Braço Auxiliar de Proteção .....	49
4.5. Malha de Captura de Fase (PLL) .....	50
4.6. Seguidor do Ponto de Máxima Potência (MPPT) .....	53
4.7. Técnica de Modulação .....	55
4.8. Conclusões .....	60
<b>CAPÍTULO 5 Implementação do Protótipo Laboratorial</b> .....	<b>63</b>
5.1. Introdução .....	63
5.2. Circuito de Potência .....	63
5.2.1. Placa de <i>Drive</i> dos IGBTs .....	64
5.2.2. Inversor Fonte de Corrente .....	65
5.2.3. Placa do Braço Auxiliar de Proteção .....	69
5.2.4. Filtros de Saída .....	70

---

5.3.	Sistema de Controlo .....	71
5.3.1.	DSP e Placa de Adaptação do DSP .....	73
5.3.2.	Placa de Comando.....	75
5.3.3.	Placa do Sensor de Tensão .....	77
5.3.4.	Placa do Sensor de Corrente .....	79
5.3.5.	Placa de Aquisição e Condicionamento de Sinal .....	80
5.3.6.	Placa de DAC.....	82
5.3.7.	Algoritmo de Controlo .....	83
5.4.	Conclusões .....	88
<b>CAPÍTULO 6 Resultados Experimentais .....</b>		<b>91</b>
6.1.	Introdução .....	91
6.2.	Circuito de Emulação dos Painéis Solares Fotovoltaicos.....	91
6.3.	Tensão e Corrente no Barramento CC .....	93
6.4.	Malha de Captura de Fase (PLL) .....	94
6.5.	Técnica de Modulação .....	96
6.6.	Seguidor do Ponto de Máxima Potência (MPPT) .....	100
6.7.	Braço Auxiliar de Proteção .....	102
6.8.	Resultados Experimentais Obtidos com o Medidor da Qualidade da Energia Elétrica.....	105
6.9.	Conclusões .....	108
<b>CAPÍTULO 7 Conclusões e Trabalho Futuro .....</b>		<b>111</b>
7.1.	Conclusões .....	111
7.2.	Sugestões de Trabalhos Futuros .....	113
<b>Referências.....</b>		<b>115</b>

# Lista de Figuras

Figura 1.1 – Evolução do custo por watt (em dólares) dos sistemas solares fotovoltaicos ao longo dos anos, incluindo previsão para os próximos anos [2].	2
Figura 2.1 – Circuito elétrico equivalente de uma célula solar.	9
Figura 2.2 –Tipos de células solares fotovoltaicas: a) Monocristalino; b) Policristalino; c) Amorfo.	11
Figura 2.3 – Célula, painel e módulo solar (adaptado de [24]).	12
Figura 2.4 – Díodos de <i>bypass</i> (adaptado de [24]).	13
Figura 2.5 – Esquema de sistema solar fotovoltaico ligado à rede elétrica.	14
Figura 2.6 – Esquema de sistema solar fotovoltaico isolado de acoplamento direto.	14
Figura 2.7 – Esquema de sistema solar fotovoltaico isolado com baterias.	15
Figura 2.8 – Esquema de sistema solar fotovoltaico híbrido.	16
Figura 3.1 – Inversor fonte de tensão monofásico de meia ponte.	18
Figura 3.2 – Inversor fonte de tensão monofásico de ponte completa.	19
Figura 3.3 – Inversor fonte de tensão trifásico.	20
Figura 3.4 – Inversor fonte de corrente monofásico.	22
Figura 3.5 – Inversor fonte de corrente trifásico.	23
Figura 3.6 – Exemplo de PWM com diferentes valores de <i>duty-cycle</i> .	25
Figura 3.7 – PWM obtido a partir da comparação de uma onda portadora triangular com uma onda moduladora sinusoidal.	26
Figura 3.8 – Representação do espaço vetorial do inversor fonte de corrente (adaptado de [33]).	27
Figura 3.9 – Circuito equivalente do comparador com histerese (adaptado de [22]).	28
Figura 3.10 – Sinal de saída ( <i>PWM</i> ) do comparador com histerese, considerando o sinal de referência ( <i>i<sub>referência</sub></i> ), o sinal de medido ( <i>i<sub>linha</sub></i> ) e os limites (adaptado de [39]).	29
Figura 3.11 – Circuito equivalente da amostragem periódica (adaptado de [22]).	29
Figura 3.12 – Diagrama de blocos simplificado de uma PLL.	30
Figura 3.13 – Diagrama de blocos da malha de captura de fase utilizada.	32
Figura 3.14 – Curvas I-V (vermelho) e P-V (azul) de um painel solar fotovoltaico genérico.	33
Figura 3.15 – Curva típica I-V de um painel solar fotovoltaico.	34
Figura 3.16 – Fluxograma do algoritmo MPPT de tensão constante.	35
Figura 3.17 – Fluxograma do algoritmo MPPT corrente constante.	36
Figura 3.18 – Fluxograma do algoritmo MPPT de perturbação e observação.	37
Figura 3.19 – Variação da curva P-V e do MPP para diferentes valores de radiação.	37
Figura 3.20 – Fluxograma do algoritmo MPPT de condutância incremental.	39
Figura 4.1 – Circuito de potência e diagrama de blocos do sistema de controlo simplificado.	41
Figura 4.2 – Circuito de potência e sistema de controlo simulado em PSIM.	42
Figura 4.3 – Parâmetros do modelo do módulo solar fotovoltaico utilizado em PSIM.	44
Figura 4.4 – Variação da indutância com a frequência de comutação.	45
Figura 4.5 – Tensão ( <i>V<sub>CC</sub></i> ) e corrente ( <i>I<sub>CC</sub></i> ) do barramento CC para radiação máxima (1000 W/m <sup>2</sup> ).	46
Figura 4.6 – Circuito equivalente do filtro passivo passa-baixo de segunda ordem.	47
Figura 4.7 – Resposta em frequência do filtro passivo para diferentes resistências de amortecimento.	48

Figura 4.8 – Correntes no barramento CC ( $I_{CC}$ ), no braço auxiliar ( $I_{BAP}$ ) e tensão no barramento CC ( $V_{CC}$ ) quando se liga o braço auxiliar de proteção (instante 0,15 s).....	49
Figura 4.9 – Tensão na bobina do barramento CC ( $v_{ind}$ ) quando se desliga o CSI: a) Sem ligar braço auxiliar de proteção; b) Ligando o braço auxiliar de proteção (instante 0,15 s).....	50
Figura 4.10 – Diagrama de blocos da PLL utilizada.....	51
Figura 4.11 – Erro de fase ( $fp$ ) e sinal de saída do integrador ( $\omega t$ ) para uma tensão sinusoidal.....	52
Figura 4.12 – Sinal gerado pela PLL ( $pll_a$ ) a partir de uma tensão de entrada sinusoidal ( $v_a$ ).....	52
Figura 4.13 – Erro de fase ( $fp$ ) e sinal de saída do integrador ( $\omega t$ ) para uma tensão não sinusoidal.....	53
Figura 4.14 – Sinal gerado pela PLL ( $pll_a$ ) a partir de uma tensão de entrada distorcida devido a harmónicos ( $v_a$ ).....	53
Figura 4.15 – Variação da potência de saída ( $P_{OUT}$ ), das correntes de saída ( $i_a$ , $i_b$ e $i_c$ ) e da variável do MPPT ( $k_{MPPT}$ ) com a variação da potência máxima dos painéis solares fotovoltaicos ( $P_{MAX}$ ).....	54
Figura 4.16 – Representação dos vetores válidos do CSI trifásico.....	56
Figura 4.17 – Representação do setor 1 de operação do CSI a cinzento: a) utilizando o método tradicional; b) utilizando o método desenvolvido.....	57
Figura 4.18 – Diagrama de blocos do controlo de corrente/modulação.....	57
Figura 4.19 – Formas de onda de corrente de referência ( $i_a^*$ ) e corrente de saída ( $i_a$ ).....	58
Figura 4.20 – Ampliação das formas de onda de corrente de referência ( $i_a^*$ ) e corrente de saída ( $i_a$ ).....	58
Figura 4.21 – Espectro da corrente de saída ( $i_a$ ).....	59
Figura 4.22 – Setor de operação e sinais de comando para os IGBTs do CSI.....	59
Figura 4.23 – Correntes de saída do inversor ( $i_a$ , $i_b$ e $i_c$ ) e tensões na rede elétrica ( $v_a$ , $v_b$ e $v_c$ ).....	60
Figura 4.24 – Gráfico do $e_\beta$ em função do $e_a$ .....	60
Figura 5.1 – Circuito de potência.....	64
Figura 5.2 – Placa de <i>drive</i> dos IGBTs (desenvolvida no GEPE).....	64
Figura 5.3 – Bobina do barramento CC.....	66
Figura 5.4 – Placa do inversor fonte de corrente (desenvolvida no GEPE).....	66
Figura 5.5 – Circuito de proteção de <i>gate</i> dos IGBTs.....	67
Figura 5.6 – Placa do inversor e placas de <i>drive</i> integradas no dissipador.....	68
Figura 5.7 – Circuito simplificado do braço auxiliar de proteção.....	69
Figura 5.8 – Placa do braço auxiliar de proteção e respetivo circuito de proteção de <i>gate</i> .....	70
Figura 5.9 – Circuito equivalente da bobina utilizada nos filtros de saída.....	70
Figura 5.10 – Bobina utilizada nos filtros de saída.....	71
Figura 5.11 – Esquema de ligação entre as placas constituintes do sistema de controlo e a as placas do circuito de potência.....	72
Figura 5.12 – <i>Hardware</i> do sistema de controlo integrado numa <i>rack</i> (desenvolvida no GEPE).....	72
Figura 5.13 – Caixa de controlo.....	73
Figura 5.14 – DSP e respetiva placa de adaptação (desenvolvida no GEPE).....	74
Figura 5.15 – Placa de comando do inversor (desenvolvida no GEPE).....	75
Figura 5.16 – Placa de comando para o IGBT do braço auxiliar de proteção (desenvolvida no GEPE).....	76
Figura 5.17 – Placa do sensor de tensão (desenvolvida no GEPE).....	78
Figura 5.18 – Placa do sensor de corrente (desenvolvida no GEPE).....	79
Figura 5.19 – Placa de aquisição e condicionamento de sinal (desenvolvida no GEPE).....	80
Figura 5.20 – Circuito de leitura de ADC, constituído por uma montagem inversora.....	81

Figura 5.21 – Placa de DAC (desenvolvida no GEPE).....	82
Figura 5.22 – Fluxograma do algoritmo de controlo implementado.....	83
Figura 5.23 – Fluxograma para leituras dos canais de ADC.....	84
Figura 5.24 – Fluxograma para o seguidor do ponto de máxima potência (MPPT). ....	85
Figura 5.25 – Fluxograma para o cálculo do setor de operação do CSI.....	86
Figura 5.26 – Fluxograma do algoritmo de emergência. ....	88
Figura 6.1 – Modelo para emular um ou mais painéis solares fotovoltaicos. ....	92
Figura 6.2 – Variação da potência fornecida pelo modelo desenvolvido para emular os painéis solares fotovoltaicos, com a variação da tensão do barramento CC. ....	93
Figura 6.3 – Corrente ( $I_{CC}$ ) e tensão ( $V_{CC}$ ) medidas no barramento CC do CSI.....	93
Figura 6.4 – Corrente ( $I_{CC}$ ) e tensão ( $V_{CC}$ ) medidas no barramento CC do CSI numa escala maior.....	94
Figura 6.5 – Tensões simples nas três fases da rede elétrica ( $v_a$ , $v_b$ e $v_c$ ) à saída do VARIAC. ....	95
Figura 6.6 – Sinais gerados pela PLL ( $pll_a$ , $pll_b$ e $pll_c$ ) desfasadas $120^\circ$ entre si.....	95
Figura 6.7 – Tensão na fase A ( $v_a$ ) e respetivo sinal em fase gerado pela PLL ( $pll_a$ ).....	96
Figura 6.8 – Corrente de referência ( $i_{a^*}$ ) e corrente de saída ( $i_a$ ) para a fase A do CSI.....	97
Figura 6.9 – Ampliação da corrente de referência ( $i_{a^*}$ ) e corrente de saída ( $i_a$ ) para a fase A do CSI. ....	97
Figura 6.10 – Correntes de saída para as três fases ( $i_a$ , $i_b$ e $i_c$ ) do CSI. ....	98
Figura 6.11 – Correntes de saída para as três fases ( $i_a$ , $i_b$ e $i_c$ ) do CSI e respetiva soma.....	98
Figura 6.12 – Evolução da variável <i>setor</i> ao longo do tempo.....	99
Figura 6.13 –Tensões de <i>gate</i> de dois IGBTs para verificar o tempo de sobreposição.....	99
Figura 6.14 – Formas de onda dos erros $e_\alpha$ e $e_\beta$ : a) Ao longo do tempo; b) $e_\beta$ em função do $e_\alpha$ . ....	100
Figura 6.15 – Variação da variável do MPPT ( $k_{MPPT}$ ) e relação com a amplitude de corrente de saída do CSI ( $i_a$ ). ....	101
Figura 6.16 – Variável do MPPT constante ( $k_{MPPT}$ ) e respetiva amplitude de corrente de saída do CSI constante ( $i_a$ ). ....	102
Figura 6.17 – Tempo de atraso de segurança introduzido quando se liga o IGBT do braço auxiliar de proteção ( $IGBT_{BAP}$ ) e desliga os IGBTs do CSI ( $IGBT_X$ ). ....	103
Figura 6.18 – Tempo de atraso de segurança introduzido quando se ligam as comutações e os IGBTs do CSI ( $IGBT_X$ ) e desliga o IGBT do braço auxiliar de proteção ( $IGBT_{BAP}$ ). ....	104
Figura 6.19 – Corrente no barramento CC ( $I_{CC}$ ) e corrente de saída na fase A ( $i_a$ ) quando se liga o IGBT do braço auxiliar de proteção ( $IGBT_{BAP}$ ). ....	105
Figura 6.20 – Formas de onda de tensão e corrente à saída do CSI. ....	106
Figura 6.21 – Gráfico de THD% para as três tensões de saída do CSI e respetivos valores numéricos. .	106
Figura 6.22 – Gráfico de THD% para as três correntes de saída do CSI e respetivos valores numéricos.	107
Figura 6.23 – Valores da potência, fator de potência para cada fase e potência total à saída do CSI. ....	107
Figura 6.24 – Diagrama fasorial das tensões e correntes antes de ligar o CSI (à esquerda) e depois de ligar o CSI (à direita). ....	108



## Lista de Tabelas

Tabela 3.1 – Estados de funcionamento do inversor fonte de tensão monofásico de ponte completa. ....	19
Tabela 3.2 – Estados válidos de funcionamento de um inversor fonte de tensão trifásico. ....	20
Tabela 3.3 – Estados válidos de funcionamento do inversor fonte de corrente monofásico. ....	23
Tabela 3.4 – Estados válidos de funcionamento do inversor fonte de corrente trifásico. ....	24
Tabela 3.5 – Vetores válidos na modulação de espaço de vetores e respetivos semicondutores ativos de um inversor fonte de corrente trifásico. ....	27
Tabela 4.1 – Principais características do painel solar fotovoltaico utilizado BP2150S. ....	43



## Lista de Siglas e Acrónimos

ADC	<i>Analog to Digital Converter</i>
ASD	<i>Adjustable Speed Drive</i>
BAP	Braço Auxiliar de Proteção
CA	Corrente Alternada
CC	Corrente Contínua
CSI	<i>Current-Source Inverter</i>
DAC	<i>Digital to Analog Converter</i>
DPF	<i>Displacement Power Factor</i>
DSP	<i>Digital Signal Processor</i>
FP	Fator de Potência
GEPE	Grupo de Eletrónica de Potência e Energia
GPIO	<i>General Purpose Input/Output</i>
IEEE	<i>Institute of Electrical e Electronics Engineers</i>
IGBT	<i>Insulated Gate Bipolar Transistor</i>
LED	<i>Light-emitting Diode</i>
MPP	<i>Maximum Power Point</i>
MPPT	<i>Maximum Power Point Tracker</i>
MV	Modulação Vetorial
P&O	Perturbação e Observação
PI	Proporcional-Integral
PLL	<i>Phase-Locked Loop</i>
PWM	<i>Pulse Width Modulation</i>
QEE	Qualidade de Energia Elétrica
RB-IGBT	<i>Reverse Blocking Insulated Gate Bipolar Transistor</i>
RMS	<i>Root Mean Square</i>
SPI	<i>Serial Peripheral Interface</i>

SPWM	<i>Sinusoidal Pulse Width Modulation</i>
SVM	<i>Space-Vector Modulation</i>
SVPWM	<i>Space Vector Pulse Width Modulation</i>
THD	<i>Total Harmonic Distortion</i>
TVSS	<i>Transient Voltage Surge Suppressor</i>
UPS	<i>Uninterrupted Power Supply</i>
VCO	<i>Voltage-controlled Oscillator</i>
VSI	<i>Voltage Source Inverter</i>

# Nomenclatura

Símbolo	Significado	Unidade
$v_a, v_b, v_c$	Tensões simples instantâneas no sistema de coordenadas a-b-c	V
$v_{ab}, v_{bc}, v_{ca}$	Tensões compostas instantâneas no sistema de coordenadas a-b-c	V
$i_a, i_b, i_c$	Correntes instantâneas no sistema de coordenadas a-b-c	A
$i_a^*, i_b^*, i_c^*$	Correntes de referência instantâneas no sistema de coordenadas a-b-c	
$i_\alpha, i_\beta$	Correntes instantâneas no sistema de coordenadas $\alpha$ - $\beta$	V
$i_\alpha^*, i_\beta^*$	Correntes de referência instantâneas no sistema de coordenadas $\alpha$ - $\beta$	A
$e_\alpha, e_\beta$	Erros de correntes instantâneas no sistema de coordenadas $\alpha$ - $\beta$	A
$pll_a, pll_b, pll_c$	Sinais gerados pela <i>Phase-Locked Loop</i> (PLL)	-
$V_{CC}$	Tensão no barramento de corrente contínua do inversor	V
$I_{CC}$	Corrente no barramento de corrente contínua do inversor	A
$L_{CC}$	Indutância no barramento de corrente contínua do inversor	H
$C_{CC}$	Condensador no barramento de corrente contínua do inversor	F
$P_{IN}$	Potência na entrada	W
$P_{OUT}$	Potência de saída	W
$f$	Frequência	Hz
$f_s$	Frequência de amostragem	Hz
$f_c$	Frequência de comutação	Hz
$k_{MPPT}$	Variável de saída do algoritmo de MPPT	-
$T$	Período	s
$T_s$	Período de amostragem	s
$X_C$	Reatância Capacitiva	$\Omega$
$X_L$	Reatância Indutiva	$\Omega$
$Z$	Impedância	$\Omega$

$\dot{V}$	Fasor da tensão	V
$\dot{i}$	Fasor da corrente	A
$\vec{V}$	Vetor da tensão	V
$\vec{i}$	Vetor da corrente	A
<i>THD</i>	Distorção harmónica total calculada com base nas primeiras 40 harmónicas do sinal.	V ou A
<i>THD%</i>	Distorção harmónica total calculada em percentagem da amplitude da fundamental com base nas primeiras 40 harmónicas do sinal.	%

# CAPÍTULO 1

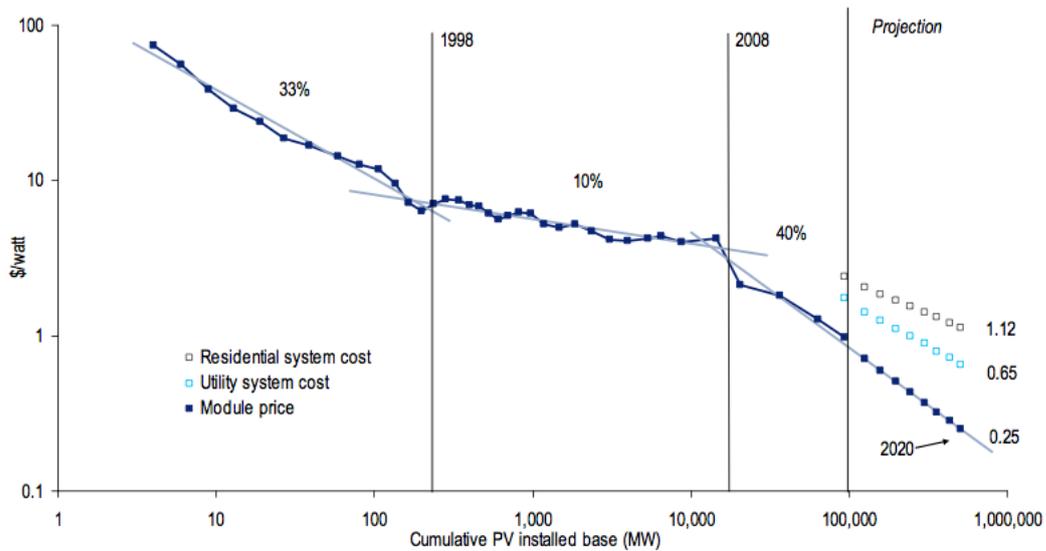
## Introdução

### 1.1. Sistemas Solares Fotovoltaicos

Os métodos tradicionais para produção de energia elétrica nas centrais térmicas (que usam combustíveis fósseis para produção de energia) ou nas centrais nucleares (onde se utiliza a fissão nuclear para a produção de energia), apesar de ainda constituírem uma grande percentagem das fontes de produção de energia elétrica [1], apresentam várias desvantagens. Os combustíveis fósseis como o carvão, o petróleo e o gás natural, são recursos naturais cujo processo de formação demora milhões de anos e, por isso, são fontes de energias não renováveis e que estão associadas a diversos problemas ambientais tais como: emissão de CO<sub>2</sub>, contaminação e degradação ambiental de mares e praias, interferência com rotas de migração e período reprodutivo de diversas espécies de animais, etc. Com a escassez e consequente aumento do preço dos combustíveis fósseis e com os problemas ambientais inerentes à utilização de fontes de energia não renováveis, torna-se essencial encontrar novas fontes de energia.

As energias renováveis são uma boa alternativa aos combustíveis fósseis e às outras fontes de energia não renováveis (como a nuclear), uma vez que tiram partido dos recursos naturais inesgotáveis como por exemplo o sol, o vento e as marés, e apresentam um baixo impacto ambiental.

No caso dos sistemas solares fotovoltaicos, como o nome indica, estes tiram partido da energia fornecida pelo sol para produzir energia elétrica e têm várias vantagens associadas que os tornam uma das energias renováveis com maior potencial de crescimento. Além das vantagens comuns a todas as fontes de energia renováveis referidas anteriormente (baixo impacto ambiental e inesgotáveis), os sistemas solares fotovoltaicos permitem fornecer energia em locais de difícil acesso uma vez que são fáceis de instalar, necessitam de pouca manutenção e apresentam baixos custos de operação. Além disto, com o passar dos anos, com a redução dos preços dos painéis fotovoltaicos e o aumento da sua eficiência, o custo por watt dos sistemas solares fotovoltaicos tem vindo a reduzir como se pode observar pela Figura 1.1.



Source: Bloomberg New Energy Finance, Citi Research

Figura 1.1 – Evolução do custo por watt (em dólares) dos sistemas solares fotovoltaicos ao longo dos anos, incluindo previsão para os próximos anos [2].

Devido a esta redução de custos, os painéis solares fotovoltaicos têm vindo a ser cada vez mais utilizados em diversas aplicações, desde aplicações de pequena potência a aplicações de grande potência, mesmo em locais onde existem outras formas de energia.

No caso das aplicações de baixa potência é possível observar o uso de painéis solares fotovoltaicos por exemplo para iluminação pública ou semáforos (complementados por baterias para armazenar energia), entre muitas outras aplicações.

No caso das aplicações de maior potência que tiram partido dos sistemas solares fotovoltaicos, destacam-se as aplicações espaciais que foram das primeiras e mais bem-sucedidas aplicações para os sistemas solares fotovoltaicos. Estas aplicações podem ser satélites ou naves que orbitam a Terra ou outros planetas, desde que estejam suficientemente próximos do Sol [3]. Um exemplo destas aplicações é a Estação Espacial Internacional que usa sistemas solares fotovoltaicos para a produção da energia necessária para o seu pleno funcionamento.

Os sistemas solares fotovoltaicos também podem ser utilizados em aplicações para o uso particular, sendo que o mais recorrente consiste na aplicação dos sistemas solares fotovoltaicos nos telhados das casas para produção de energia elétrica para a própria casa. Com os preços atuais é possível recuperar o valor investido (nos painéis e na instalação dos mesmos) ao fim de alguns anos de uso [4].

No caso de Portugal, país onde não existem fontes de combustíveis fósseis, como petróleo e gás natural, torna-se ainda mais importante apostar em alternativas para a

produção de energia baseada em energias renováveis, e que idealmente permitam que Portugal atinja uma independência elétrica.

A maior parte da produção de energia renovável em Portugal provém nas centrais hidroelétricas [1], mas como Portugal é um país com boa exposição solar durante grande parte do ano, a energia solar fotovoltaica também é uma boa alternativa. Esta tem vindo a tornar-se cada vez mais uma boa opção para a produção de energia elétrica em diversas aplicações, como a iluminação pública, microprodução, etc.

Uma vez que os painéis solares fotovoltaicos produzem em corrente contínua, é necessário utilizar um inversor (conversor CC-CA) para interface dos painéis solares fotovoltaicos à rede elétrica, o qual pode ser implementado recorrendo a diferentes topologias [5]. A topologia mais utilizada atualmente é o Inversor Fonte de Tensão (VSI – *Voltage Source Inverter*) que pode ser complementado com um conversor CC-CC para elevar o valor de tensão fornecido pelo painel ou conjunto de painéis solares fotovoltaicos para o valor de tensão necessário à injeção de energia na rede elétrica [6]. Este tipo de inversor, tal como o próprio nome indica comporta-se como uma fonte de tensão, pelo que tem um barramento constituído por condensadores para o armazenamento de energia.

Mais recentemente tem-se considerado o uso do Inversores Fonte de Corrente (CSI – *Current-Source Inverter*) para substituir o VSI em certas aplicações, uma vez que poderá trazer outras vantagens [7]–[10]. Este tipo de inversor comporta-se como uma fonte de corrente, pelo que usa uma bobina como elemento armazenador de energia.

Para retirar o máximo de potência possível do sistema solar fotovoltaico, é necessário que o controlo do inversor tenha implementado um algoritmo de MPPT (*Maximum Power Point Tracker*). O algoritmo de MPPT é essencial visto que a potência máxima fornecida pelos painéis fotovoltaicos varia ao longo do tempo devido a vários fatores, tais como a temperatura e a radiação solar disponível.

## 1.2. Enquadramento

Tal como descrito anteriormente, os sistemas solares fotovoltaicos são uma fonte de energia renovável com várias vantagens, o que os tem tornado cada vez mais uma opção para a produção de energia elétrica.

Ao longo do tempo têm sido feitos estudos sobre diferentes materiais constituintes das células solares fotovoltaicas, permitindo aumentar a sua eficiência máxima. Além do aumento da eficiência dos painéis solares fotovoltaicos, tornou-se essencial otimizar também a interface com a rede elétrica, de forma a maximizar a eficiência de todo o sistema. Para a interface com a rede elétrica utilizam-se inversores que permitem

converter a corrente contínua produzida pelos painéis solares fotovoltaicos em corrente alternada compatível com a rede elétrica. Esta função normalmente é implementada recorrendo a inversores fonte de tensão (*Voltage Source Inverter* - VSI), mas o inversor fonte de corrente (*Current-Source Inverter* - CSI) é também uma boa alternativa.

Como os painéis fotovoltaicos se comportam como uma fonte de corrente, o CSI poderá ser vantajoso em relação ao VSI [5][11]. É esta alternativa que se pretende estudar com esta dissertação, de forma a otimizar a interface dos painéis solares fotovoltaicos com a rede elétrica.

Nesta dissertação serão estudados diferentes algoritmos de controlo MPPT de modo a determinar o que mais se adequa à topologia do CSI adotada.

Além dos aspetos técnicos referidos, um dos objetivos deste projeto de dissertação consiste em averiguar a validade da utilização de um CSI para sistemas solares fotovoltaicos, com maximização da relação custo-benefício

### **1.3. Motivações**

O tema desta dissertação enquadra-se na área de Eletrónica de Potência e Sistemas de Energia, com destaque para os sistemas solares fotovoltaicos e a sua interface com a rede elétrica, utilizando um conversor de potência.

As energias renováveis e, mais especificamente, os painéis solares fotovoltaicos são cada vez mais uma boa opção para a produção de energia elétrica devido a diversas vantagens a eles associadas e, como tal, é bastante importante e motivador desenvolver os conhecimentos nesta área. Por outro lado, os inversores de potência podem ser utilizados em diversas aplicações além da que se pretende com esta dissertação (interface dos painéis solares fotovoltaicos com a rede elétrica) e podem ter diferentes topologias (como o inversor fonte de corrente ou o inversor fonte de tensão) e, por isso, é bastante importante conhecer e perceber bem o seu funcionamento.

Com o passar do tempo têm sido feitos estudos e desenvolvidos trabalhos de investigação de forma a otimizar a ligação dos painéis solares fotovoltaicos com a rede elétrica. Na maior parte dos casos, incluindo os comerciais, utilizam-se inversores fonte de tensão para interface dos painéis solares fotovoltaicos com a rede elétrica, porém é possível que estes possam ser substituídos por inversores fonte de corrente, com potenciais vantagens. Este é ainda um tema recente e, como tal, ainda não foram desenvolvidos muitos trabalhos nesta área. Poder fazer parte destes estudos e dar um contributo científico no âmbito dos inversores fonte de corrente para interface de painéis

solares fotovoltaicos com a rede elétrica é sem dúvida a maior motivação desta dissertação.

#### **1.4. Objetivos e Metodologias**

Esta dissertação surge no seguimento de duas linhas de investigação do GEPE (Grupo de Eletrónica de Potência e Energia da Universidade do Minho): os inversores fonte de corrente e os conversores para interface de energias renováveis com a rede elétrica.

Numa perspetiva de alargar o leque de conhecimento e utilizar novas topologias, pretendia-se implementar uma topologia que faz recurso de um inversor fonte de corrente procurando explorar o facto de os painéis solares fotovoltaicos se comportarem como fontes de corrente. Para o cumprimento deste objetivo foram propostas um conjunto de tarefas intermédias:

- Estudo bibliográfico e respetivo levantamento do estado da arte;
- Realização de simulações computacionais utilizando os *softwares* PSIM e *Matlab*, de forma a verificar e validar o correto funcionamento do circuito de potência, assim como o sistema de controlo, antes de se proceder à implementação dos mesmos;
- Implementação do *hardware* e respetivo controlo, nomeadamente, a implementação de uma técnica de controlo MPPT (*Maximum Power Point Tracker*), para extração de máxima potência;
- Realização de testes experimentais para verificar o correto funcionamento do protótipo.

#### **1.5. Organização e Estrutura da Tese**

Esta dissertação encontra-se dividida em sete capítulos, tendo em conta que se pretende que a mesma apresente os temas abordados de forma compreensível.

No primeiro capítulo, designado Introdução, é efetuada a contextualização do tema da dissertação, é feita a identificação do problema tratado, são expostas as motivações para a realização do trabalho e por fim são expostos os objetivos e metodologias.

O segundo capítulo apresenta os fundamentos teóricos relativos aos sistemas solares fotovoltaicos e que serviram de base para o desenvolvimento do restante trabalho. Neste capítulo é incluída uma breve descrição sobre a energia solar fotovoltaica e respetivas vantagens e desvantagens, é descrita a célula solar e respetivo circuito

equivalente, assim como é feita uma breve abordagem aos diferentes tipos de células fotovoltaicas. Por fim, são apresentados alguns dos tipos de sistemas solares fotovoltaicos, isto é, algumas das formas de ligação dos sistemas solares fotovoltaicos (à rede elétrica ou isolados).

No terceiro capítulo são descritos os inversores de potência, mais especificamente para interface dos painéis solares fotovoltaicos, que serviram também de fundamentos teóricos para o protótipo implementado. São apresentadas algumas das topologias existentes de inversores e as respectivas vantagens e desvantagens. De seguida, são descritas algumas técnicas de modulação, o funcionamento de uma malha de captura de fase (PLL) e o funcionamento e alguns algoritmos usados para um seguidor de máxima potência (MPTT), essenciais para o desenvolvimento do protótipo implementado.

O quarto capítulo consiste no dimensionamento do inversor fonte de corrente e nos respetivos modelos de simulação, sendo apresentada a organização do sistema de controlo e do circuito de potência desenvolvido e verificado o seu funcionamento através das simulações computacionais desenvolvidas, servindo de base para a implementação do inversor fonte de corrente.

No quinto capítulo é apresentada a implementação do sistema. São apresentados os modelos implementados e todo o *hardware* utilizado para o circuito de potência e para o sistema de controlo. Além do *hardware*, no quinto capítulo é também apresentado o *software* desenvolvido, incluindo o algoritmo de controlo para o inversor fonte de corrente e os respetivos fluxogramas.

No sexto capítulo são apresentados os resultados experimentais obtidos após a implementação de todo o *hardware* e *software*. Assim, é comprovada a correta implementação e é verificado o correto funcionamento do inversor fonte de corrente. Adicionalmente é apresentada uma análise da qualidade de energia elétrica relacionada com a energia injetada na rede elétrica, incluindo a análise de THD e da potência de saída.

Por fim, o capítulo sete apresenta as conclusões desta dissertação, assim como as propostas de trabalho que pode ser realizado futuramente, tendo como base o trabalho desenvolvido nesta dissertação, com o objetivo de melhorar o mesmo.

# CAPÍTULO 2

## Sistemas Solares Fotovoltaicos

### 2.1. Introdução

Neste capítulo são apresentados os fundamentos teóricos que servem de base para o desenvolvimento desta dissertação.

Em primeiro lugar é preciso conhecer bem os sistemas solares fotovoltaicos e, para isso, são analisadas as vantagens e desvantagens do uso da energia solar fotovoltaica e são abordadas as células solares, quanto aos seus princípios de funcionamento, circuito elétrico equivalente, tipos de células solares mais relevantes que são usadas no fabrico dos painéis solares fotovoltaicos e uma breve descrição sobre os painéis e módulos solares. Por fim, são descritos os tipos de ligação dos sistemas solares fotovoltaicos.

### 2.2. Energia Solar Fotovoltaica

A energia solar pode ser descrita em duas formas de energia: calor e radiação. Enquanto os painéis solares térmicos tiram partido do calor fornecido pelo sol para aquecimento de água, os painéis solares fotovoltaicos tiram partido da radiação do sol para produzirem energia elétrica que pode ser utilizada em diversas aplicações como iluminação pública, satélites espaciais ou simplesmente para consumo doméstico [12].

Existem diversas vantagens associadas ao uso de energia solar fotovoltaica, utilizando painéis solares fotovoltaicos [13]:

- A fonte de energia é renovável e gratuita (Sol);
- Apresentam baixo impacto ambiental (não polui durante o seu uso e a poluição que resulta do fabrico dos equipamentos necessários é facilmente controlável);
- Os painéis podem ser instalados em lugares remotos ou de difícil acesso;
- São de fácil instalação;
- Exigem pouca manutenção;
- Não produzem odores nem ruídos;
- Com o desenvolvimento tecnológico o custo (por watt) tem vindo a diminuir, tornando a energia solar, cada vez mais uma solução economicamente viável;
- Têm um tempo de vida elevado (superior a 20 anos);

- Existem bastantes soluções de financiamento para a aquisição de painéis solares fotovoltaicos.

Por outro lado, também existem algumas desvantagens associadas ao uso de sistemas solares fotovoltaicos.

- Têm baixo rendimento;
- É necessário um grande investimento inicial;
- Existe variação na produção de acordo com o clima (nuvens, chuva, neve, etc.), além de que durante a noite não existe produção alguma, o que obriga a que existam meios para armazenar a energia produzida durante o dia (numa rede isolada);
- Um painel solar consome uma grande quantidade de energia para ser fabricado;
- Os países mais próximos dos polos sofrem quedas bruscas de produção durante os meses de Inverno devido à menor disponibilidade diária de energia solar;
- É necessário ocupar grandes áreas de terreno para produzir quantidades significativas de energia.

### **2.3. Célula Solar**

A célula solar, ou célula fotovoltaica, é o elemento básico dos sistemas solares fotovoltaicos. As células solares são baseadas em semicondutores, ou seja, materiais capazes de conduzir a corrente elétrica. Quando a eletricidade flui entre dois semicondutores que são colocados em contacto (entre si), sempre que estes são expostos à luz (fotões), este fenómeno designa-se por efeito fotovoltaico. Foi descoberto em 1839 por Edmund Becquerel [14] e foi com base nele que se desenvolveram as células solares e, conseqüentemente, os sistemas solares fotovoltaicos.

A radiação solar é composta por fotões que, quando atingem uma célula solar, podem ser absorvidos ou refletidos. Apenas os fotões absorvidos geram eletricidade, uma vez que quando os fotões são absorvidos, a sua energia é transferida para os eletrões dos átomos da célula solar [14].

A eficiência de uma célula solar é proporcional à radiação que a célula converte em energia elétrica, tendo em conta a radiação total que a célula recebe.

É necessário procurar aumentar a eficiência das células solares de forma a tornar a energia fotovoltaica uma boa alternativa às fontes de energia convencionais. Devido a isto, nas últimas décadas têm sido feitos esforços de forma a aumentar a eficiência dos sistemas solares fotovoltaicos com redução dos custos associados à produção das células solares. Atualmente comercializam-se sistemas solares fotovoltaicos com uma eficiência

que se encontra entre os 8 e os 20%, ou seja, convertem 8 a 20% da radiação a que são expostos/recebem em energia elétrica [14][15].

Ao contrário dos sistemas solares térmicos que necessitam de concentrar calor para aquecer água, os sistemas solares fotovoltaicos não utilizam o calor para produzir a energia elétrica, pois as células solares produzem energia elétrica com os eletrões libertados da interação entre a radiação solar e os semicondutores das células fotovoltaicas [12].

Para compreender o comportamento de uma célula solar foi desenvolvido um circuito elétrico equivalente para a célula solar, baseado em componentes eletrónicos passivos bem conhecidos.

Uma célula solar ideal pode ser modelada por uma fonte de corrente em paralelo com um díodo, no entanto como na prática nenhuma célula solar é ideal, coloca-se uma resistência em paralelo para simular a corrente de fuga de um terminal para o outro e uma resistência em série uma vez que a célula não é um condutor perfeito.

O circuito elétrico equivalente para a célula solar encontra-se representado na Figura 2.1 [16][17]:

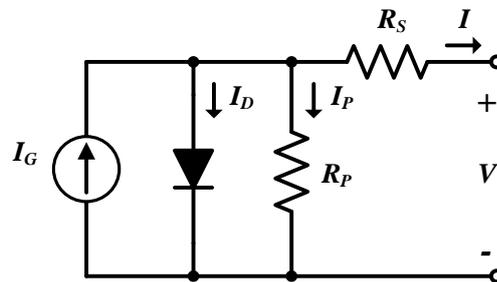


Figura 2.1 – Circuito elétrico equivalente de uma célula solar.

Pela análise do circuito elétrico equivalente da célula solar é possível obter a corrente produzida pela célula ( $I$ ), pela equação (2.1).

$$I = I_G - I_D - I_P \quad (2.1)$$

Onde:

$I_G$  = Corrente gerada pela célula solar devido ao efeito fotovoltaico (A)

$I_D$  = Corrente no díodo (A)

$I_P$  = Corrente na resistência em paralelo (A).

A corrente no díodo ( $I_D$ ) é dada pela equação (2.2) que corresponde à equação de *Shockley* para o díodo ideal.

$$I_D = I_S (e^{qV_D/nkT} - 1) \quad (2.2)$$

Onde:

$I_S$  = Corrente de saturação reversa (A)

$q$  = Carga do eletrão (1,60E-19 [C])

$V_D$  = Queda de tensão no díodo (V)

$n$  = Coeficiente de emissão ou fator de idealidade (1 para díodo ideal)

$k$  = Constante de *Boltzmann* ( $k = 1,38E-23$  [J/K])

$T$  = Temperatura absoluta (K)

Por último, a corrente na resistência em paralelo ( $I_P$ ) pode ser obtida a partir da lei de *Ohm*, conforme apresentado nas equações (2.3) e (2.4), tendo em conta que a queda de tensão na resistência em paralelo ( $V_P$ ) é igual à queda de tensão no díodo ( $V_D$ ).

$$I_P = \frac{V_P}{R_P} \quad (2.3)$$

$$V_P = V + IR_S \quad (2.4)$$

Onde:

$R_P$  = Resistência em paralelo

$R_S$  = Resistência em série

Com base nas três equações anteriores é possível obter a equação (2.5) que permite obter a corrente de saída da célula solar:

$$I = I_G - I_S \left( e^{qV_D/nkT} - 1 \right) - \frac{V + IR_S}{R_P} \quad (2.5)$$

Como a corrente na célula  $I$ , e os parâmetros  $n$ ,  $R_S$ , e  $R_P$  não podem ser medidos diretamente, são utilizados métodos de determinação dos mesmos, com base no seu efeito combinado sobre o comportamento de células solares [17][18].

Por outro lado, é necessário ter em conta as restantes variáveis como a temperatura que também influenciam diretamente a potência máxima de saída da célula solar, uma vez que um aumento da temperatura (considerando a radiação constante), irá conduzir a uma redução da tensão de saída da célula [19][20]. É devido a estas variações da potência máxima da célula solar que se torna essencial utilizar um algoritmo de MPPT (*Maximum Power Point Tracker*).

## 2.4. Tipos de Células Solares

Existem três tipos principais de células solares, de acordo com a organização do silício que as constitui: monocristalino, policristalino e amorfo. O tipo de célula solar influencia diretamente a eficiência máxima e consequentemente o custo dos painéis solares fotovoltaicos.

Os painéis solares fotovoltaicos que utilizam células solares de silício monocristalino são os mais caros, devido ao custo associado ao processo de fabrico (mais especificamente na obtenção do silício monocristalino). Uma vez que o silício usado nas células fotovoltaicas deste tipo de painéis é mais “puro”, este tipo de painéis fotovoltaicos apresenta a maior eficiência média, que se encontra entre 14% e 17% [1][14]. Desta forma são ideais para otimizar o espaço disponível com a potência máxima possível.

Os painéis fotovoltaicos que utilizam células solares de silício policristalino apresentam um aspeto de “vidro partido”, devido ao processo de fabrico que usa vários cristais de silício para a construção dos painéis. Este tipo de painéis solares fotovoltaicos é o mais utilizado, uma vez que os painéis são robustos e apresentam um custo inferior (custo por watt) do que os painéis de silício monocristalino, apesar de apresentarem uma eficiência menor, entre 12% e 14% [14][15].

Por último, os painéis solares fotovoltaicos que utilizam células solares de silício amorfo (filme fino) podem ser flexíveis e bastante finos, tornando-os atrativos para várias aplicações, no entanto apresentam a menor eficiência entre todos os tipos de painéis solares fotovoltaicos abordados, encontrando-se entre 8% e 10%. Esta eficiência tende a reduzir ao longo do seu tempo de vida e tempo de exposição solar entre 3% a 6% [14]. Apesar da baixa eficiência, este tipo de painéis solares fotovoltaicos é bastante utilizado, pois o custo é inferior aos restantes e é de fácil aplicação em janelas de edifícios e outras aplicações em que o custo é mais importante do que propriamente a eficiência máxima.

Na Figura 2.2 é possível observar os diferentes tipos de células solares fotovoltaicas.

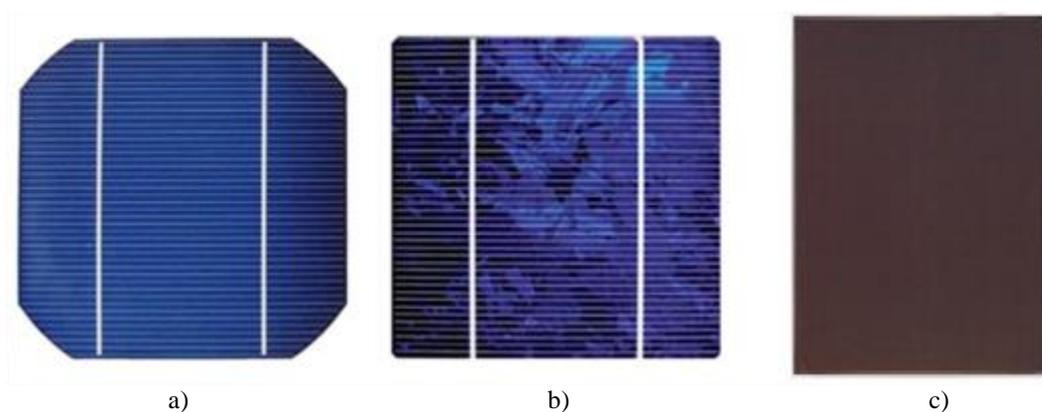


Figura 2.2 –Tipos de células solares fotovoltaicas: a) Monocristalino; b) Policristalino; c) Amorfo.

Além das células solares de silício amorfo descritas anteriormente também existem outros tipos de células de filme fino como a célula solar de CdTe (*cadmium telluride*) e a célula solar de CIGS (*copper indium gallium selenide*). Estes dois tipos de células

apresentam uma eficiência superior às células de silício amorfo, mas têm as suas desvantagens.

No caso do CdTe que, à semelhança do silício, também consiste num semicondutor capaz de converter a radiação solar em corrente elétrica. Este é o único que consegue rivalizar com o silício cristalino em termos de custo por watt, com uma eficiência de cerca de 16% [15]. Apesar disto, o CdTe apresenta uma grande desvantagem, uma vez que o *cadmium* que está presente na sua constituição é um elemento tóxico e por isso perigoso, se libertado [22].

As células de CIGS permitem obter uma eficiência superior às células descritas anteriormente. Têm uma eficiência de cerca de 20%, mas como os métodos de fabrico são bastante dispendiosos, este tipo de células solares não é muito utilizado atualmente [15].

## 2.5. Painéis e Módulos Solares

Uma célula solar é capaz de gerar uma pequena tensão e corrente (contínuas), porém para que seja possível utilizar várias células solares para alimentar cargas de maior potência (que requerem uma maior tensão e corrente), é necessário ligar conjuntos de células solares em série e em paralelo. Para isto foram desenvolvidos os painéis solares fotovoltaicos, que consistem em agregados de células solares conectadas entre si em série e em paralelo, acondicionadas numa estrutura devidamente selada (normalmente com vidro ou plástico) e à prova de água, de forma a proteger e conservar as características das células solares [12][23]. Quanto maior for o número de células ligadas em série, maior será a tensão produzida pelo painel e quanto maior for o número de células ligadas em paralelo, maior será a corrente do painel. Na Figura 2.3 encontram-se representados a célula, o painel e o módulo solar.

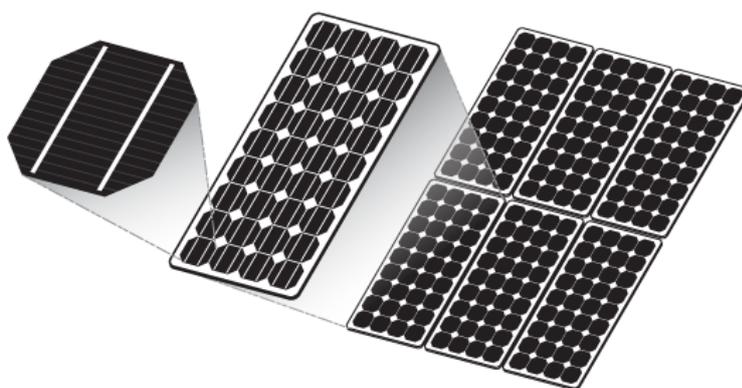


Figura 2.3 – Célula, painel e módulo solar (adaptado de [24]).

Como na maior parte das vezes um único painel solar não permite ter os níveis de tensão e corrente desejados para certas aplicações, estes são ligados entre si em série e em paralelo, formando módulos solares, até obter os níveis desejados de tensão e corrente.

Quando as células são ligadas em série, a sombra sobre uma célula ou conjunto de células influencia o funcionamento e a corrente máxima de toda a série de células ou mesmo de todo o painel solar fotovoltaico, uma vez que as células afetadas pela sombra passam a ser vistas pelo sistema como resistências, impedindo o fluxo da corrente e dissipando energia na forma de temperatura, podendo causar danos físicos ao painel solar [24]. Para evitar (ou pelo menos reduzir) esta situação indesejável, são ligados díodos de *bypass* em antiparalelo com um conjunto de células solares ou mesmo com cada painel solar, conforme representado na Figura 2.4.

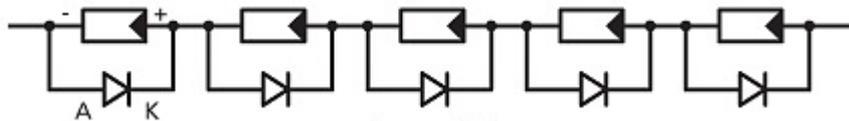


Figura 2.4 – Díodos de *bypass* (adaptado de [24]).

Os díodos de *bypass* permitem que a corrente flua através das células solares quando estas cumprem as condições mínimas de operação, ficando o diodo inversamente polarizado, ou seja, os díodos de *bypass* não provocam perdas pois, em condições normais, a corrente não flui através deles. Por outro lado, com a utilização dos díodos de *bypass* é possível criar um caminho para a corrente sempre que células ficam inversamente polarizadas devido a uma sombra ou qualquer outro problema, de forma a não afetar as restantes células que se encontram em boas condições de operação [25].

## 2.6. Tipos de Sistemas Solares Fotovoltaicos

Os sistemas solares fotovoltaicos podem ser projetados para alimentar cargas de corrente contínua ou de corrente alternada (com inversor), podem funcionar ligados à rede elétrica ou isolados da rede elétrica e podem ser conectados a outras fontes de energia ou sistemas de armazenamento de energia. Com base nisto, os sistemas solares fotovoltaicos podem ser classificados em dois tipos principais, de acordo com a sua constituição, as necessidades do consumidor e de acordo com a forma de ligação às cargas: ligados à rede elétrica (*grid-connected systems*) e isolados (*stand-alone systems*) [26][27].

No caso dos sistemas solares fotovoltaicos ligados à rede elétrica, estes são ligados em paralelo com a rede elétrica.

Para o efeito é necessário um inversor que converte a corrente contínua (CC) produzida em corrente alternada (CA) para injetar na rede, tendo em conta os requisitos de tensão e de qualidade de energia elétrica da mesma. Por sua vez, a rede elétrica fornece a energia para as cargas locais (CA), ligadas diretamente à rede elétrica.

O esquema de um sistema solar fotovoltaico ligado à rede elétrica encontra-se representado na Figura 2.5.

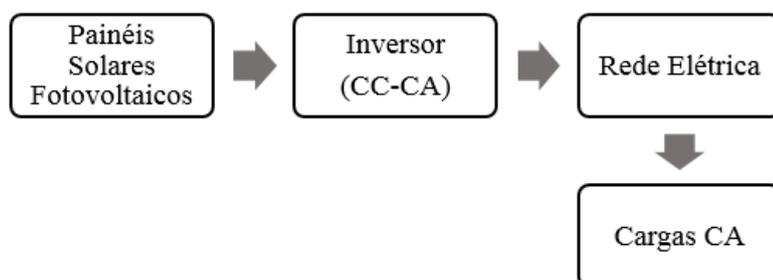


Figura 2.5 – Esquema de sistema solar fotovoltaico ligado à rede elétrica.

Por outro lado, os sistemas solares fotovoltaicos isolados são projetados para não estarem ligados à rede elétrica e funcionarem independentemente da rede elétrica. Este tipo de sistema solar fotovoltaico é normalmente dimensionado apenas para alimentar uma carga ou um conjunto de cargas conhecidas.

Os sistemas solares fotovoltaicos isolados podem ser divididos em dois tipos: os que utilizam apenas painéis solares fotovoltaicos e os que utilizam um gerador eólico como fonte de energia auxiliar (sistema híbrido).

Considerando os sistemas fotovoltaicos isolados que utilizam apenas painéis solares fotovoltaicos, o tipo mais simples consiste em ligar diretamente a saída dos painéis solares fotovoltaicos (CC) à carga (CC). A este tipo de ligação chama-se acoplamento direto [26].

Em sistemas solares fotovoltaicos de acoplamento direto não existe armazenamento de energia e, por isso, as cargas só podem ser alimentadas enquanto existe luz solar e, conseqüentemente, produção de energia pelos sistemas solares fotovoltaicos[26]. Devido a esta desvantagem, os sistemas solares fotovoltaicos de acoplamento direto são usados em aplicações muito específicas que não necessitam de energia ininterruptamente. O esquema de um sistema solar fotovoltaico isolado de acoplamento direto encontra-se representado na Figura 2.6.

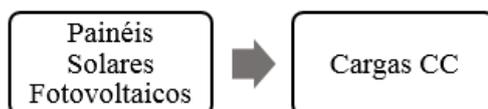


Figura 2.6 – Esquema de sistema solar fotovoltaico isolado de acoplamento direto.

Por outro lado, existem sistemas solares fotovoltaicos isolados (*stand-alone*) que utilizam baterias para armazenamento de energia [27], permitindo o fornecimento de energia para as cargas mesmo quando não existe luz solar como, por exemplo, durante a noite (considerando que as baterias foram carregadas e armazenam energia suficiente). Para isto é necessário um controlador para gerir o carregamento das baterias (durante o dia), proteger a bateria de sobrecargas e ativar o fornecimento de energia através das baterias, no caso dos painéis solares fotovoltaicos não conseguirem suportar as cargas (durante a noite). As baterias são usadas também para obter uma tensão mais estável para as cargas CC e para o barramento CC do inversor, permitindo o seu correto funcionamento [28].

Nos sistemas isolados com baterias, os inversores são apenas utilizados quando é necessário fornecer energia para cargas que funcionem apenas com corrente alternada (cargas AC).

O esquema de um sistema solar fotovoltaico isolado com baterias encontra-se representado na Figura 2.7.

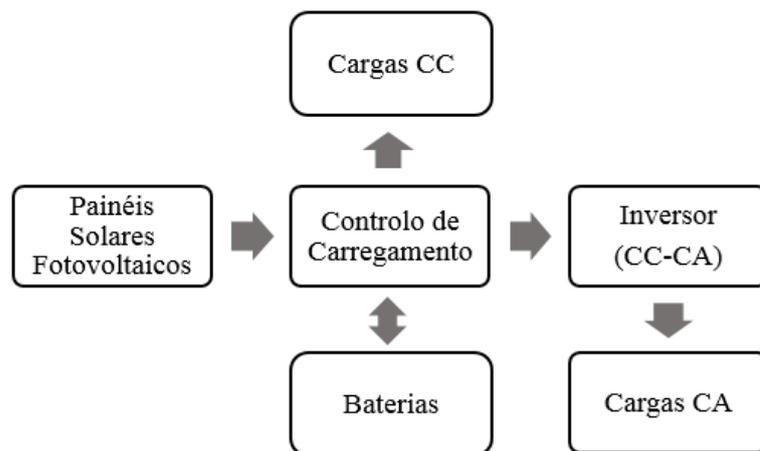


Figura 2.7 – Esquema de sistema solar fotovoltaico isolado com baterias.

Por último, existem sistemas solares fotovoltaicos isolados híbridos, ou seja, utilizam uma fonte de energia auxiliar, como por exemplo um gerador eólico [29][30].

Este tipo de sistema solar fotovoltaico é semelhante ao anterior, pois são utilizadas na mesma baterias para o armazenamento de energia, porém neste caso a produção de energia não depende apenas da radiação solar (para que os painéis solares produzam energia elétrica), mas depende também da fonte de energia auxiliar [26]. Este é portanto um sistema mais fiável uma vez que tem duas fontes de energia independentes, no entanto tem um custo superior aos anteriores pois necessita de mais elementos como, por exemplo, o retificador para carregar as baterias pelo gerador auxiliar.

O esquema de um sistema solar fotovoltaico híbrido encontra-se representado na Figura 2.8.

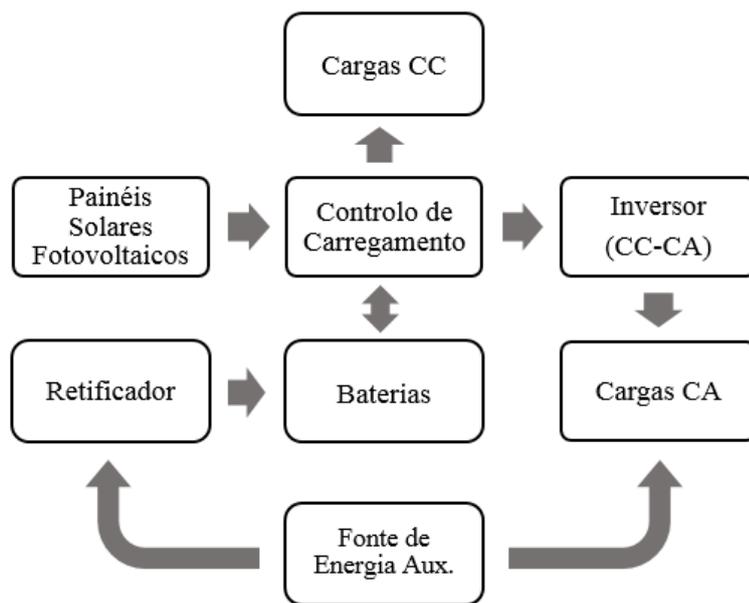


Figura 2.8 – Esquema de sistema solar fotovoltaico híbrido.

## 2.7. Conclusões

Neste capítulo foi efetuado o estudo objetivo sobre os sistemas solares fotovoltaicos.

O conhecimento estrutural sobre o funcionamento de um sistema solar fotovoltaico é essencial para se tirar partido dos mesmos. Para isto, foi efetuada uma pesquisa com o objetivo de compreender os princípios associados aos sistemas solares fotovoltaicos, desde a compreensão do que realmente é a energia solar fotovoltaica e quais as vantagens e desvantagens associadas, até à análise e compreensão do modo de funcionamento de uma célula solar e dos seus diferentes tipos. Foram também apresentadas breves descrições sobre a forma de ligação das células solares formando painéis e módulos solares e respetivas proteções utilizadas (díodos de *bypass*) e sobre os tipos de sistemas solares fotovoltaicos (ligados à rede elétrica ou isolados).

Para terminar este capítulo pode-se concluir que as vantagens inerentes ao uso da energia solar fotovoltaica, mediante a utilização de sistemas solares fotovoltaicos, superam as desvantagens, uma vez que as principais desvantagens como o baixo rendimento e o investimento inicial elevado, poderão ser ultrapassados com a evolução da tecnologia e a eletrónica associada aos sistemas solares fotovoltaicos. Torna-se assim imprescindível continuar o desenvolvimento da eletrónica de potência necessária para otimizar esta forma de energia limpa e renovável.

# CAPÍTULO 3

## Inversores para Sistemas Solares Fotovoltaicos

### 3.1. Introdução

Como os painéis solares fotovoltaicos produzem energia em corrente contínua, quando as cargas são de corrente alternada, quer seja para ligar os painéis solares à rede elétrica ou para ligar a um sistema isolado para uso particular, é necessário utilizar um inversor.

Um inversor é um conversor CC-CA, ou seja, é um dispositivo eletrónico capaz de converter corrente contínua em corrente alternada, com base em algoritmos de comutação dos interruptores totalmente controlados que o constitui (MOSFETs, IGBTs, etc.).

Os inversores podem ser do tipo fonte de tensão ou fonte de corrente, mas existem diversas topologias baseadas nos mesmos princípios, como inversores multinível, etc.

Neste capítulo são apresentadas as principais topologias de inversores e que podem ser usadas em aplicações solares fotovoltaicas.

### 3.2. Inversores Fonte de Tensão

O tipo de inversor mais utilizado é o Inversor Fonte de Tensão (VSI – *Voltage Source Inverter*). Este tipo de inversor, tal como o próprio nome indica comporta-se como uma fonte de tensão, pelo que tem um barramento de condensadores para o armazenamento de energia [31] e pode apresentar uma topologia monofásica ou trifásica [32][33].

Existem dois tipos principais de VSI monofásicos: meia ponte (*Half-Bridge Inverter*) e ponte completa (*Full-Bridge Inverter*).

No caso do VSI de meia ponte são utilizados dois condensadores ( $C_1$  e  $C_2$ ) com o mesmo valor de capacidade para gerar um ponto neutro ( $N$ ), tendo em conta que em cada condensador existe uma queda de tensão de  $V_{CC}/2$ . Nesta topologia é necessário ter o cuidado para que os dois interruptores controláveis ( $S_+$  e  $S_-$ ) não estejam ativados (em condução) simultaneamente ou então existirá um curto-circuito à fonte de tensão ( $V_{CC}$ ). Para isto, a técnica de modulação deverá garantir que só um interruptor está ligado de cada vez ou então não está nenhum ligado. No caso do interruptor  $S_+$  estar ligado e o

interruptor  $S_-$  estar desligado, a saída irá ter o valor de tensão  $V_{CC}/2$ , e no caso do interruptor  $S_-$  estar ligado e o interruptor  $S_+$  estar desligado, a saída do inversor terá o valor de tensão  $-V_{CC}/2$ . Se nenhum interruptor estiver ligado ( $S_+$  e  $S_-$  desligados) existe um estado indefinido, onde a tensão de saída pode ser  $V_{CC}/2$  ou  $-V_{CC}/2$  [33]. É com a combinação do primeiro e segundo estado que se obtém a tensão alternada na saída.

Na Figura 3.1 está representado um VSI monofásico de meia ponte, onde são utilizados IGBTs, no entanto poderia ser utilizado qualquer outro tipo de interruptores totalmente controlados como, por exemplo, MOSFETs.

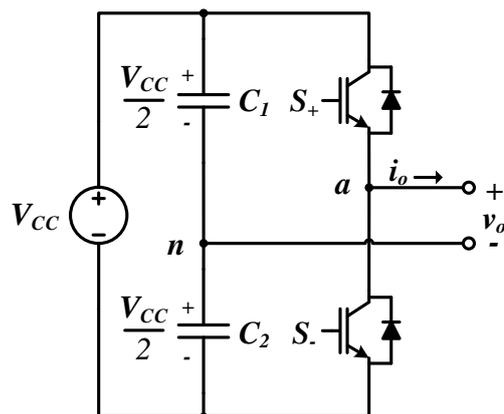


Figura 3.1 – Inversor fonte de tensão monofásico de meia ponte.

No caso do VSI de ponte completa o funcionamento é semelhante ao VSI de meia ponte, mas neste caso existe um segundo braço de interruptores, responsável por gerar o ponto neutro para a carga [32].

À semelhança do que acontece com o VSI de meia ponte, deve-se garantir através da técnica de modulação que os interruptores do mesmo braço não se encontram ligados ao mesmo tempo para não provocar um curto-circuito do barramento CC. De entre as possíveis ligações dos interruptores do VSI de ponte completa, existem quatro estados que são considerados para controlar o valor da tensão de saída sem originar um curto-circuito (interruptores do mesmo braço ligados ao mesmo tempo) ou um valor de tensão indefinido (como acontece quando todos os interruptores são desligados). O primeiro estado consiste em ligar os interruptores  $S_{1+}$  e  $S_{2-}$ , mantendo os restantes desligados, de forma a obter na saída do inversor o valor de tensão  $V_{CC}$ . O segundo estado consiste no inverso do primeiro, ou seja, ligar o interruptor  $S_{1-}$  e  $S_{2+}$ , mantendo os restantes desligados, de forma a obter na saída o valor de tensão  $-V_{CC}$ . O terceiro e quarto estados permitem obter na saída do inversor o valor de tensão zero. Para isto, ligam-se ao mesmo tempo os interruptores de cima ( $S_{1+}$  e  $S_{2+}$ ), mantendo os de baixo desligados ( $S_{1-}$  e  $S_{2-}$ ), ou ligam-se ao mesmo tempo os interruptores de baixo ( $S_{1-}$  e  $S_{2-}$ ), mantendo os de cima

desligados ( $S_{1+}$  e  $S_{2+}$ ). Desta forma a corrente flui por um dos interruptores controláveis e através do diodo de *freewheeling* que se encontra em antiparalelo com o outro interruptor.

Na Figura 3.2 está representado um VSI monofásico de ponte completa, onde são utilizados IGBTs, porém, à semelhança do VSI monofásico de meia ponte, poderia ser utilizado qualquer outro tipo de interruptores totalmente controlados.

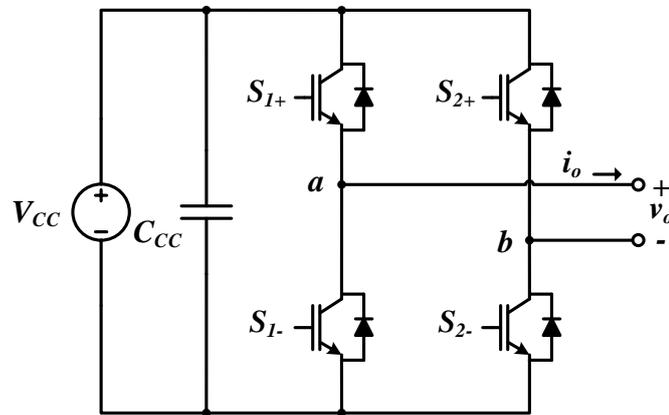


Figura 3.2 – Inversor fonte de tensão monofásico de ponte completa.

Um resumo dos estados válidos de funcionamento para o retificador monofásico de ponte completa encontra-se apresentado na Tabela 3.1.

Tabela 3.1 – Estados de funcionamento do inversor fonte de tensão monofásico de ponte completa.

Estado	$S_{1+}$	$S_{1-}$	$S_{2+}$	$S_{2-}$	$v_a$	$v_b$	$v_o$
1	ON	OFF	OFF	ON	$V_{CC}/2$	$-V_{CC}/2$	$V_{CC}$
2	OFF	ON	ON	OFF	$-V_{CC}/2$	$V_{CC}/2$	$-V_{CC}$
3	ON	OFF	ON	OFF	$V_{CC}/2$	$V_{CC}/2$	0
4	OFF	ON	OFF	ON	$-V_{CC}/2$	$-V_{CC}/2$	0
5	OFF	OFF	OFF	OFF	Indet.	Indet.	Indet.

Pode-se concluir que a topologia de VSI monofásico de ponte completa é vantajosa em relação à topologia de meia ponte pois, apesar de utilizar mais interruptores controláveis, na topologia de ponte completa o valor máximo da tensão de saída ( $V_{CC}$ ) é duas vezes superior à de meia ponte ( $V_{CC}/2$ ) e permite obter na saída três valores diferentes de tensão ( $-V_{CC}$ , 0 e  $V_{CC}$ ).

Os VSI monofásicos servem apenas para aplicações de baixa potência e, por isso, para aplicações de média ou elevada potência, foram desenvolvidos os VSI trifásicos. No VSI trifásico existe mais um braço de interruptores em relação ao VSI monofásico de ponte completa, tornando possível obter três tensões de saída (compostas) de frequência, amplitude e fase totalmente controláveis.

À semelhança do que acontece com os VSI monofásicos, no VSI trifásico deve-se garantir através da técnica de modulação que os dois interruptores do mesmo braço não se encontram ligados ao mesmo tempo, o que provocaria um curto-circuito à fonte de tensão de alimentação, e da mesma forma não se devem desligar os interruptores simultaneamente para evitar um estado indefinido de tensão de saída [33].

Na Figura 3.3 está representado um VSI trifásico que utiliza IGBTs como interruptores totalmente controláveis.

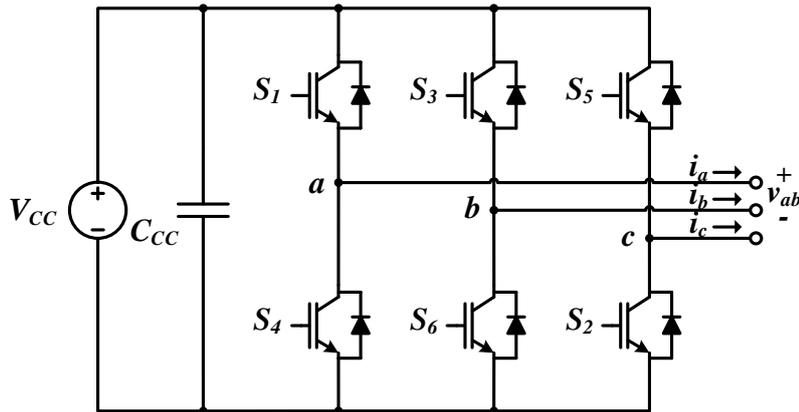


Figura 3.3 – Inversor fonte de tensão trifásico.

Existem oito estados válidos que consistem nas diferentes ligações dos interruptores controláveis [33], conforme apresentado na Tabela 3.2.

Nos estados 7 e 8, apenas se encontram ligados os interruptores de cima ou os interruptores de baixo, respetivamente. Isto faz com que todas as tensões compostas sejam zero e a corrente circula entre os componentes, através dos interruptores que estão ligados e dos díodos de *freewheeling* que se encontram em antiparalelo com os outros interruptores controláveis (desligados). Os restantes estados produzem tensões de saída diferentes nas diferentes fases que podem ser  $V_{CC}$ ,  $0$  ou  $-V_{CC}$ .

Tabela 3.2 – Estados válidos de funcionamento de um inversor fonte de tensão trifásico.

Estado	$S_1$	$S_2$	$S_3$	$S_4$	$S_5$	$S_6$	$v_{ab}$	$v_{bc}$	$v_{ca}$
1	ON	ON	ON	OFF	OFF	OFF	$0$	$V_{CC}$	$-V_{CC}$
2	OFF	ON	ON	ON	OFF	OFF	$-V_{CC}$	$V_{CC}$	$0$
3	OFF	OFF	ON	ON	ON	OFF	$-V_{CC}$	$0$	$V_{CC}$
4	OFF	OFF	OFF	ON	ON	ON	$0$	$-V_{CC}$	$V_{CC}$
5	ON	OFF	OFF	OFF	ON	ON	$V_{CC}$	$-V_{CC}$	$0$
6	ON	ON	OFF	OFF	OFF	ON	$V_{CC}$	$0$	$-V_{CC}$
7	ON	OFF	ON	OFF	ON	OFF	$0$	$0$	$0$
8	OFF	ON	OFF	ON	OFF	ON	$0$	$0$	$0$

Com base na técnica de modulação adotada e de acordo com a forma de onda que se pretende ter na saída, o inversor alterna entre os diferentes estados de funcionamento.

Na interface com painéis solares fotovoltaicos utilizando inversores fonte de tensão, estes são complementados com conversores CC-CC sempre que é necessário variar o valor de tensão na entrada para um valor que permita obter a tensão necessária à saída do inversor.

Além das topologias de inversores fonte de tensão apresentadas, existem inversores multinível. Estes também podem ser utilizados em sistemas solares fotovoltaicos, porém saem do escopo desta dissertação pelo que não foram abordados em detalhe.

### **3.3. Inversores Fonte de Corrente**

Nos últimos anos tem-se considerado o uso de Inversores Fonte de Corrente (CSI – *Current-Source Inverter*) para substituir o VSI em certas aplicações, com base nas suas características diferenciadoras. Como o nome indica, este tipo de inversor comporta-se como uma fonte de corrente, pelo que usa uma bobina como elemento armazenador de energia [34].

A constituição de um CSI é muito semelhante à de um VSI, à exceção de algumas particularidades que se devem aos requisitos do CSI.

Assim como o VSI, o CSI pode apresentar diversas topologias, que podem ser monofásicas ou trifásicas [32][33], porém no caso do CSI o controlo é feito em corrente e não em tensão, ou seja, o objetivo do CSI é gerar à saída uma onda de corrente alternada (CA), a partir de uma corrente contínua (CC) na entrada, de frequência, amplitude e fase controláveis.

Enquanto no VSI são usados díodos em antiparalelo com os interruptores controláveis, no CSI é necessário utilizar os díodos em série para que os interruptores possam suportar tensões reversas, produzidas pela bobina, sem se danificarem [6]. Para substituir o conjunto IGBT + Díodo poderia ser utilizado um RB-IGBT.

Devido ao elevado  $di/dt$  provocado pelas comutações do inversor, é necessário ligar na saída do CSI um filtro capacitivo [33], de forma a evitar picos de tensão que podem danificar a carga.

As topologias de CSI monofásicos e trifásicos são desenvolvidas com base nos mesmos princípios e por isso a topologia mais adequada depende da aplicação a que se destina, ou seja, se é uma aplicação trifásica ou não e qual a potência requerida.

Para o correto e seguro funcionamento do CSI monofásico de ponte completa é necessário considerar algumas condições que não são consideradas no funcionamento do

VSI. Em primeiro lugar, o barramento CC é do tipo fonte de corrente e, por isso, não pode ser aberto. Para garantir esta condição pelo menos um interruptor de cima ( $S_{1+}$  ou  $S_{2+}$ ) e um interruptor de baixo ( $S_{1-}$  ou  $S_{2-}$ ) devem estar fechados ao mesmo tempo. Em segundo lugar, a saída (CA) é maioritariamente capacitiva, devido aos condensadores dos filtros capacitivos que são colocados obrigatoriamente, e por isso não pode ser curto-circuitado. Para garantir esta condição no máximo um interruptor de cima ( $S_{1+}$  ou  $S_{2+}$ ) e um interruptor de baixo ( $S_{1-}$  ou  $S_{2-}$ ) devem estar fechados ao mesmo tempo. Para garantir que as duas condições se verificam deve-se garantir, através da técnica de modulação aplicada ao CSI, que apenas um interruptor de cima ( $S_{1+}$  ou  $S_{2+}$ ) e apenas um interruptor de baixo ( $S_{1-}$  ou  $S_{2-}$ ) se encontram ligados ao mesmo tempo [33]. É devido a estas condições que não faz sentido considerar um CSI monofásico de meia ponte, pois apenas com um braço seria necessário que os interruptores estivessem sempre ligados o que iria fechar o circuito, obtendo uma corrente de saída que seria sempre zero.

Na Figura 3.4 está representado um CSI monofásico com IGBTs, mas poderiam ser utilizados outros interruptores totalmente controláveis, assim como no VSI. De notar que encontram-se representados na Figura 3.4 os díodos em antiparalelo com os IGBTs, apesar destes não terem qualquer utilidade, porém normalmente os IGBTs (ou módulos de IGBTs) comercializados já incluem estes díodos, para que possam ser utilizados nas diferentes topologias.

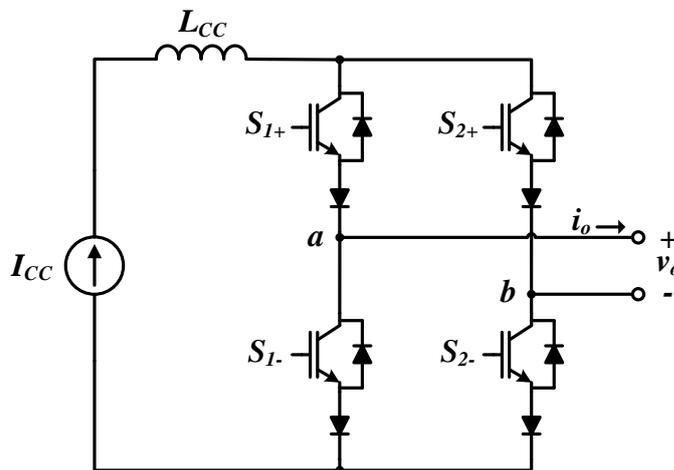


Figura 3.4 – Inversor fonte de corrente monofásico.

Tendo em conta as condições descritas, existem quatro estados válidos de funcionamento para o CSI monofásico (de ponte completa), apresentados na Tabela 3.3. Quando os dois interruptores que estão ligados (um de cima e um de baixo) são do mesmo braço do CSI, a corrente de linha ( $i_o$ ) é zero. Neste caso, a corrente circula entre a fonte de corrente e o braço que está ligado. Quando se liga o interruptor  $S_{1+}$  e o interruptor  $S_{2-}$ .

a corrente de linha é  $I_{CC}$  (estado 1) e quando se liga o interruptor  $S_{1-}$  e o interruptor  $S_{2+}$  a corrente flui no sentido contrário e por isso a corrente de linha é  $-I_{CC}$  (estado 2).

Para obter a forma de onda de corrente pretendida na saída, o inversor deve alternar entre os diferentes estados válidos, através da técnica de modulação, permitindo obter uma corrente de linha que pode apresentar os valores de  $I_{CC}$ ,  $0$  ou  $-I_{CC}$ .

Tabela 3.3 – Estados válidos de funcionamento do inversor fonte de corrente monofásico.

Estado	$S_{1+}$	$S_{1-}$	$S_{2+}$	$S_{2-}$	$i_o$
1	ON	OFF	OFF	ON	$I_{CC}$
2	OFF	ON	ON	OFF	$-I_{CC}$
3	ON	ON	OFF	OFF	$0$
4	OFF	OFF	ON	ON	$0$

Para o correto e seguro funcionamento do CSI trifásico (representado na Figura 3.5) é necessário garantir as condições semelhantes ao CSI monofásico, ou seja, deve-se garantir que pelo menos um interruptor de cima ( $S_1$ ,  $S_3$  ou  $S_5$ ) e um interruptor de baixo ( $S_4$ ,  $S_6$  ou  $S_2$ ) devem estar fechados ao mesmo tempo e no máximo um interruptor de cima ( $S_1$ ,  $S_3$  ou  $S_5$ ) e um interruptor de baixo ( $S_4$ ,  $S_6$  ou  $S_2$ ) devem estar fechados ao mesmo tempo. Para que as duas condições se verificam deve-se garantir, através da técnica de modulação aplicada ao CSI trifásico, que apenas um interruptor de cima ( $S_1$ ,  $S_3$  ou  $S_5$ ) e apenas um interruptor de baixo ( $S_4$ ,  $S_6$  ou  $S_2$ ) se encontram ligados ao mesmo tempo.

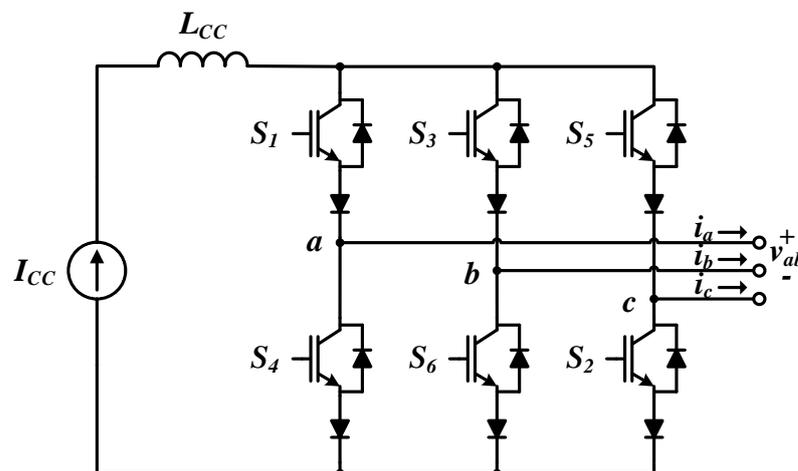


Figura 3.5 – Inversor fonte de corrente trifásico.

Tendo em conta as condições descritas, existem nove estados válidos de funcionamento para o CSI trifásico, apresentados na Tabela 3.4. Quando os dois interruptores que estão ligados (um de cima e um de baixo) são do mesmo braço do CSI, a corrente de cada linha ( $i_a$ ,  $i_b$  e  $i_c$ ) é zero. Nestes três casos (um para cada braço ligado),

a corrente circula entre a fonte de corrente e o braço que está ligado. Os restantes seis estados válidos produzem correntes de linha ( $i_a$ ,  $i_b$  ou  $i_c$ ) diferentes de zero.

À semelhança do que se faz para as restantes topologias de inversores, para obter a forma de onda de corrente pretendida na saída, o inversor deve alternar entre os diferentes estados válidos, através da técnica de modulação, permitindo obter uma corrente de cada linha que pode ter os valores de  $I_{CC}$ ,  $0$  ou  $-I_{CC}$ .

Tabela 3.4 – Estados válidos de funcionamento do inversor fonte de corrente trifásico.

Estado	$S_1$	$S_2$	$S_3$	$S_4$	$S_5$	$S_6$	$i_a$	$i_b$	$i_c$
1	ON	ON	OFF	OFF	OFF	OFF	$I_{CC}$	$0$	$-I_{CC}$
2	OFF	ON	ON	OFF	OFF	OFF	$0$	$I_{CC}$	$-I_{CC}$
3	OFF	OFF	ON	ON	OFF	OFF	$-I_{CC}$	$I_{CC}$	$0$
4	OFF	OFF	OFF	ON	ON	OFF	$-I_{CC}$	$0$	$I_{CC}$
5	ON	OFF	OFF	OFF	ON	ON	$0$	$-I_{CC}$	$I_{CC}$
6	ON	OFF	OFF	OFF	OFF	ON	$I_{CC}$	$-I_{CC}$	$0$
7	ON	OFF	OFF	ON	OFF	OFF	$0$	$0$	$0$
8	OFF	OFF	ON	OFF	OFF	ON	$0$	$0$	$0$
9	OFF	ON	OFF	OFF	ON	OFF	$0$	$0$	$0$

O facto de o CSI usar uma bobina em vez de um condensador como elemento armazenador de energia é uma vantagem, pois os condensadores são mais susceptíveis a problemas. Outra vantagem que advém do uso do CSI em vez do VSI está no facto da bobina do CSI permitir elevar o valor da tensão do barramento CC, permitindo dispensar o uso de um conversor CC-CC para elevar a tensão, que muitas vezes é usado com o VSI. Além destas vantagens, o CSI é mais adequado quando se utilizam fontes que se comportem como fontes de corrente, como é o caso dos painéis solares fotovoltaicos [11], ou então para alimentar aplicações de elevada potência [8].

### 3.4. Técnicas de Modulação

Para controlar as comutações e consequentemente o sinal de saída do inversor é necessário implementar uma técnica de modulação.

Existem várias técnicas de modulação e cada uma delas apresenta as suas vantagens e desvantagens e, como tal, existem diversas formas de gerar os sinais de controlo dos interruptores do inversor.

De seguida são apresentadas as técnicas de modulação mais conceituadas no controlo de inversores.

### 3.4.1. Modulação por Largura de Pulso (PWM)

A modulação por largura de pulso ou PWM (*Pulse-width Modulation*) permite obter um sinal modulado em alta frequência, que pode ser obtido através de um onda quadrada com período constante, mas *duty-cycle* variável, ou seja, a relação entre o tempo ligado e o tempo desligado é variável, alterando o valor médio do sinal que se pretende gerar.

Pode-se observar na Figura 3.6 um PWM com diferentes valores de *duty-cycle*. Este é dado pela relação entre o tempo ligado (pulso) e o período, ou seja, para ter um *duty-cycle* de 10% é necessário ter o PWM ligado durante o tempo que corresponde a 10% do período total e desligado durante o restante tempo (90% do período).

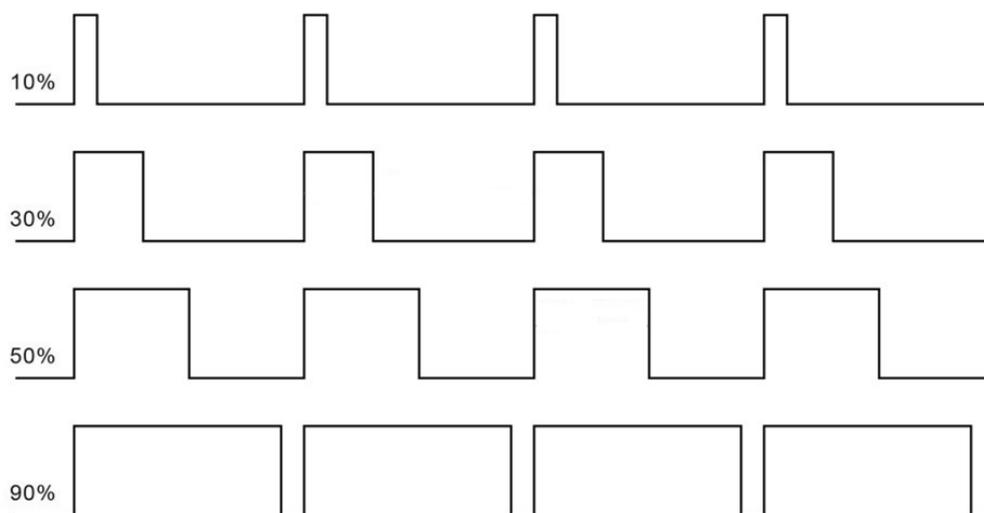


Figura 3.6 – Exemplo de PWM com diferentes valores de *duty-cycle*.

No caso dos sinais de controlo para semicondutores, o sinal modulado de alta frequência é proveniente da comparação de dois sinais de controlo: uma onda moduladora (de referência) e uma onda portadora. A onda moduladora, ou de referência, consiste no sinal que se pretende modular, ou seja, é a onda que estabelece a frequência fundamental do sinal de saída do inversor e tem, por isso, a função de modular o *duty-cycle* da comutação. A onda portadora normalmente consiste numa onda triangular com uma frequência elevada, que define a frequência de comutação do inversor.

Quanto maior for a frequência da onda portadora em relação à onda moduladora, mais preciso será o sinal de saída proveniente da comparação da onda moduladora com a onda portadora. É portanto utilizado um controlo digital que liga ou desliga os interruptores totalmente controláveis do inversor de acordo com o resultado da comparação da onda portadora com a onda moduladora, obtendo um sinal de saída com um *duty-cycle* variável. Quando o valor da onda portadora é superior ao valor da onda

moduladora o sinal digital de saída é “0” e quando o valor da onda moduladora é superior ao valor da onda portadora, então o sinal digital de saída é “1”.

Na Figura 3.7 pode-se observar um PWM resultante da comparação de uma onda sinusoidal (onda moduladora) com uma onda triangular (onda portadora).

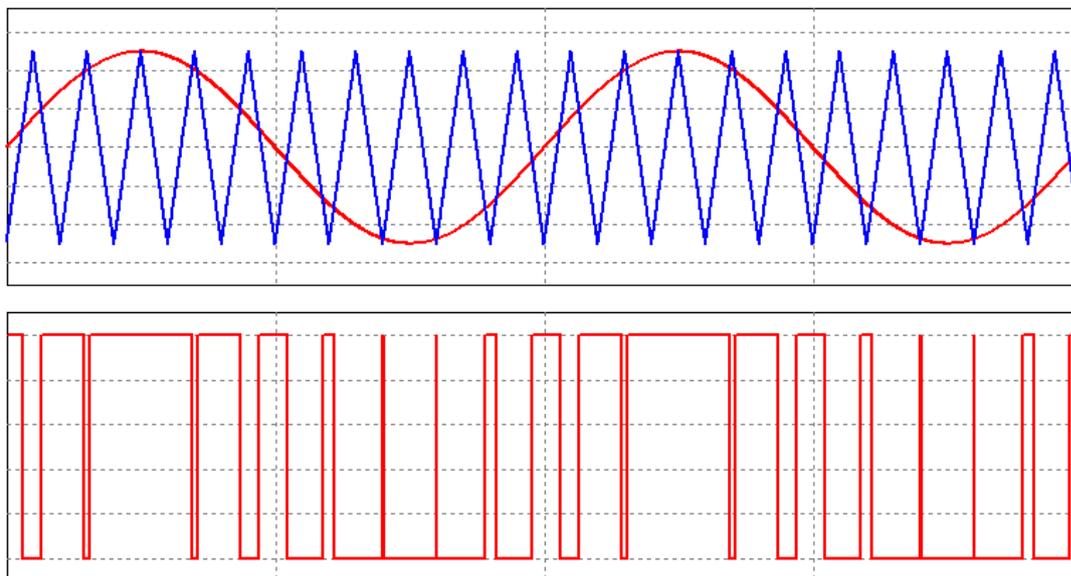


Figura 3.7 – PWM obtido a partir da comparação de uma onda portadora triangular com uma onda moduladora sinusoidal.

O PWM representado na Figura 3.7 é chamado SPWM (*Sinusoidal Pulse Width Modulation*), no entanto existem diversas outras técnicas baseadas nos mesmos princípios (*Trapezoidal PWM*, *Space Vector Modulation*, etc.) [35]-[38], mas com pequenas diferenças na onda moduladora ou na onda portadora, devendo ser escolhida a técnica que melhor se adapte a cada sistema, de forma a obter os melhores resultados.

### 3.4.2. Modulação de Espaço de Vetores

A modulação de espaço de vetores ou *Space-Vector Modulation* (SVM) é uma técnica de modulação bastante utilizada devido à sua precisão do controlo, apesar da sua complexidade ser superior a outras técnicas.

O objetivo da modulação de espaço de vetores é gerar um sinal de saída, de acordo com o valor de referência (vetor calculado), a partir da alteração entre os diferentes estados representados por vetores válidos.

Graças aos progressos da tecnologia é possível utilizar microprocessadores capazes de aplicar a modulação de espaço de vetores, ou seja, seleccionar o estado de operação do conversor e ativar os respetivos semicondutores, a cada período de amostragem [33][36].

No caso do inversor fonte de corrente trifásico, existem nove estados válidos de operação, dos quais três correspondem a correntes de saída zero nas três linhas.

Os seis estados de operação do CSI que permitem obter correntes de linha diferentes de zero correspondem aos seis vetores ativos da modulação de espaço de vetores ( $\vec{I}_1$  a  $\vec{I}_6$ ) e os outros três estados correspondem aos três vetores nulos da modulação de espaço de vetores ( $\vec{I}_7$  a  $\vec{I}_9$ ).

Cada vetor corresponde a ligar dois semicondutores do CSI trifásico, de acordo com a Tabela 3.5 [37].

Tabela 3.5 – Vetores válidos na modulação de espaço de vetores e respectivos semicondutores ativos de um inversor fonte de corrente trifásico.

Vetor	$S_1$	$S_2$	$S_3$	$S_4$	$S_5$	$S_6$
$\vec{I}_1$	ON	ON	OFF	OFF	OFF	OFF
$\vec{I}_2$	OFF	ON	ON	OFF	OFF	OFF
$\vec{I}_3$	OFF	OFF	ON	ON	OFF	OFF
$\vec{I}_4$	OFF	OFF	OFF	ON	ON	OFF
$\vec{I}_5$	ON	OFF	OFF	OFF	ON	ON
$\vec{I}_6$	ON	OFF	OFF	OFF	OFF	ON
$\vec{I}_7$	ON	OFF	OFF	ON	OFF	OFF
$\vec{I}_8$	OFF	OFF	ON	OFF	OFF	ON
$\vec{I}_9$	OFF	ON	OFF	OFF	ON	OFF

Os vários vetores podem ser representados num plano, no qual os vetores ativos formam um hexágono e os vetores nulos são representados no centro do hexágono [38]. A representação do espaço vetorial de um CSI encontra-se na Figura 3.8.

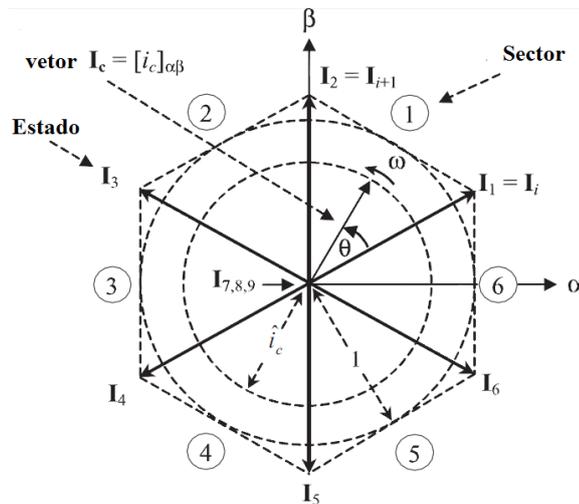


Figura 3.8 – Representação do espaço vetorial do inversor fonte de corrente (adaptado de [33]).

O vetor de referência  $\vec{I}_c$  é dado a partir dos valores de corrente de linha após conversão para coordenadas  $\alpha$  e  $\beta$ , através da transformada de Clarke das correntes, de acordo com a equação (3.1).

$$\begin{bmatrix} i_\alpha \\ i_\beta \end{bmatrix} = \frac{2}{3} \begin{bmatrix} 1 & -1/2 & -1/2 \\ 0 & \sqrt{3}/2 & -\sqrt{3}/2 \end{bmatrix} \cdot \begin{bmatrix} i_a \\ i_b \\ i_c \end{bmatrix} \quad (3.1)$$

### 3.4.3. Comparador com Histerese

O comparador com histerese baseia-se na definição dos limites máximo e mínimo para a corrente ou tensão e a comutação dos semicondutores faz-se em função destes limites estabelecidos. Desta forma, o valor instantâneo da corrente ou tensão (medida) mantém-se dentro dos valores desejados, sem ultrapassar a margem de histerese.

O circuito equivalente da técnica do comparador com histerese encontra-se representado na Figura 3.9. O comparador compara o valor da corrente (ou tensão) instantânea de saída com a respetiva variável de referência e, de acordo com os limites de histerese definidos, obtém-se na saída do comparador o sinal digital de controlo “0” ou “1”, conseguindo-se desta forma um sistema em malha fechada. O sinal de controlo deve ser ligado ao interruptor controlável do inversor de acordo com o tipo de comutação que se pretende.

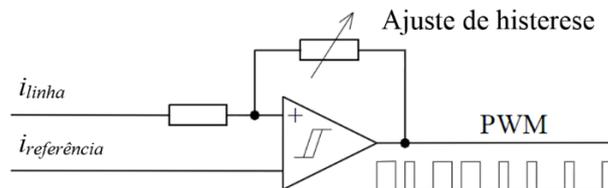


Figura 3.9 – Circuito equivalente do comparador com histerese (adaptado de [22]).

Na Figura 3.10 encontra-se representado o sinal de PWM gerado pelo comparador com histerese, tendo em conta uma referência de corrente definida ( $i_{referencia}$ ) e os respetivos limites (máximo e mínimo). É também apresentado o valor da corrente de linha ( $i_{linha}$ ), onde se pode observar que não existe uma frequência de comutação fixa, à semelhança do sinal de PWM gerado. Apesar de terem sido considerados sinais de corrente, o comparador de histerese funcionaria da mesma forma para sinais de tensão.

Para representar o correto funcionamento desta técnica de modulação é necessário um comparador com histerese para cada fase que se pretende controlar e gerar o respetivo sinal de controlo.

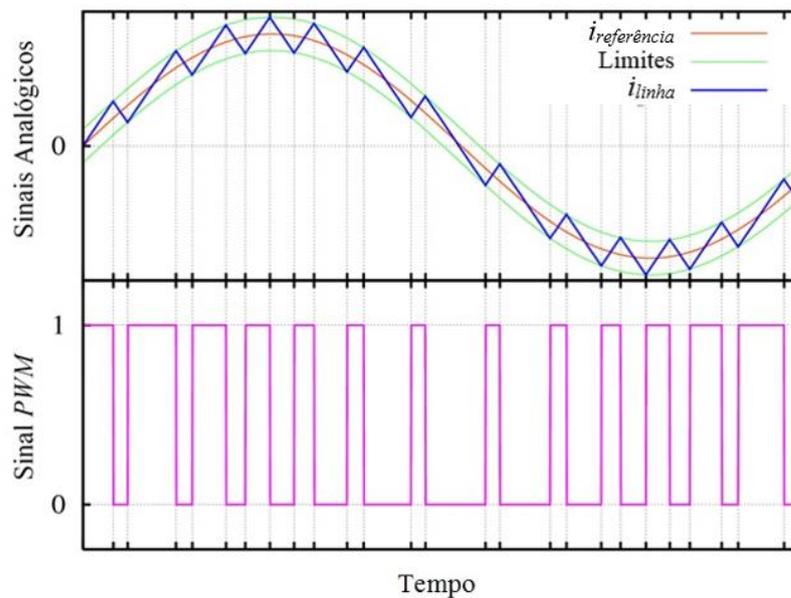


Figura 3.10 – Sinal de saída (*PWM*) do comparador com histerese, considerando o sinal de referência (*i<sub>referência</sub>*), o sinal de medido (*i<sub>inha</sub>*) e os limites (adaptado de [39]).

Como apresenta uma implementação simples, esta técnica de modulação tem sido bastante utilizada, mas apresenta como desvantagem o facto de não ter uma frequência de comutação fixa, sendo esta difícil de determinar com precisão, o que aumenta as perdas no inversor [33].

#### 3.4.4. Amostragem Periódica

A amostragem periódica ou *periodic-sampling* é uma técnica de modulação semelhante ao comparador com histerese na medida em que também utiliza um comparador para comparar o valor da corrente (ou tensão) instantânea com a respetiva variável de referência, mas no caso da amostragem periódica não existem limites para a comparação. Neste caso existe um sinal de *clock* que consiste numa onda quadrada que permite definir os intervalos de tempo em que é feita a comparação, ou seja, define a frequência de amostragem.

O circuito equivalente da técnica de amostragem periódica encontra-se representado na Figura 3.11.

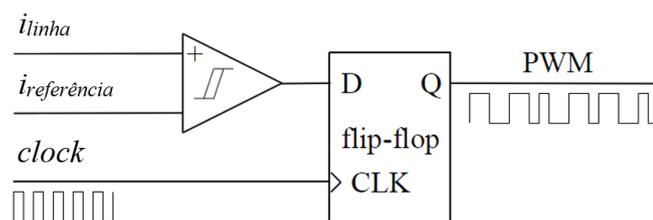


Figura 3.11 – Circuito equivalente da amostragem periódica (adaptado de [22]).

Para representar o correto funcionamento desta técnica de modulação é necessário um comparador e um *flip-flop* do tipo D (com o objetivo de limitar a frequência máxima de comutação) para cada fase que se pretende controlar e gerar o respetivo sinal de controlo.

Em termos práticos, na amostragem periódica, compara-se o valor instantâneo da corrente (ou tensão) de saída com o respetivo valor de referência e se o valor medido for maior do que o valor de referência é atribuído o valor “0” à saída do *flip-flop* e se o valor medido for menor do que o valor de referência é atribuído o valor “1” à saída do *flip-flop*. Na prática, quando o valor medido é menor do que a referência, devem-se ligar os interruptores do inversor capazes de fazer descer a variável medida e vice-versa.

Esta técnica de modulação é de implementação simples, tendo como principal vantagem o facto de garantir o tempo mínimo entre as comutações dos interruptores do inversor, que é limitado pela frequência do *clock* (frequência de amostragem). Apesar disto a frequência de comutação não está definida [33]. Como desvantagem desta técnica de modulação, o THD de corrente é superior ao THD de corrente de outras técnicas de modulação [40].

### 3.5. Malha de Captura de Fase (PLL)

Uma malha de captura de fase ou PLL (*Phase-locked loop*) consiste num sistema realimentado que permite obter um sinal de saída com uma determinada frequência instantânea síncrona com a frequência instantânea de um sinal de entrada [41][42].

De uma forma básica, uma PLL é constituída por uma associação em malha fechada de três blocos principais, como representado na Figura 3.12:

- Detetor de Fase (ou comparador de fase)
- Filtro de Malha
- Oscilador Controlado por Tensão (*Voltage-controlled Oscillator - VCO*)



Figura 3.12 – Diagrama de blocos simplificado de uma PLL.

O detetor de fase faz a comparação entre a fase do sinal de entrada e a fase do sinal de saída do VCO, gerando na saída a diferença de fase entre os dois sinais, na forma de uma diferença de tensão. De seguida, essa diferença de tensão é filtrada pelo filtro de

malha, que normalmente é um filtro passa-baixo e é aplicada ao VCO, obtendo-se o valor médio do sinal. O objetivo do VCO é gerar um sinal com frequência igual à do sinal de entrada, aumentando ou diminuindo a frequência de oscilação do sinal gerado, fechando a malha [43].

Considera-se que a malha capturou a fase quando a frequência e a fase do sinal periódico de saída são exatamente as mesmas do sinal de entrada. Assim que o VCO se tenha sincronizado com o sinal de entrada, seguirá o mesmo, sempre que as variações de frequência de entrada ocorrerem dentro da faixa de retenção, ou seja, faixa de frequências em que se deve situar o sinal externo, de modo a não tirar a PLL de um dado estado síncrono, e com velocidade compatível com a resposta da PLL. Por outro lado, é necessário ter em conta no projeto de uma PLL a constante de tempo do filtro passa-baixo. Se a constante de tempo for grande o circuito demora mais tempo para reconhecer e poder atuar sobre o sinal de entrada e a faixa de captura (faixa de frequências do sinal externo que determina se há a possibilidade de obtenção de um estado síncrono) fica reduzida, mas por outro lado confere uma maior imunidade a ruídos e transitórios (de muito curta duração) que podem levar a erros de sincronização da PLL. Tendo em conta os prós e os contras, a PLL e mais especificamente o filtro de malha devem ser projetos para que a constante de tempo escolhida ofereça o melhor compromisso entre o tempo de atuação, a faixa de captura conveniente e a imunidade aos ruídos [41].

A grande vantagem de utilizar a PLL, além de gerar um sinal de saída síncrono com a entrada, está no facto de o sinal de saída poder ser perfeitamente sinusoidal mesmo que o sinal de entrada não seja sinusoidal. Esta característica é bastante útil para aplicações de eletrónica de potência pois muitas vezes o sinal de tensão ou corrente de entrada está distorcido (devido a harmónicos, por exemplo) e é possível obter um sinal de referência perfeitamente sinusoidal, que pode ser usado para o controlo de um conversor, por exemplo.

As PLLs podem ser implementadas de diferentes formas (algoritmos) e podem ser analógicas ou digitais. A implementação digital pode ser vantajosa em relação à implementação analógica na medida em que se caracteriza por uma menor sensibilidade a desvios de frequência do oscilador interno e às tolerâncias dos componentes eletrónicos que compõe a PLL.

Dos vários tipos de PLL existentes, uma das PLLs mais utilizadas devido à sua robustez é a PLL baseada na Teoria  $p$ - $q$  [44], cuja representação simplificada através do diagrama de blocos se apresenta na Figura 3.13.

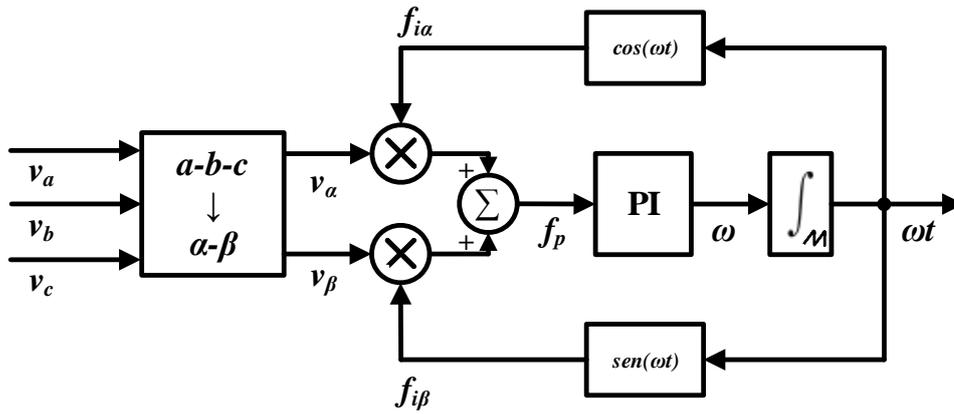


Figura 3.13 – Diagrama de blocos da malha de captura de fase utilizada.

Nesta PLL, em primeiro lugar são obtidos os componentes  $\alpha$  e  $\beta$  a partir da transformada de Clarke apresentada na equação (3.2), com base nas tensões de linha medidas, de forma a tratar do sistema como um todo e não como um conjunto isolado de tensões.

$$\begin{bmatrix} v_\alpha \\ v_\beta \end{bmatrix} = \frac{2}{3} \begin{bmatrix} 1 & -1/2 & -1/2 \\ 0 & \sqrt{3}/2 & -\sqrt{3}/2 \end{bmatrix} \cdot \begin{bmatrix} v_a \\ v_b \\ v_c \end{bmatrix} \quad (3.2)$$

Os sinais de retorno, provenientes da saída do VCO, denominados  $f_{i\alpha}$  e  $f_{i\beta}$  são gerados em tempo real e são dados pelo seno e pelo cosseno do ângulo de saída  $\omega t$ , ou seja, encontram-se desfasados  $90^\circ$  ( $\pi/2$  rad).

O erro de fase entre as entradas de referência ( $v_\alpha + jv_\beta$ ) e as saídas do VCO ( $f_{i\alpha} + jf_{i\beta}$ ) é calculado pela soma dos produtos dos componentes individuais, ou seja, é a parte real do vetor produto. Este resultado pode ser visto como a “potência real instantânea” da Teoria  $p-q$  (de acordo com Akagi [21]) ou, neste caso, o sinal de erro de entrada (erro de fase) para o controlador Proporcional Integral (PI) [44].

As saídas do VCO ( $f_{i\alpha} + jf_{i\beta}$ ) devem ser entendidas como correntes "fictícias"  $\alpha$ - $\beta$  de tal forma que a potência fictícia produzida por estas correntes possa convergir para zero para que o PI atinja o estado estacionário com uma frequência de saída constante. Para que isto se verifique as correntes fictícias devem estar  $90^\circ$  adiantadas em relação às tensões de entrada porque neste caso a entrada do PI (erro de fase) será, em média, zero ( $f_p \approx 0$ ). Se a frequência de VCO (saída PI) diminuir um pouco o erro de fase aumenta e vice-versa [44].

No caso da PLL ser implementada digitalmente, deve-se adicionar limites depois do cálculo e atualização da saída do controlador para que o sinal de saída não seja infinito. Utilizando o limite superior de  $2\pi$  e o limite inferior de  $-2\pi$ , a PLL irá ter na saída um

sinal com a frequência sincronizado com a frequência do sinal entrada dentro dos limites definidos.

### 3.6. Seguidor do Ponto de Máxima Potência (MPPT)

Um seguidor do ponto de máxima potência (*Maximum Power Point Tracker* ou MPPT) é usado para que seja possível retirar o máximo de potência que os sistemas solares fotovoltaicos são capazes de produzir, uma vez que, devido à variação de vários fatores tais como a temperatura e a radiação, a potência máxima que um painel solar fotovoltaico pode fornecer varia. O MPPT pode ser complementado por um sistema mecânico do tipo seguidor solar, porém os dois sistemas são completamente diferentes. O MPPT não é um sistema mecânico que pode posicionar o painel fotovoltaico mais diretamente para o Sol, mas sim um sistema eletrónico que controla o ponto de operação do painel fotovoltaico, de forma a poder injetar o máximo de potência disponível [45][46].

Na Figura 3.14, estão representadas as curvas típicas de corrente/tensão e potência/tensão (calculada a partir dos valores da curva de corrente/tensão) de um painel solar fotovoltaico, para determinadas condições de temperatura e radiação.

É possível observar na Figura 3.14 que existe um ponto em que um certo valor de tensão e corrente corresponde ao ponto de máxima potência que o painel solar fotovoltaico pode fornecer, sendo este o ponto de funcionamento que o algoritmo MPPT deve ser capaz de detetar.

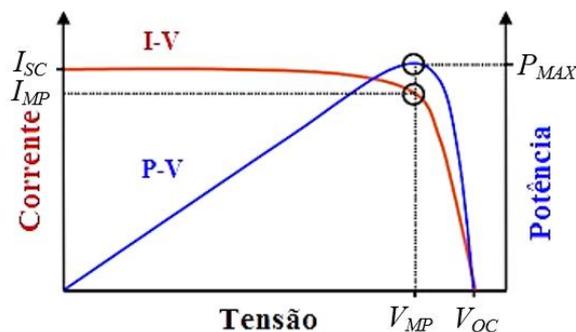


Figura 3.14 – Curvas I-V (vermelho) e P-V (azul) de um painel solar fotovoltaico genérico.

Com o crescimento da tecnologia fotovoltaica, foram desenvolvidos e estudados diversos algoritmos de MPPT, dos quais se destacam os seguintes:

- Tensão Constante
- Corrente Constante
- Perturbação e Observação
- Condutância Incremental

Existem muitos outros algoritmos de MPPT como, por exemplo, o algoritmo da Capacitância Parasita [47], mas normalmente estes aplicam-se a casos mais particulares e, habitualmente, são uma ramificação ou uma fusão de outros.

A escolha de um algoritmo de MPPT deve ter em conta o tipo de conversor utilizado e as necessidades do sistema, de forma a otimizar o mesmo [48].

### 3.6.1. Tensão Constante

O algoritmo da tensão constante baseia-se na observação da curva I-V de um painel solar fotovoltaico [47]. A Figura 3.15 apresenta a curva típica, assim como os valores de corrente e tensão mais significativos na análise da curva I-V.

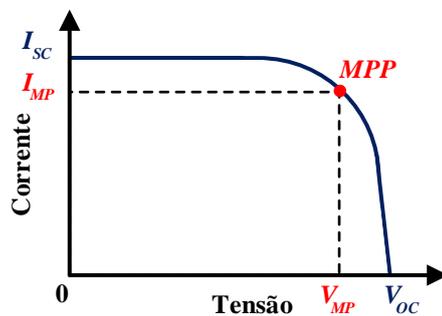


Figura 3.15 – Curva típica I-V de um painel solar fotovoltaico.

A relação entre a tensão no ponto de máxima potência ( $V_{MP}$ ) e a tensão de circuito aberto ( $V_{OC}$ ) é aproximadamente constante e menor do que 1, ou seja:

$$\frac{V_{MP}}{V_{OC}} \cong K < 1 \quad (3.3)$$

Neste algoritmo, o painel solar fotovoltaico é isolado e é medida a tensão de circuito aberto ( $V_{OC}$ ). De seguida o MPPT calcula o ponto de funcionamento correto com base na equação (3.3) e no valor predefinido de  $K$ , e ajusta a tensão do painel solar fotovoltaico até atingir a tensão de máxima potência ( $V_{MP}$ ). Esta operação repete-se periodicamente para controlar a posição do ponto de máxima potência (MPP) [47].

O fluxograma do algoritmo de tensão constante encontra-se representado na Figura 3.16. Apesar deste algoritmo ser bastante simples, tem como desvantagens o facto de ser difícil determinar o melhor valor de  $K$  uma vez que a tensão de circuito aberto varia com a temperatura e o facto de ser necessário interromper o circuito para que seja feita a medição da tensão de circuito aberto e, por isso, a eficiência deste algoritmo é bastante reduzida quando comparada com outros algoritmos de MPPT.

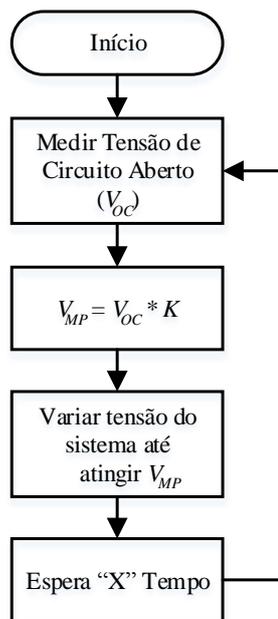


Figura 3.16 – Fluxograma do algoritmo MPPT de tensão constante.

É possível utilizar um algoritmo complementar para detetar o melhor valor de  $K$ , mas neste caso já se aumenta bastante a complexidade do algoritmo e passa a consistir num algoritmo muito semelhante ao P&O.

### 3.6.2. Corrente Constante

À semelhança do algoritmo de tensão constante, existe o algoritmo de corrente constante que se baseia também na análise da curva I-V do painel solar fotovoltaico (Figura 3.15), porém neste algoritmo destaca-se o facto da corrente de máxima potência ( $I_{MP}$ ) ser uma percentagem da corrente de curto-circuito ( $I_{SC}$ ), isto é, a relação entre a  $I_{MP}$  e a  $I_{SC}$  é aproximadamente constante e menor do que 1, ou seja:

$$\frac{I_{MP}}{I_{SC}} \cong K < 1 \quad (3.4)$$

Para implementar este algoritmo, um interruptor é colocado entre os terminais de entrada do conversor, sendo ligado momentaneamente. A corrente de curto-circuito ( $I_{SC}$ ) é medida e a corrente de máxima potência ( $I_{MP}$ ) é calculada com base no  $K$  definido, e a corrente de saída do painel solar fotovoltaico é ajustado pelo MPPT até atingir  $I_{MP}$ . Esta operação é repetida periodicamente para garantir que as condições se mantêm [47].

O fluxograma do algoritmo de corrente constante pode ser observado na Figura 3.17.

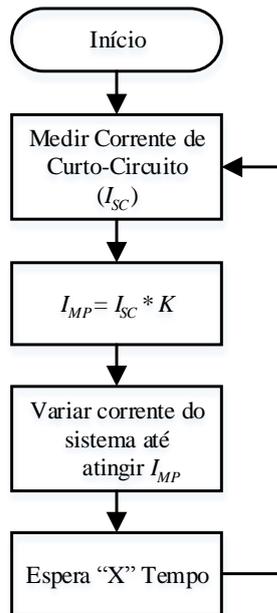


Figura 3.17 – Fluxograma do algoritmo MPPT corrente constante.

Apesar do algoritmo de corrente constante apresentar baixa eficiência assim como o algoritmo da tensão constante, o controlo de tensão constante é vantajoso em relação ao controlo de corrente devido à relativa facilidade de medição de tensões, e é relativamente fácil obter o circuito aberto, ao contrário do curto-circuito de um painel solar fotovoltaico (ou conjunto de painéis) e respetiva medição de corrente.

### 3.6.3. Perturbação e Observação

O algoritmo de perturbação e observação (P&O) é de fácil implementação e é por isso o algoritmo de MPPT mais utilizado [46]–[49].

Neste algoritmo são medidas a tensão e corrente de operação do painel fotovoltaico, a partir das quais se calcula a potência instantânea. No algoritmo de P&O é criada uma pequena perturbação no conversor que normalmente se reflete num pequeno incremento da tensão de saída do painel solar fotovoltaico (ou conjunto de painéis) e é medida a respetiva variação na potência, denominada  $\Delta P$  (subtraindo a “potência anterior” à “potência atual”).

Tendo em conta a forma típica da curva de Potência-Tensão (P-V) e o respetivo ponto de máxima potência, pode-se concluir que se o valor de  $\Delta P$  medido for positivo, ou seja, a potência atual calculada é maior do que a potência anterior, então a perturbação ( $k_{MPPT}$ ) conduziu a que o sistema se aproximasse do MPP e, por isso, a perturbação deve seguir na mesma direção, ou seja, com o mesmo sinal algébrico, de forma a se aproximar o melhor possível do MPP. Se o valor de  $\Delta P$  medido for negativo, ou seja, a potência

atual calculada é menor do que a potência anterior, significa que a perturbação produzida ( $k_{MPPT}$ ) conduziu a um afastamento do MPP e, como tal, o sinal algébrico da perturbação deverá ser invertido para que esta conduza ao MPP [49]. O fluxograma do algoritmo de perturbação e observação pode ser observado na Figura 3.18.

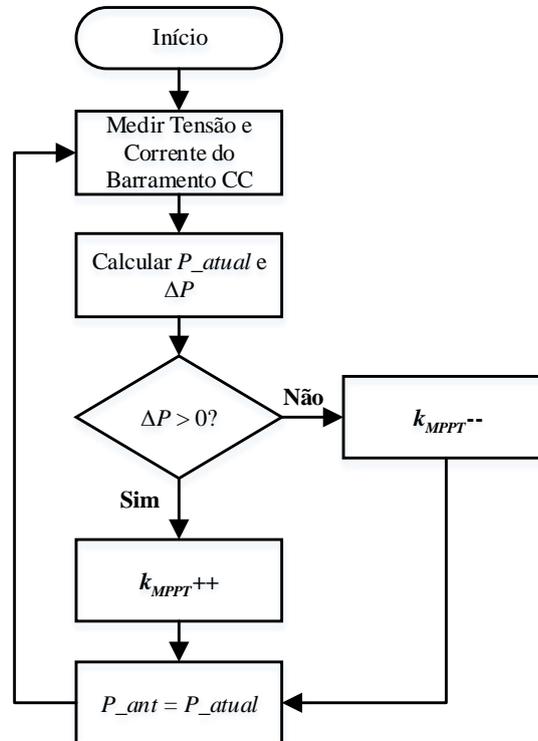


Figura 3.18 – Fluxograma do algoritmo MPPT de perturbação e observação.

Como já foi referido, este algoritmo tem como principais vantagens a simplicidade e facilidade de implementação, mas apresenta algumas desvantagens em relação a outros algoritmos como a eficiência reduzida e o facto da redução da radiação provocar um “achatamento” da curva P-V, que se traduz numa maior dificuldade do algoritmo em detetar o MPP, uma vez que uma perturbação na tensão corresponde a uma alteração reduzida na potência, conforme se encontra representado na Figura 3.19.

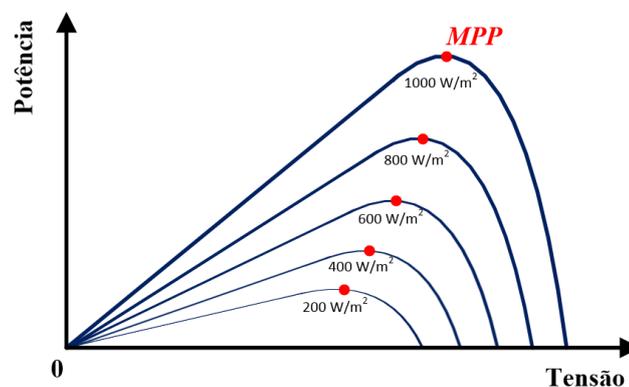


Figura 3.19 – Variação da curva P-V e do MPP para diferentes valores de radiação.

Além das desvantagens referidas anteriormente, a principal limitação deste algoritmo está no facto de este não determinar com precisão onde se situa o MPP, pois a potência oscila em torno do MPP, podendo variar o sentido da perturbação a cada  $\Delta P$  medido [46][47].

### 3.6.4. Condutância Incremental

Este algoritmo baseia-se no facto de a derivada da potência do painel solar fotovoltaico em relação à tensão ser igual a zero no MPP [50]–[52]. Esta característica pode ser descrita pela equação (3.5):

$$\frac{dP}{dV} = 0 \quad (3.5)$$

Por outro lado, a derivada da potência em relação à tensão pode ser obtida por:

$$\frac{dP}{dV} = \frac{d(VI)}{dV} = I + V \frac{dI}{dV} \quad (3.6)$$

Com base nas equações (3.5) e (3.6) é possível obter a seguinte equação:

$$I + V \frac{dI}{dV} = 0 \Leftrightarrow \frac{dI}{dV} = -\frac{I}{V} \quad (3.7)$$

Note-se que o lado direito da equação (3.7) representa a condutância instantânea do painel solar fotovoltaico ( $I/V$ ), enquanto o lado esquerdo representa a sua condutância incremental ( $dI/dV$ ). O algoritmo irá procurar o ponto de tensão que garanta que a condutância instantânea seja igual à condutância incremental para que este opere no MPP, ou seja, até se verificar a equação (3.5) e conseqüentemente a equação (3.7).

Com base na equação (3.7), tendo em conta que o sistema não se encontra sempre no MPP é possível obter as inequações que representem os diferentes estados do sistema, ou seja, é possível determinar as inequações que indicam se a tensão de operação se encontra acima ou abaixo da tensão do MPP para que o algoritmo decida em que direção deve ocorrer a perturbação (à semelhança do que acontece com o algoritmo P&O).

No caso do ponto de operação estar à esquerda do MPP, verifica-se a seguinte equação:

$$\frac{dP}{dV} > 0 \quad \text{e} \quad \frac{dI}{dV} > -\frac{I}{V} \quad (3.8)$$

Se a equação (3.8) se verificar, a variável de perturbação do sistema ( $k_{MPPT}$ ) deve ser aumentada para atingir o MPP.

No caso do ponto de operação estar à direita do MPP, verifica-se a seguinte equação:

$$\frac{dP}{dV} < 0 \text{ e } \frac{dI}{dV} < -\frac{I}{V} \quad (3.9)$$

Se a equação (3.9) se verificar, a variável de perturbação do sistema ( $k_{MPPT}$ ) deve ser reduzida para atingir o MPP.

O fluxograma do algoritmo de condutância incremental pode ser observado na Figura 3.20.

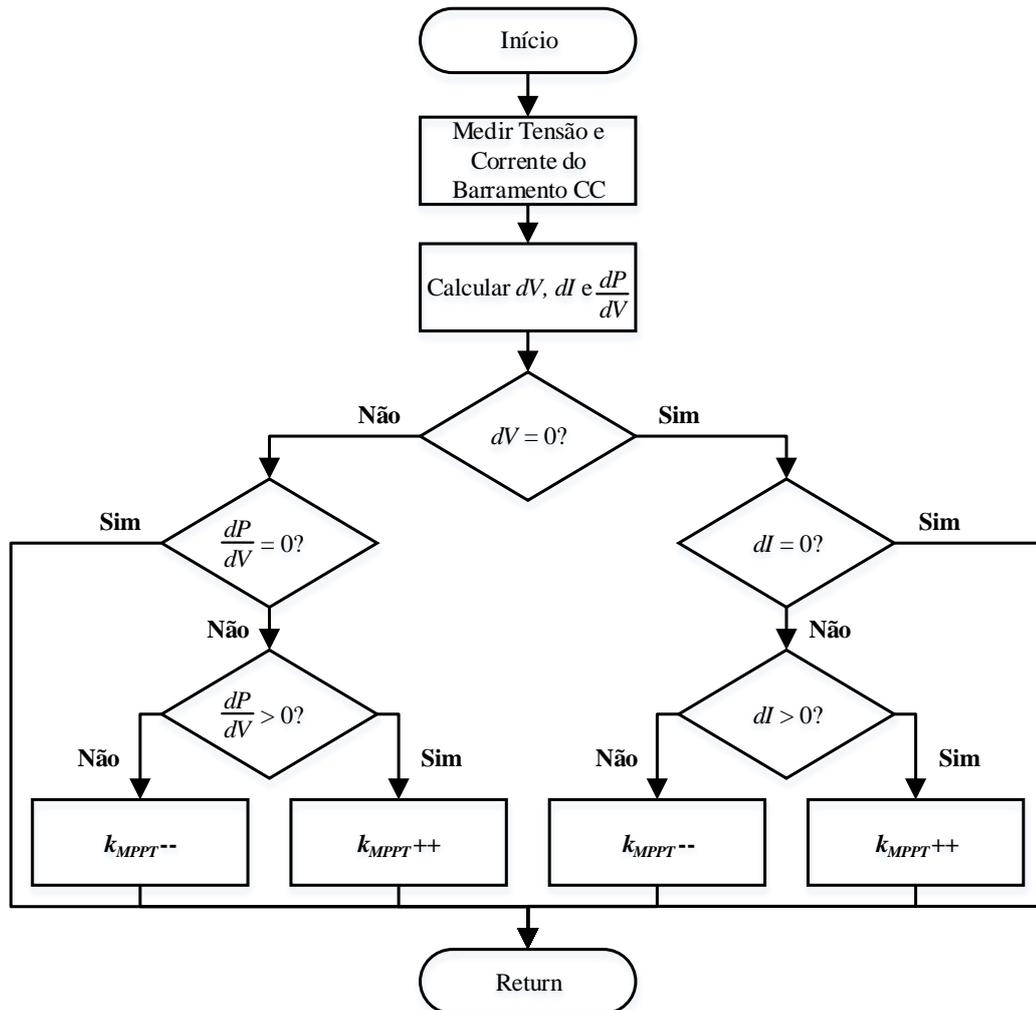


Figura 3.20 – Fluxograma do algoritmo MPPT de condutância incremental.

Uma vez que o MPP seja atingido, o MPPT continua a operar nesse ponto até que seja detetada uma alteração na corrente medida à saída do painel solar fotovoltaico (considerando a tensão constante), visto que esta alteração da corrente reflete uma mudança na radiação que incide no painel solar fotovoltaico e consequentemente afeta a curva P-V e o MPP [47].

Este algoritmo apresenta várias vantagens em relação aos outros algoritmos apresentados, uma vez que consegue atingir com maior rapidez o MPP, em condições climatéricas instáveis, com uma precisão bastante superior ao algoritmo de P&O [50] e tem como principal vantagem o facto de conseguir determinar exatamente quando atinge o ponto de máxima potência, enquanto que por exemplo no caso do P&O o ponto de funcionamento oscila em torno do MPP. A desvantagem mais significativa deste algoritmo, quando comparado com outros, é o seu grau de complexidade.

### **3.7. Conclusões**

Neste capítulo foram apresentadas algumas das topologias de inversores mais relevantes para fazer o interface entre os painéis solares fotovoltaicos e a rede elétrica.

Os inversores mais utilizados são os inversores fonte de tensão (VSI), porém mais recentemente têm sido consideradas topologias baseadas em inversores fonte de corrente (CSI), uma vez que os painéis solares fotovoltaicos se comportam como fontes de corrente. Apesar disto, a escolha do tipo de inversor certo depende da aplicação onde se irá enquadrar e das suas necessidades.

Tendo em conta o inversor selecionado é necessário selecionar a técnica de modulação que melhor se adequa ao inversor. Esta técnica é responsável pela comutação dos interruptores do inversor. As técnicas de modulação diferem entre si por vários fatores tais como: a frequência de comutação, que pode ser fixa ou não, e as variáveis de entrada e de referência que podem ser medidas diretamente ou calculadas a partir de outras variáveis.

Muitas vezes é também necessário utilizar uma malha de captura de fase (PLL), uma vez que se pretende o sincronismo entre a corrente gerada e a tensão da rede. Existem diversos tipos de PLL (mais simples ou mais complexos), onde se pode manter ou não a amplitude do sinal de entrada. É ainda necessário selecionar um algoritmo de seguidor do ponto de máxima potência (MPPT). Os algoritmos de MPPT também podem ser de implementação mais simples ou mais complexa, produzindo resultados com mais ou menos qualidade. Assim, os algoritmos de MPPT diferem na maior ou menor rapidez para atingir o MPP, na capacidade para determinar ou não o ponto exato do MPP, etc.

Para concluir, a técnica de modulação, a PLL e o algoritmo MPPT deverão ser escolhidos tendo em conta as necessidades do sistema, de forma a otimizar o inversor selecionado e obter o resultado pretendido.

# CAPÍTULO 4

## Dimensionamento e Simulação do Inversor

### 4.1. Introdução

Antes de proceder à implementação do CSI e do respetivo sistema de controlo é necessário realizar simulações de forma a testar e validar o correto funcionamento das diferentes partes constituintes. Para a realização das simulações computacionais foram utilizados os *softwares* PSIM (*Powersim Inc.*) e *Matlab*, sendo que este último foi utilizado para testar e analisar algumas características mais específicas do sistema. Na Figura 4.1 encontra-se representado o sistema de controlo e o circuito de potência simplificados.

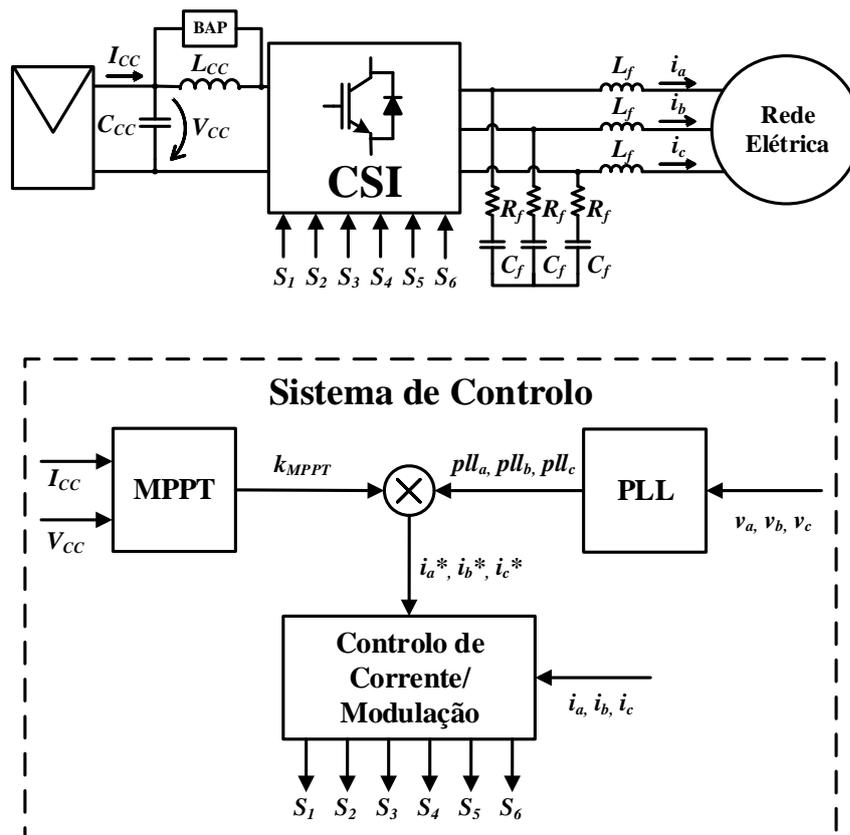


Figura 4.1 – Circuito de potência e diagrama de blocos do sistema de controlo simplificado.

Neste capítulo serão apresentadas as diferentes etapas de simulação do circuito de potência e respetivo circuito de controlo desenvolvido. No caso do circuito de potência é

apresentado o dimensionamento do barramento CC, o dimensionamento e simulação dos painéis solares fotovoltaicos, da indutância ( $L_{CC}$ ) e do condensador ( $C_{CC}$ ), é exposto o dimensionamento e as simulações dos filtros passivos passa-baixo de 2ª ordem usados à saída do CSI e é apresentado o braço auxiliar de proteção (BAP). No caso do sistema de controlo são apresentadas as diferentes fases de simulação dos seus três blocos principais, interligados entre si: Malha de Captura de Fase (PLL), Seguidor do Ponto de Máxima Potência (MPPT) e técnica de modulação aplicada ao CSI. Por último, são apresentadas simulações do braço auxiliar de proteção, assim como uma breve descrição do seu funcionamento. Todo o sistema de controlo foi testado em PSIM recorrendo a um único bloco C onde se utilizou uma frequência de amostragem ( $f_s$ ) de 32 kHz, com o objetivo de simplificar a implementação futura, uma vez que se pretende utilizar um microcontrolador programável em linguagem C e a aquisição dos sinais será feita com essa frequência de amostragem.

O esquema do circuito de potência e do sistema de controlo simulado em PSIM, encontra-se representado na Figura 4.2.

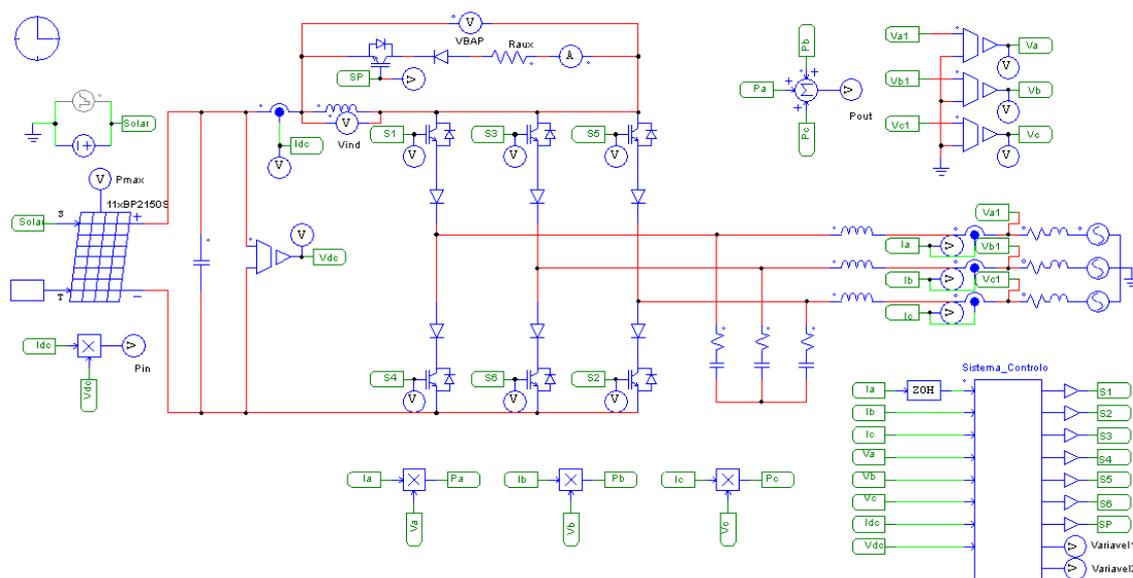


Figura 4.2 – Circuito de potência e sistema de controlo simulado em PSIM.

## 4.2. Dimensionamento do Barramento CC

Os painéis solares fotovoltaicos que são usados no âmbito desta dissertação são os painéis da *BP Solar BP2150S*, iguais aos que estão instalados no telhado da Universidade. Cada um destes painéis consiste num conjunto de 72 células solares de silício monocristalino em série. As principais características, presentes no *datasheet* do fabricante do painel solar fotovoltaico, são apresentadas na Tabela 4.1.

Tabela 4.1 – Principais características do painel solar fotovoltaico utilizado BP2150S.

Potência Máxima ( $P_{max}$ )	150 W
Tensão em $P_{max}$ ( $V_{mp}$ )	34,0 V
Corrente em $P_{max}$ ( $I_{mp}$ )	4,45 A
Corrente de curto-circuito ( $I_{sc}$ )	4,75 A
Tensão de circuito aberto ( $V_{oc}$ )	42,8 V
Coefficiente de temperatura de $I_{sc}$	(0.065±0.015) %/°C
Coefficiente de temperatura de $V_{oc}$	-(160±20) mV/°C

Pretende-se utilizar o CSI, considerando que os painéis solares fotovoltaicos se comportam como uma fonte de corrente. Como se pretende dispensar qualquer outro tipo de conversor, como por exemplo um conversor CC-CC que habitualmente é utilizado para complementar o VSI elevando a tensão dos painéis, é necessário obter uma tensão no barramento CC que permita ao CSI injetar corrente na rede.

Enquanto o VSI necessita de uma tensão do barramento CC acima do pico da tensão composta (565,7 V), o CSI necessita apenas de 86,6% desse valor para a tensão do barramento CC (489,9 V), sem carga. Com carga, em regime permanente, o valor da tensão do barramento CC do CSI deverá ser cerca de 1,3 vezes inferior ao valor sem carga, isto é, aproximadamente 377 V [5].

Para garantir uma tensão suficiente no barramento CC liga-se em série um conjunto de painéis solares fotovoltaicos até obter a tensão pretendida. Para isso, tendo em conta que cada painel solar fotovoltaico produz 34 V, optou-se por utilizar uma série de 11 painéis solares fotovoltaicos (BP2150S), obtendo um valor de tensão total de 374 V. Este valor está bastante próximo da tensão pretendida de 377 V, bem como permite ter uma potência máxima total bastante razoável de 1650 W.

Para simular em PSIM, o conjunto dos painéis solares fotovoltaicos utilizou-se o modelo físico do módulo solar disponível (*Solar Module - physical model*), representado na Figura 4.2.

Algumas das especificações do modelo do painel solar fotovoltaico são calculadas com base nas características do *datasheet* do fabricante apresentadas na Tabela 4.1, utilizando uma ferramenta do PSIM para o cálculo dessas mesmas características, bem como para calcular as curvas I-V e P-V do módulo solar. Assim, na Figura 4.3 está representado o modelo do módulo solar utilizado nas simulações do sistema em PSIM, onde alguns dos parâmetros correspondem aos parâmetros apresentados na Tabela 4.1

(inseridos manualmente no PSIM) e os restantes parâmetros são calculados automaticamente a partir dos outros.

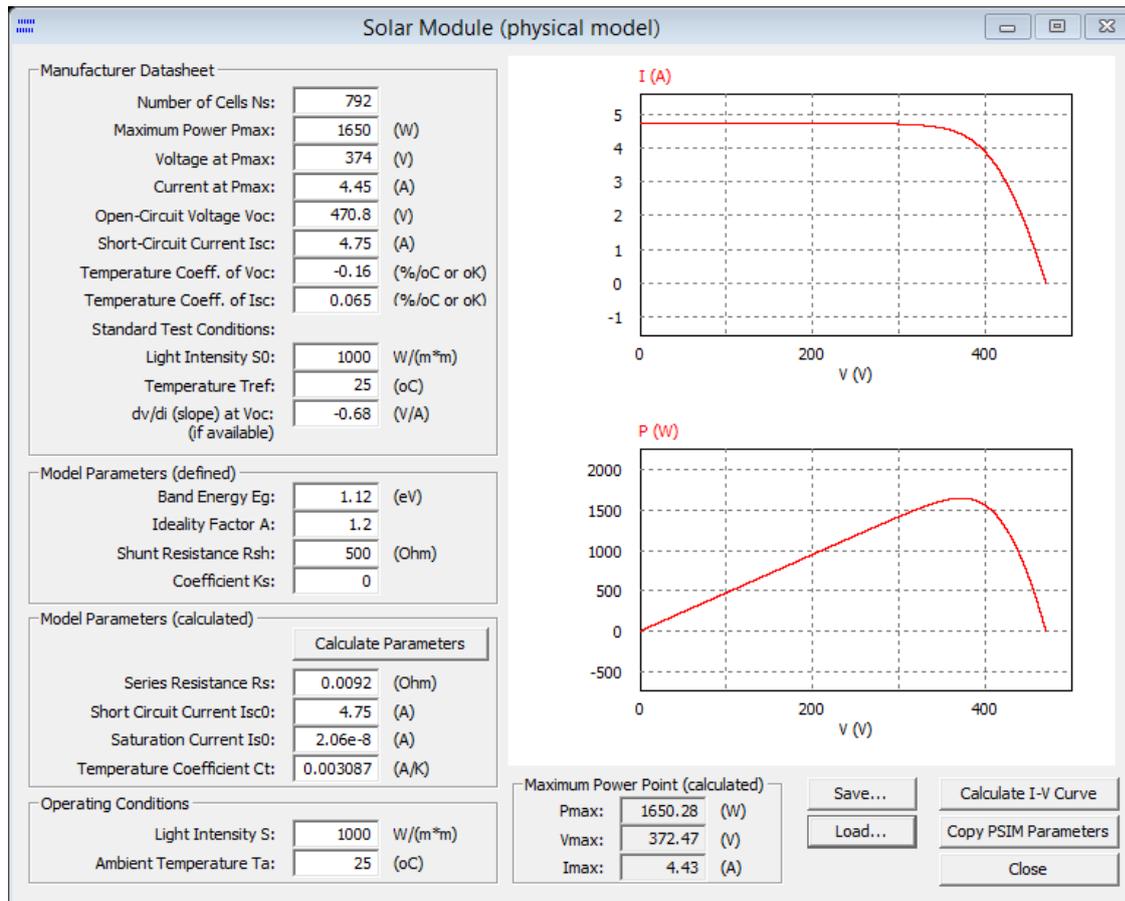


Figura 4.3 – Parâmetros do modelo do módulo solar fotovoltaico utilizado em PSIM.

Após definir o modelo dos painéis solares fotovoltaicos, procedeu-se ao dimensionamento dos componentes passivos do barramento CC (bobina e condensador).

Em primeiro lugar, foi necessário definir se o CSI a usar deveria ser monofásico ou trifásico. Tendo em conta que a potência do módulo solar a usar é elevada (1650 W), tornava-se praticamente impossível usar um CSI monofásico, pois tal iria implicar uma indutância no barramento CC de valor elevado para assegurar o *ripple* de corrente reduzido, tendo em conta que teria de armazenar muita energia, visto que a potência de saída iria variar entre zero e o seu valor máximo. Assim, o CSI monofásico não seria uma solução viável e optou-se por utilizar um CSI trifásico (sem neutro), que já permite ter uma potência à saída aproximadamente constante e, por isso, necessita de uma indutância no barramento CC de valor reduzido quando comparado com o CSI monofásico.

Devido à alta frequência de comutação definida para o CSI existe um *ripple* de corrente no barramento CC.

A bobina do barramento CC é um componente chave do CSI, uma vez que é responsável por armazenar a energia de forma a garantir um *ripple* máximo de corrente do barramento CC reduzido [53]–[55].

A indutância mínima ( $L_{DC, min}$ ) para garantir o *ripple* de corrente máximo ( $\Delta I_{d, max}$ ) é dada pela equação (4.1) [55].

$$L_{CC, min} = 2 \frac{\sqrt{6}}{4} \frac{V_{CC}}{f_p \Delta I_{d, max}} \quad (4.1)$$

Considerou-se que a tensão do barramento CC ( $V_{CC}$ ) é a tensão fornecida pelos 11 painéis solares fotovoltaicos em série (374 V) e que se definiu uma frequência de comutação máxima ( $f_p$ ) de 16 kHz.

Para analisar a variação do valor da indutância do barramento CC ( $L_{CC}$ ), com a variação da frequência de comutação ( $f_p$ ), simulou-se em *Matlab* a equação (4.1), para diferentes valores do *ripple* de corrente (0,2 A; 0,3 A; 0,4 A; 0,5 A) e obteve-se o gráfico apresentado na Figura 4.4.

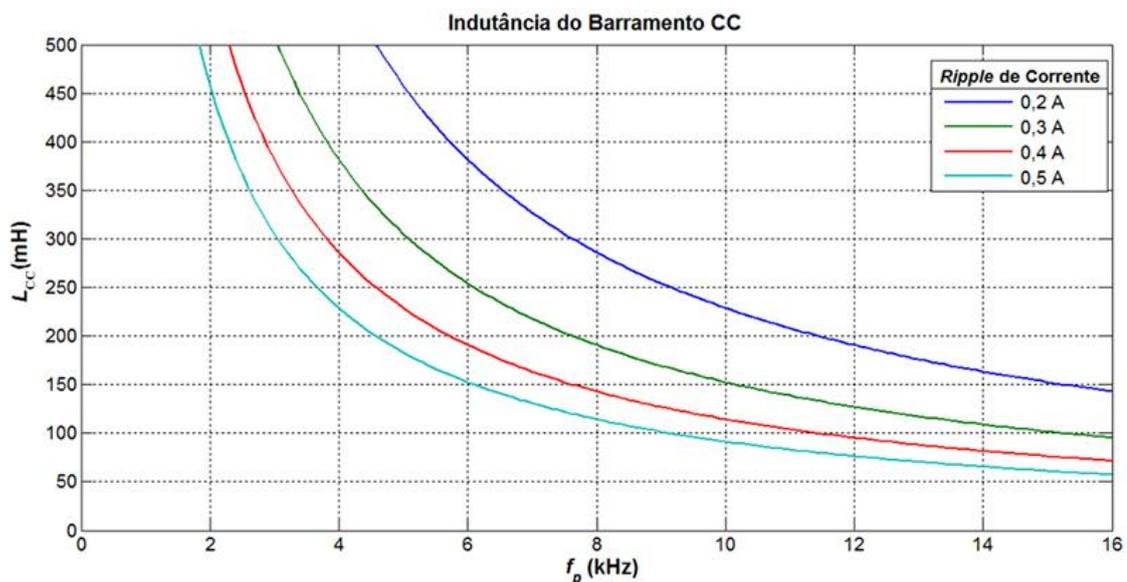


Figura 4.4 – Variação da indutância com a frequência de comutação.

Pela análise da Figura 4.4, pode-se concluir que quanto menor for o *ripple* de corrente pretendido, maior deverá ser o valor da indutância, para uma determinada frequência de comutação.

Após a análise da figura, definiu-se o *ripple* máximo de corrente ( $\Delta I_{d, max}$ ) de 0,4 A de forma a não passar 10% do valor da corrente para a radiação máxima de 1000 W/m<sup>2</sup>, isto é, 4,4 A. Com base na equação (4.1), é assim possível calcular a indutância mínima

do barramento CC ( $L_{CC, min}$ ), que deverá ser de 72 mH, para garantir o *ripple* definido. Se, por algum motivo, se pretender ligar um conjunto de painéis solares fotovoltaicos superior ao definido (11 painéis BP2150S), a indutância do barramento CC irá apresentar um valor mínimo superior, uma vez que a tensão no barramento CC será superior.

O condensador do barramento CC é necessário para atenuar o *ripple* de tensão de entrada gerada pelos painéis solares fotovoltaicos e proteger o sistema de possíveis picos transitórios de tensão, de forma a garantir a estabilidade do sistema e o bom funcionamento do CSI. O valor da capacidade do condensador foi definida com base em simulação, tendo em conta que deve ser um valor reduzido que não cause interferências ou possíveis ressonâncias no sistema, considerando o valor da indutância. Foi definido o valor de 100 nF para o condensador do barramento CC ( $C_{CC}$ ) e obteve-se um *ripple* de tensão aceitável, conforme representado na Figura 4.5.

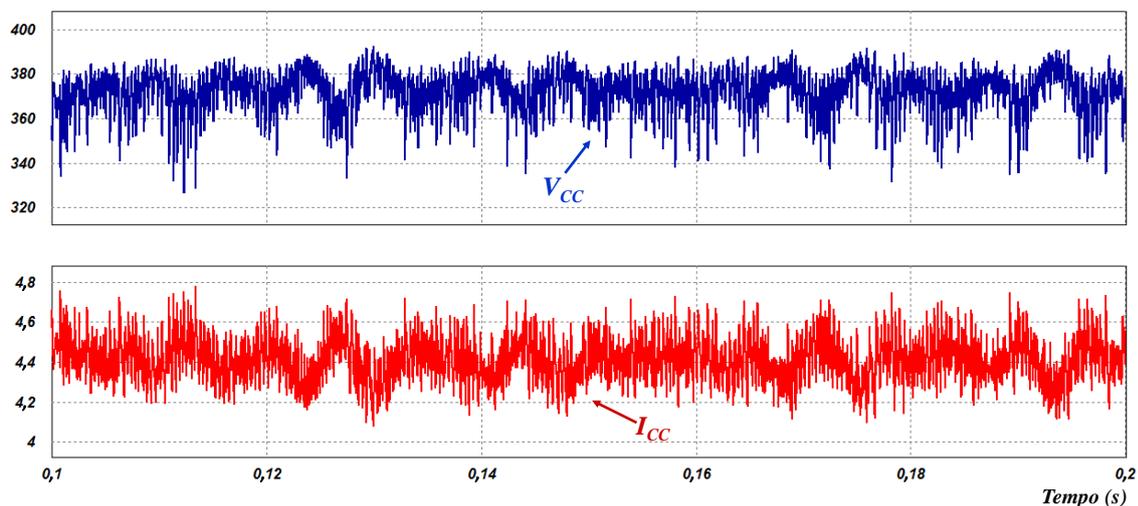


Figura 4.5 – Tensão ( $V_{CC}$ ) e corrente ( $I_{CC}$ ) do barramento CC para radiação máxima (1000 W/m<sup>2</sup>).

O correto dimensionamento da bobina e do condensador do barramento CC é importante para garantir uma corrente e uma tensão o mais constantes possíveis, para que o CSI possa operar nas melhores condições, conduzindo a um tempo de vida superior para os semicondutores e, conseqüentemente, para o CSI.

### 4.3. Filtros de Saída do CSI

Como o inversor funciona por comutações de alta frequência, mesmo que este esteja desenvolvido para sintetizar uma onda sinusoidal, o sinal de corrente de saída em cada fase irá ser um conjunto de pulsos de alta frequência. Como o objetivo do CSI é sintetizar e injetar na rede elétrica a corrente produzida pelos painéis solares fotovoltaicos, é necessário ter em conta que a forma de onda da corrente deve cumprir certos requisitos

no que se refere à qualidade de energia elétrica, ou seja, a corrente produzida e que será injetada na rede elétrica deve ser aproximadamente sinusoidal, de forma a ter o menor THD% possível para não provocar qualquer tipo de distúrbio na rede elétrica devido a harmónicos (mau funcionamento de equipamentos, aumento das perdas nos condutores, etc.).

Para filtrar o ruído das comutações, de modo a ter a forma de onda pretendida aproximadamente sinusoidal utilizam-se filtros passivos passa-baixo à saída do CSI [56].

A topologia mais usual em inversores fonte de corrente é o filtro passa-baixo de segunda ordem (RLC). O filtro passa-baixo de segunda ordem é constituído por um condensador em série com uma resistência (de amortecimento) e por uma bobina em série com a rede elétrica. Do ponto de vista da análise do circuito do filtro passivo, representado na Figura 4.6, a tensão da rede elétrica é vista como uma perturbação e por isso não é considerada para o cálculo da função de transferência.

Na Figura 4.6  $i_{in}$  representa a corrente de saída do inversor e  $i_{out}$  representa a corrente filtrada, a ser injetada na rede elétrica.

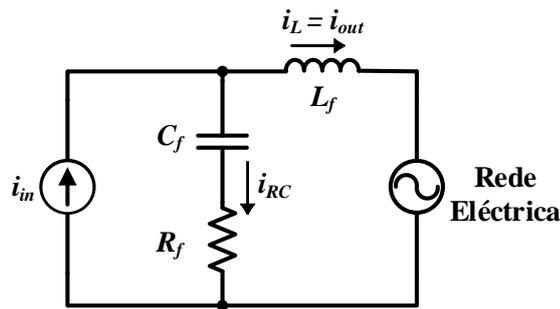


Figura 4.6 – Circuito equivalente do filtro passivo passa-baixo de segunda ordem.

Pela análise do circuito simplificado do filtro é possível chegar à sua função de transferência, apresentada na equação (4.2).

$$H(s) = \frac{i_{out}}{i_{in}} = \frac{\frac{R}{L}s + \frac{1}{LC}}{s^2 + \frac{R}{L}s + \frac{1}{LC}} \quad (4.2)$$

Para que a corrente de saída do CSI seja sinusoidal e com uma frequência de 50 Hz, o filtro deve ser dimensionado para uma frequência de corte acima de 50 Hz e inferior à frequência de comutação (no máximo 16 kHz).

A frequência de corte do filtro ( $f_0$ ) pode ser descrita pela equação (4.3).

$$f_0 = \frac{1}{2\pi\sqrt{LC}} \quad (4.3)$$

Quanto mais próxima for a frequência de corte dos 50 Hz melhor será a filtragem, mas é necessário ter em conta que, de acordo com a equação (4.3), quanto menor for a frequência de corte, maior será o valor dos componentes passivos  $L$  e  $C$ , o que implica um maior custo. Devido a isto, selecionou-se uma frequência de corte mais alta de forma a reduzir nos valores dos componentes passivos e ajustaram-se as características do filtro, ou seja, ajustaram-se os valores do condensador, da resistência e da indutância para obter o melhor resultado possível, isto é, uma boa filtragem. Definiu-se um condensador de  $20 \mu\text{F}$  e uma frequência de corte de 500 Hz, obtendo-se uma indutância total do filtro de 5,07 mH, calculada usando a equação (4.3).

Por último, determinou-se a resistência de amortecimento do filtro. É necessário ter em conta que um valor muito baixo da resistência irá conduzir a uma ressonância e, por outro lado, um valor elevado da resistência poderá permitir um amortecimento mais alto da ressonância, mas poderá comprometer a capacidade de filtragem do filtro passivo e irá causar maiores perdas, uma vez que irá existir uma queda de tensão significativa na resistência. Para determinar o valor mais adequado para a resistência de amortecimento foi desenvolvido um programa em *Matlab* que permite obter a resposta em frequência do filtro desenvolvido para diferentes resistências de amortecimento. Foram definidos os seguintes valores para as resistências de amortecimento:  $R1=0,5 \Omega$ ,  $R2=2 \Omega$  e  $R3=5 \Omega$ .

Pela análise da resposta em frequência para as diferentes resistências de amortecimento e com base em simulações do filtro em PSIM, representada na Figura 4.7, definiu-se que o valor mais adequado para a resistência de amortecimento do filtro passa-baixo é  $2 \Omega$ , garantindo uma resposta rápida e um desfasamento aproximadamente zero para os 50 Hz, como pretendido.

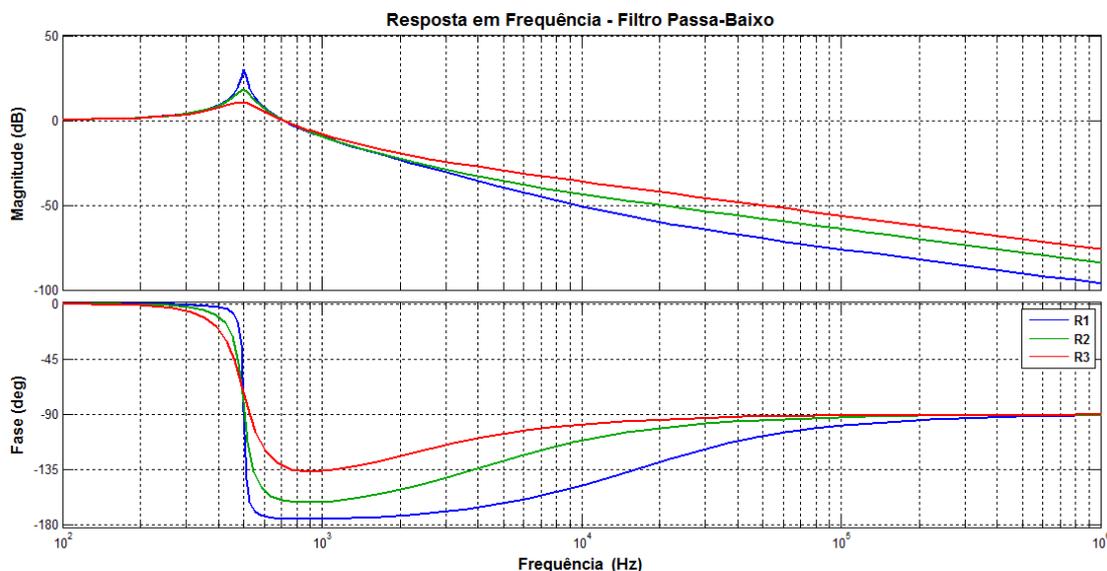


Figura 4.7 – Resposta em frequência do filtro passivo para diferentes resistências de amortecimento.

É necessário ter em conta que a parte indutiva da impedância de linha deve ser considerada no valor total da impedância calculada e como tal a indutância do filtro ( $L_f$ ) deve ser a diferença entre a indutância total calculada ( $L$ ) e a indutância de linha ( $L_z$ ), conforme descrito na equação (4.4).

$$L_f = L - L_z \quad (4.4)$$

Tendo em conta que se arbitrou uma indutância de linha de 100  $\mu\text{H}$ , a indutância do filtro deverá ser 4,97 mH.

Uma vez que o CSI utilizado é trifásico, é necessário ter um filtro passivo em cada fase, de forma a filtrar a corrente de cada linha e obter uma forma de corrente aproximadamente sinusoidal para as três fases.

#### 4.4. Braço Auxiliar de Proteção

O braço auxiliar de proteção é necessário para garantir um caminho para a corrente do barramento CC, de forma a dissipar a energia armazenada na bobina de forma segura, no caso de existir algum problema com o inversor e todos os interruptores (IGBTs) ficarem abertos. Devido a isto, o braço auxiliar de proteção deve ser ligado em paralelo com a bobina do barramento CC.

Na Figura 4.8 é possível observar a resposta do sistema quando se liga o braço auxiliar de proteção e se desliga os restantes IGBTs do CSI. Quando os IGBTs do CSI deixam de conduzir, a tensão no barramento CC ( $V_{CC}$ ) passa a assumir o valor da tensão de circuito aberto ( $V_{OC}$ ) do conjunto dos painéis solares fotovoltaicos.

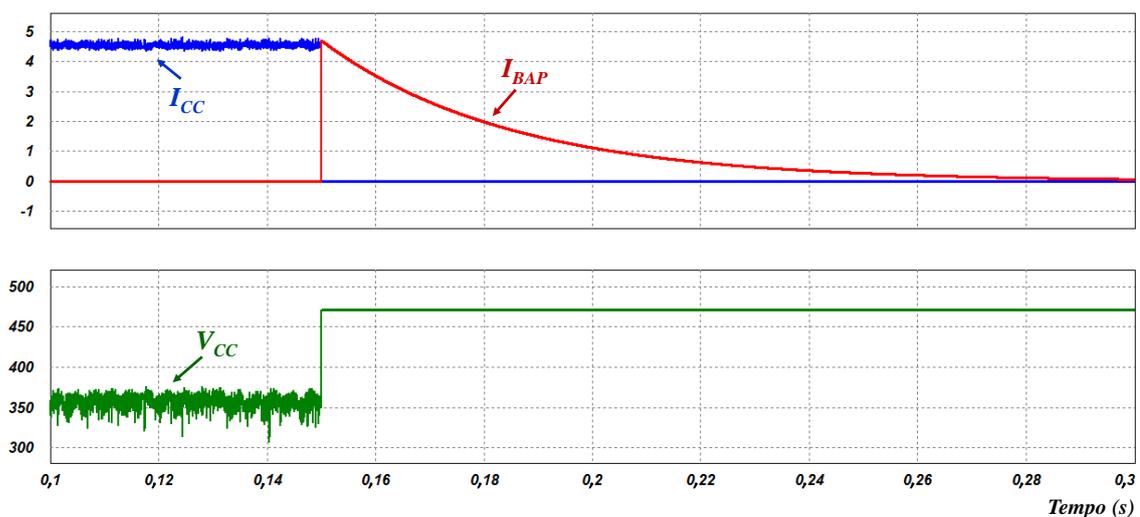
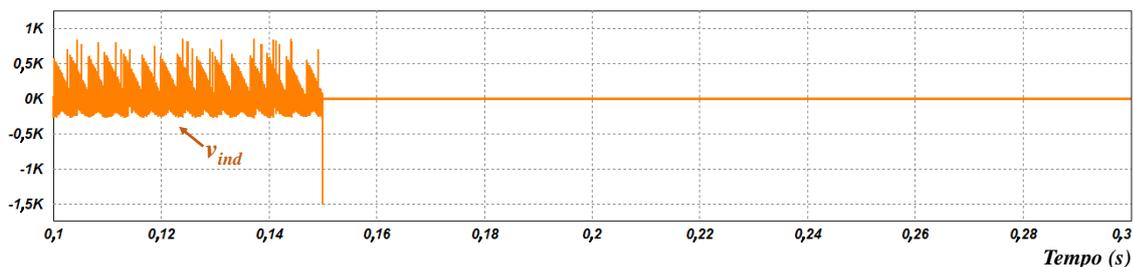
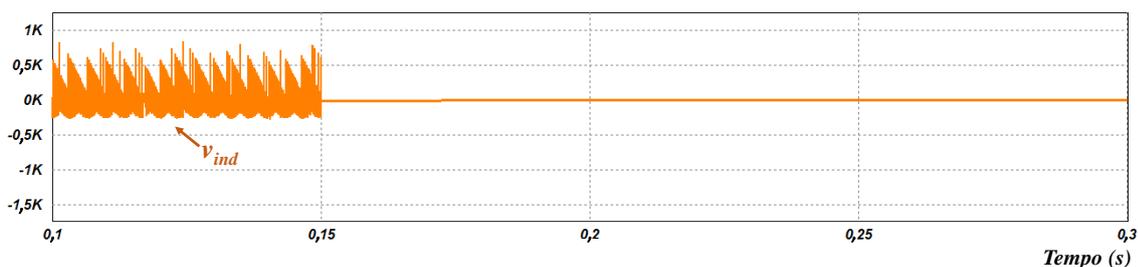


Figura 4.8 – Correntes no barramento CC ( $I_{CC}$ ), no braço auxiliar ( $I_{BAP}$ ) e tensão no barramento CC ( $V_{CC}$ ) quando se liga o braço auxiliar de proteção (instante 0,15 s).

Por outro lado, logo que os IGBTs do CSI deixam de conduzir, a corrente no barramento CC ( $I_{CC}$ ) tende a anular-se, no entanto isto não pode acontecer instantaneamente devido à energia armazenada na bobina. Com a atuação do IGBT do braço auxiliar de proteção é possível ter um caminho para a corrente para que esta baixe gradualmente até se extinguir, devido às perdas dos condutores e da resistência auxiliar ( $R_{AUX}$ ). Assim, é possível evitar uma variação repentina da corrente na bobina (representada na Figura 4.8) que provocaria um pico de tensão (representado na Figura 4.9 a)) que, além de danificar a bobina, poderia causar outros problemas no circuito de potência e comprometer a segurança do mesmo.



(a)



(b)

Figura 4.9 – Tensão na bobina do barramento CC ( $v_{ind}$ ) quando se desliga o CSI: a) Sem ligar braço auxiliar de proteção; b) Ligando o braço auxiliar de proteção (instante 0,15 s).

#### 4.5. Malha de Captura de Fase (PLL)

Considerando as características do sistema escolheu-se uma PLL baseada na Teoria  $p-q$ , cujo diagrama de blocos simplificado da PLL está representado na Figura 4.10.

Como a PLL foi implementada digitalmente, adicionaram-se limites depois do cálculo e atualização da saída do controlador ( $\omega t$ ) para que o sinal de saída não fosse infinito. Utilizando o limite superior de  $2\pi$  e o limite inferior de  $-2\pi$ , a PLL permite obter na saída um sinal com a frequência síncrona com a frequência do sinal de entrada, dentro dos limites definidos.

Fazendo a multiplicação do sinal de saída  $\omega t$  por um seno é possível obter um sinal sinusoidal com amplitude unitária e perfeitamente síncrono com a tensão simples da linha A ( $v_a$ ), sendo este sinal,  $pll_a$ , multiplicado pela variável fornecida pelo MPPT ( $k_{MPPT}$ ), que

permite obter a corrente de referência para a linha A ( $i_a^*$ ), conforme representado na Figura 4.1. Na prática, a variável fornecida pelo MPPT ( $k_{MPPT}$ ), irá dar a amplitude da corrente de referência, uma vez que a amplitude do sinal sinusoidal gerado pela PLL é 1. Para obter os restantes sinais de saída basta subtrair  $120^\circ$  ( $2\pi/3$  rad) ao sinal  $\omega t$  para obter  $pll_b$  e somar  $120^\circ$  ( $2\pi/3$  rad) ao  $\omega t$  para obter o sinal  $pll_c$ . Estes sinais servem de base para obter as correntes de referência da linha B ( $i_b^*$ ) e da linha C ( $i_c^*$ ), multiplicando ambos pela mesma variável fornecida pelo MPPT ( $k_{MPPT}$ ).

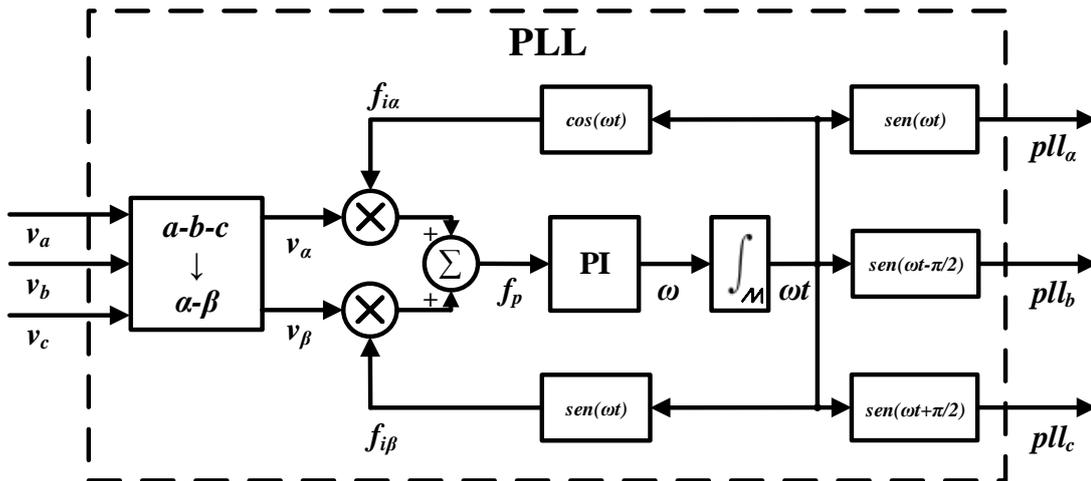


Figura 4.10 – Diagrama de blocos da PLL utilizada.

A PLL foi implementada digitalmente em PSIM (recorrendo a um bloco C), utilizando diferentes funções para cada um dos blocos da PLL descritos anteriormente (PI, Integrador, etc.).

A PLL foi implementada com os seguintes valores para as constantes:  $K_p=1,5$ ;  $T_i=0,001$ ;  $K_i=1,0$ . Estes valores foram definidos através de simulação de forma a obter o resultado pretendido, tendo em conta que se pretende que seja feita a sincronização do sinal de saída com o sinal de tensão de entrada, num tempo adequado, ou seja, num tempo reduzido e com uma margem de erro aceitável para diferentes condições de funcionamento (carga, tensão da rede, etc.). O método experimental foi adotado para otimizar ao máximo o sistema, porém foi sempre considerado e conhecido o funcionamento do algoritmo estudado.

De forma a compreender melhor e verificar o correto funcionamento da PLL implementada foram observadas as suas variáveis mais significativas. Em primeiro lugar, foi analisado o sinal de erro de fase ( $f_p$ ), apresentado na Figura 4.11, onde se pode observar que o erro de fase tende para zero ao fim de alguns ciclos, como se pretende, indicando que a sincronização está completa (*locked*).

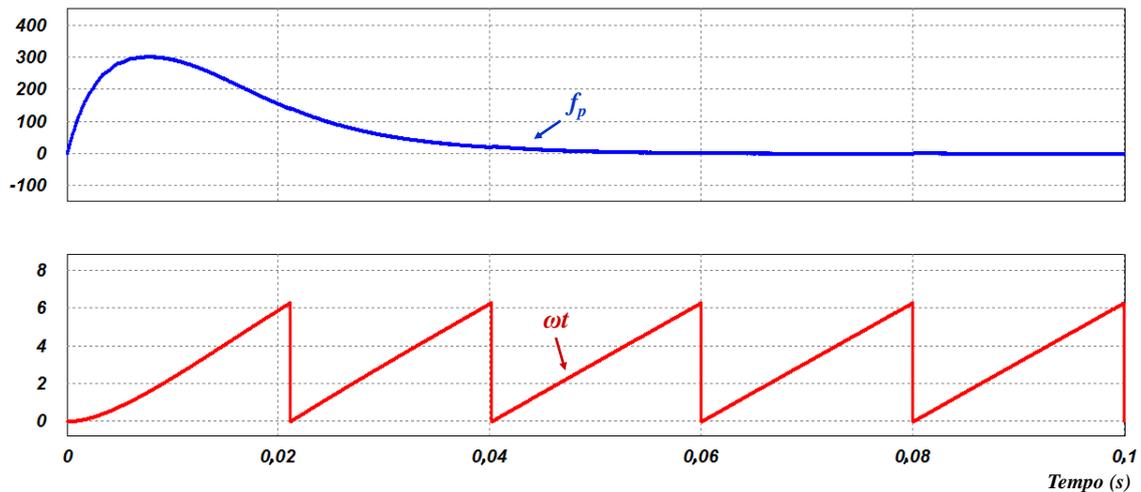


Figura 4.11 – Erro de fase ( $f_p$ ) e sinal de saída do integrador ( $\omega t$ ) para uma tensão sinusoidal.

Em segundo lugar, observou-se o sinal de saída do integrador ( $\omega t$ ), com os devidos limites, conforme representado na Figura 4.11. O sinal  $\omega t$  representado apresenta a frequência pretendida de 50 Hz e encontra-se limitado entre  $0$  e  $2\pi$ , conforme esperado.

Por último, é possível observar o sinal de saída da PLL, ou seja, o seno de  $\omega t$ , representado na Figura 4.12.

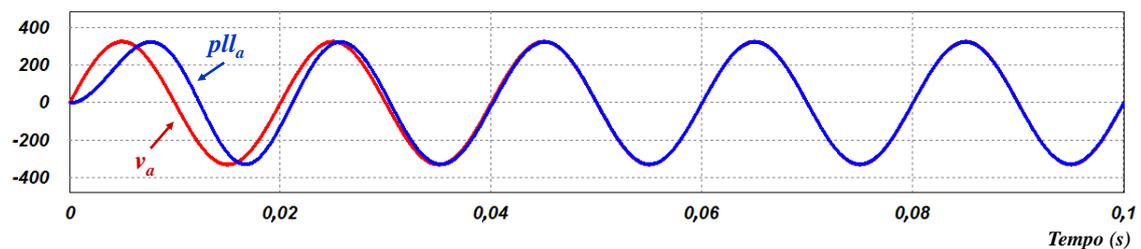


Figura 4.12 – Sinal gerado pela PLL ( $pll_a$ ) a partir de uma tensão de entrada sinusoidal ( $v_a$ ).

Pela análise da Figura 4.12 pode-se verificar que a PLL demora cerca de dois ciclos da rede para sincronizar o sinal de saída com a respetiva tensão. Tendo em conta que o sinal de saída da PLL é uma onda sinusoidal com amplitude unitária, o sinal de PLL gerado é multiplicado por 325 (valor eficaz da tensão) para efeitos de análise do sistema.

De seguida foi simulado o comportamento da PLL perante uma forma de onda de tensão distorcida devido a harmónicos (forma de onda não sinusoidal). Em primeiro lugar, analisou-se novamente o sinal de erro de fase ( $f_p$ ) e observou-se o sinal de saída do integrador ( $\omega t$ ). Pode-se observar na Figura 4.14 que o erro de fase ( $f_p$ ) tende novamente para zero ao fim de poucos ciclos, indicando que a sincronização está completa (*locked*) e o sinal de saída do integrador ( $\omega t$ ), mantém-se limitado entre  $0$  e  $2\pi$  e com a frequência pretendida de 50 Hz, depois da sincronização.

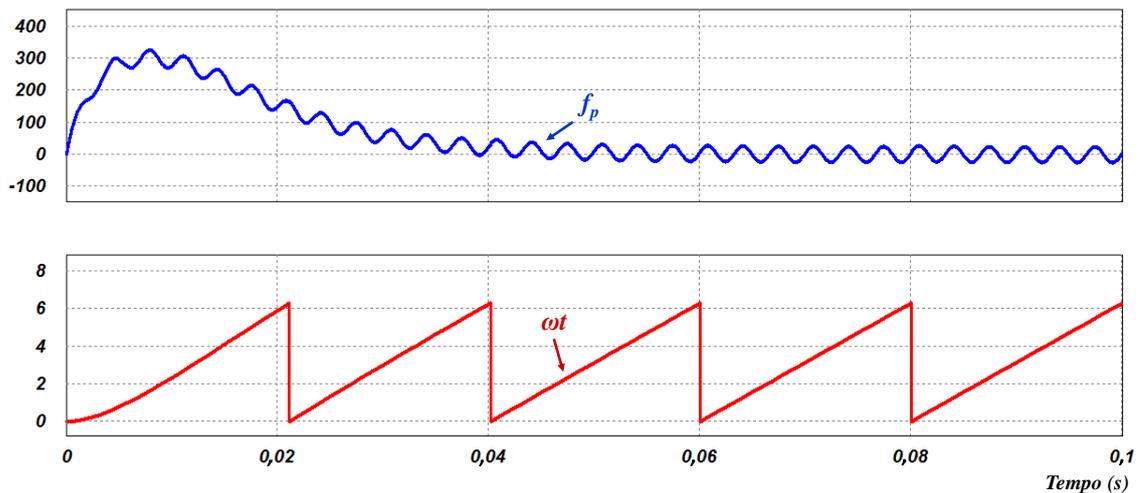


Figura 4.13 – Erro de fase ( $f_p$ ) e sinal de saída do integrador ( $\omega t$ ) para uma tensão não sinusoidal.

Por fim, na Figura 4.14 pode-se observar que mesmo com a tensão distorcida, com um THD% em relação à fundamental de aproximadamente 20%, o sinal de saída da PLL é na mesma sinusoidal

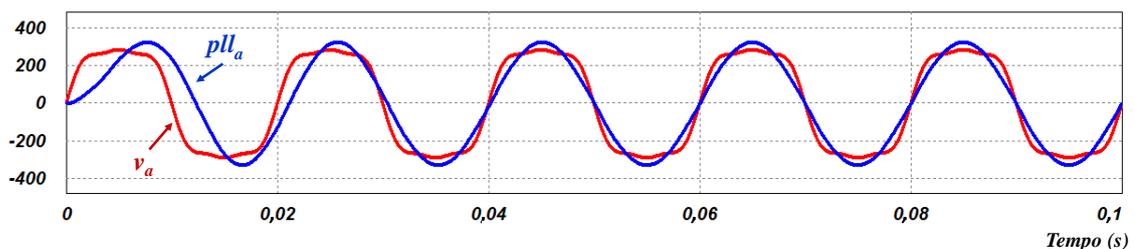


Figura 4.14 – Sinal gerado pela PLL ( $pll_a$ ) a partir de uma tensão de entrada distorcida devido a harmónicos ( $v_a$ ).

De notar que o sinal de saída da PLL é uma onda sinusoidal com amplitude unitária e, por isso, o sinal é multiplicado por 325 (valor eficaz da tensão) apenas para efeitos de análise do sistema.

#### 4.6. Seguidor do Ponto de Máxima Potência (MPPT)

Nesta dissertação, pretende-se obter uma topologia de conversor otimizada e, por isso, dispensar qualquer outro conversor (como um conversor CC-CC) e utilizar apenas o inversor (CSI) para fazer a interface entre os painéis solares fotovoltaicos e a rede elétrica. Assim, o algoritmo de MPPT deverá ser implementado no controlo do próprio inversor, devidamente integrado.

Considerando os algoritmos de MPPT estudados, decidiu-se utilizar o algoritmo de condutância incremental que, apesar de apresentar uma maior complexidade do que os restantes algoritmos estudados, permite obter melhores resultados uma vez que deteta,

com uma boa precisão, o ponto de máxima potência e mantém-se no mesmo até que seja detetada alguma alteração de operação.

O MPPT foi simulado em PSIM, recorrendo mais uma vez a um bloco C, que permite emular um microcontrolador programável.

Para que funcione corretamente, o MPPT necessita de medir o valor atual da tensão no barramento CC ( $V_{CC}$ ) e a corrente no barramento CC ( $I_{cc}$ ). De seguida, são calculadas as derivadas da tensão e da corrente (aproximação digital), de forma a poder realizar as comparações inerentes ao algoritmo da condutância incremental para determinar se o sistema opera à esquerda ou à direita do ponto de máxima potência.

Na Figura 4.15 é possível observar a resposta do sistema a uma variação da radiação de 20% (a radiação baixa de  $1000 \text{ W/m}^2$  para  $800 \text{ W/m}^2$ ). Para esta simulação utilizou-se um valor do incremento da variável de MPPT de 0,005 pois foi o que permitiu obter melhores resultados de simulação, considerando o tempo de resposta.

Pode-se observar na Figura 4.15 que o MPPT adapta o valor da variável de saída  $k_{MPPT}$  (valor da amplitude para a corrente de referência), de forma a seguir o valor máximo da potência de entrada ( $P_{IN}$ ), como pretendido. Isto reflete-se numa potência de saída ( $P_{OUT}$ ) que segue a potência máxima disponível nos painéis ( $P_{MAX}$ ).

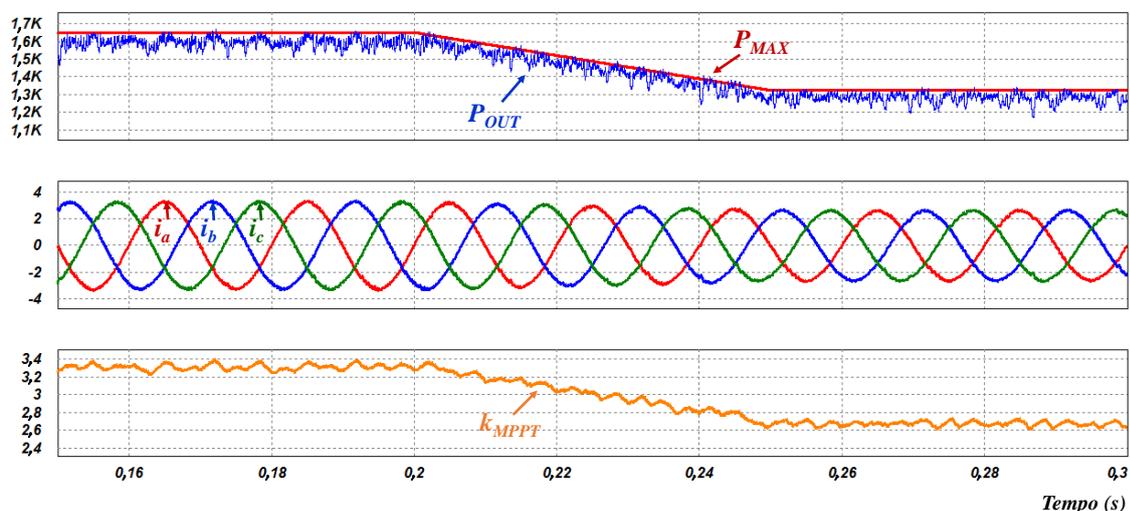


Figura 4.15 – Variação da potência de saída ( $P_{OUT}$ ), das correntes de saída ( $i_a$ ,  $i_b$  e  $i_c$ ) e da variável do MPPT ( $k_{MPPT}$ ) com a variação da potência máxima dos painéis solares fotovoltaicos ( $P_{MAX}$ ).

Os valores de  $dI$  e  $dV$  são calculados a partir dos valores atuais (medidos) e dos valores anteriores (guardados) da tensão e corrente do painel solar fotovoltaico. Se  $dV=0$  e  $dI=0$ , então as condições de radiação solar não mudaram e o MPPT ainda está a operar no MPP. Se  $dV=0$  e  $dI>0$ , então a radiação aumentou, elevando a tensão de MPP, exigindo que o MPPT aumente a amplitude da corrente de saída, ou seja, aumente o valor de  $k_{MPPT}$ .

Por outro lado, se  $dI < 0$  (mantendo  $dV = 0$ ), então significa que a radiação diminuiu, reduzindo a tensão do MPP, exigindo que o MPPT diminua a amplitude da corrente de saída, ou seja, diminua o valor de  $k_{MPPT}$ .

Se as mudanças na tensão ( $dV$ ) e corrente ( $dI$ ) são diferentes de zero, então deve ser analisada a derivada da potência em relação à tensão ( $dP/dV$ ) para determinar a direção em que a variável do MPPT ( $k_{MPPT}$ ) deve ser alterado de modo a alcançar o MPP.

O bom ajuste e implementação da técnica de MPPT é essencial para tirar o máximo partido da energia produzida pelos painéis solares fotovoltaicos, ou seja, para que a potência de saída ( $P_{OUT}$ ) seja o mais próximo possível da potência total disponível na entrada do sistema solar fotovoltaico ( $P_{MAX}$ ), tendo em conta as perdas.

## 4.7. Técnica de Modulação

Após obter os sinais de saída da PLL, síncronos com a respetiva tensão de linha, e depois de calculada, pelo MPPT, a variável que irá definir a amplitude de corrente, é possível obter as correntes de referência para cada fase, com base na equação (4.5), em que  $x = \{a, b, c\}$ .

$$i_x^* = pll_x \times k_{MPPT} \quad (4.5)$$

De seguida é necessário fazer a comparação entre os valores de referência da corrente e os valores medidos de corrente e, para isso, é feita a conversão de todas as variáveis para o referencial  $\alpha$ - $\beta$ , de forma a calcular os erros  $e_\alpha$  e  $e_\beta$ , conforme apresentado nas equações (4.6) e (4.7).

$$e_\alpha = i_\alpha^* - i_\alpha \quad (4.6)$$

$$e_\beta = i_\beta^* - i_\beta \quad (4.7)$$

Após obter os valores dos erros,  $e_\alpha$  e  $e_\beta$ , é necessário analisar estes valores e agir em conformidade com as necessidades do sistema, ou seja, é necessário controlar as comutações do inversor de forma a injetar na rede a corrente que se pretende, dada pelos sinais de referência calculados.

Para controlar as comutações do CSI desenvolveu-se uma técnica de modulação baseada em duas outras técnicas: amostragem periódica e modulação de espaço de vetores. É semelhante à amostragem periódica (*periodic-sampling*) [57], na medida em que não existe uma frequência de comutação fixa e é feita a comparação entre um valor de referência (calculado) e um valor medido, mas neste caso a comparação é feita com as

componentes  $\alpha$  e  $\beta$ , obtidas a partir da transformada de Clarke das correntes, de forma a tratar do sistema como um todo e não como um conjunto isolado de correntes e, ao mesmo tempo, tentar reduzir os cálculos necessários.

Por último, as componentes obtidas pelo resultado da comparação,  $e_\alpha$  e  $e_\beta$  (calculadas através das equações (4.6) e (4.7)), são analisadas no domínio vetorial (*Space-Vector Modulation*) em que cada vetor, cujas coordenadas são dadas em  $\alpha$  (pelo valor de  $e_\alpha$ ) e  $\beta$  (pelo valor de  $e_\beta$ ), corresponde a um estado de corrente que por sua vez corresponde a ligar dois IGBTs.

Os diferentes estados de corrente podem ser representados por vetores num plano de dois eixos, em que o “eixo  $x$ ” representa  $e_\alpha$  e o “eixo  $y$ ” representa  $e_\beta$ , conforme representado na Figura 4.16.

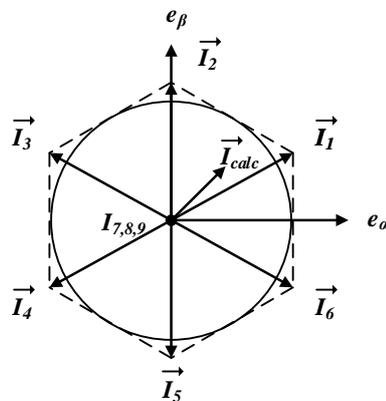


Figura 4.16 – Representação dos vetores válidos do CSI trifásico.

É de notar que o valor do vetor calculado ( $\overrightarrow{I_{calc}}$ ) muito provavelmente não irá coincidir exatamente com nenhum dos estados representados e, como tal, é necessário proceder a aproximações, tendo em conta que o plano cartesiano deve ser dividido em seis partes iguais para que as aproximações não sejam todas para o mesmo estado, o que provocaria distorções nas correntes de saída, geradas pelo CSI. Tradicionalmente consideram-se os setores entre os 6 vetores definidos, isto é, o setor 1 fica entre os vetores  $\overrightarrow{I_6}$  e  $\overrightarrow{I_1}$ , o setor 2 fica entre os vetores  $\overrightarrow{I_1}$  e  $\overrightarrow{I_2}$  e assim sucessivamente (Figura 4.17 a)). Nesta dissertação optou-se por utilizar os vetores ativos como os “vetores médios” do setor, ou seja, o vetor calculado é sempre aproximado ao vetor ativo mais próximo, ao contrário do que se faz convencionalmente. Este método é mais vantajoso e apresenta melhores resultados pois, como se pode observar na Figura 4.16, o vetor calculado ( $\overrightarrow{I_{calc}}$ ) pelo método (a) pertenceria ao setor 2, o que não seria o mais correto, visto que está mais próximo do vetor  $\overrightarrow{I_1}$ , mas pelo método (b) o vetor calculado ( $\overrightarrow{I_{calc}}$ ) pertence ao sector 1.

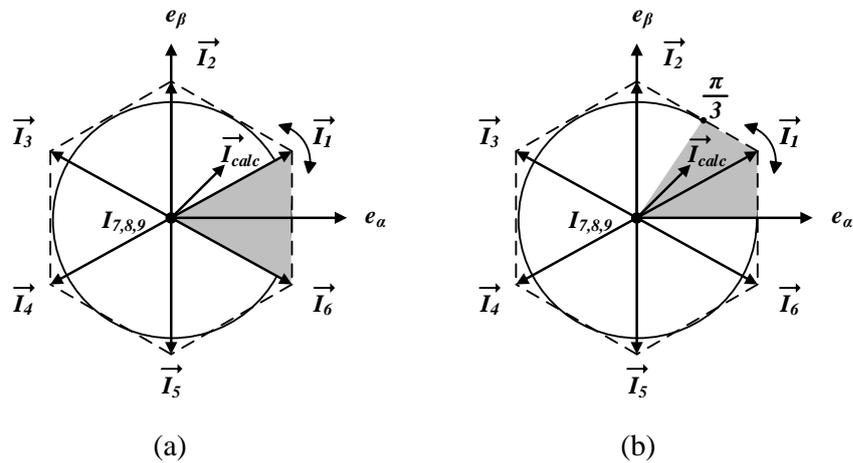


Figura 4.17 – Representação do setor 1 de operação do CSI a cinzento: a) utilizando o método tradicional; b) utilizando o método desenvolvido.

Neste método, dividiu-se o plano cartesiano em seis setores de  $\pi/3$  rad, ou seja, se por exemplo as coordenadas do vetor calculado  $[e_a, e_\beta]$  se encontrarem dentro da parte do círculo que vai de 0 a  $\pi/3$  rad, o controlador assume que se encontra no estado 1 (aproximação a  $\vec{I}_1$ ) e assim sucessivamente. Em termos práticos, para obter o setor adequado correspondente ao vetor é necessário ter em conta a relação entre  $\alpha$  e  $\beta$ . Para isto, é calculada a tangente de  $\pi/3$  que corresponde a  $\sqrt{3}$ , ou seja, em  $\pi/3$  rad o valor de  $e_a$  é igual a  $\sqrt{3} \cdot e_\beta$  e verificando esta comparação é possível determinar em que estado deve o CSI operar, tendo em conta as restrições de cada quadrante do plano ( $e_a$  e  $e_\beta$  podem apresentar valores negativos).

O esquema do controlo de corrente/modulação, através do diagrama de blocos, encontra-se representado na Figura 4.18.

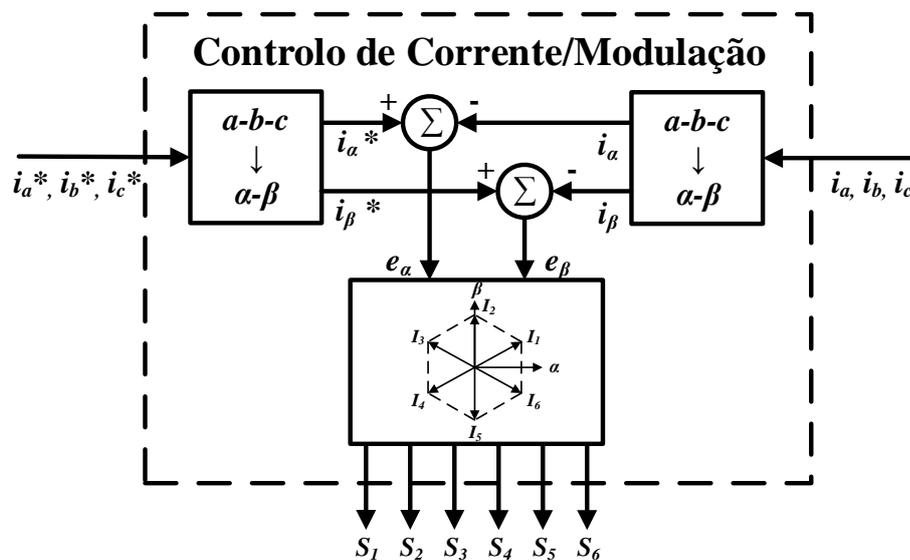


Figura 4.18 – Diagrama de blocos do controlo de corrente/modulação.

Após desenvolvido o controlador responsável pelas comutações dos IGBTs foram analisadas as formas da onda de corrente de saída ( $i_a$ ) e da corrente de referência ( $i_a^*$ ), obtendo-se o resultado representado na Figura 4.19.

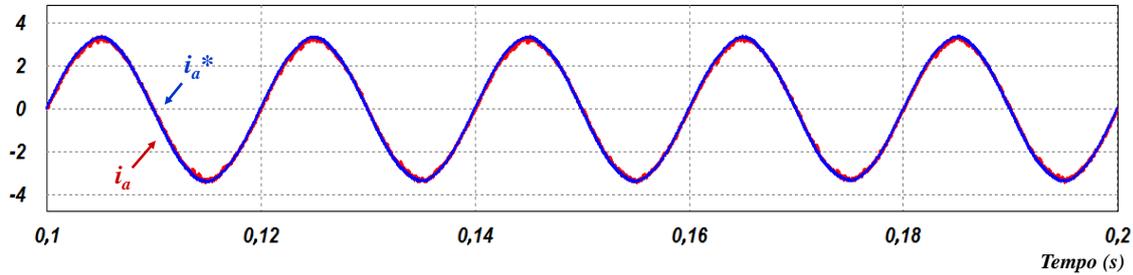


Figura 4.19 – Formas de onda de corrente de referência ( $i_a^*$ ) e corrente de saída ( $i_a$ ).

É possível observar pela Figura 4.19 que a corrente de saída segue a corrente de referência como pretendido, com um THD% baixo, cerca de 2%.

Fazendo uma ampliação de uma fração das formas de onda de corrente de referência ( $i_a^*$ ) e da corrente na saída do inversor ( $i_a$ ) é possível demonstrar que não existe uma frequência de comutação fixa, conforme está representado na Figura 4.20.

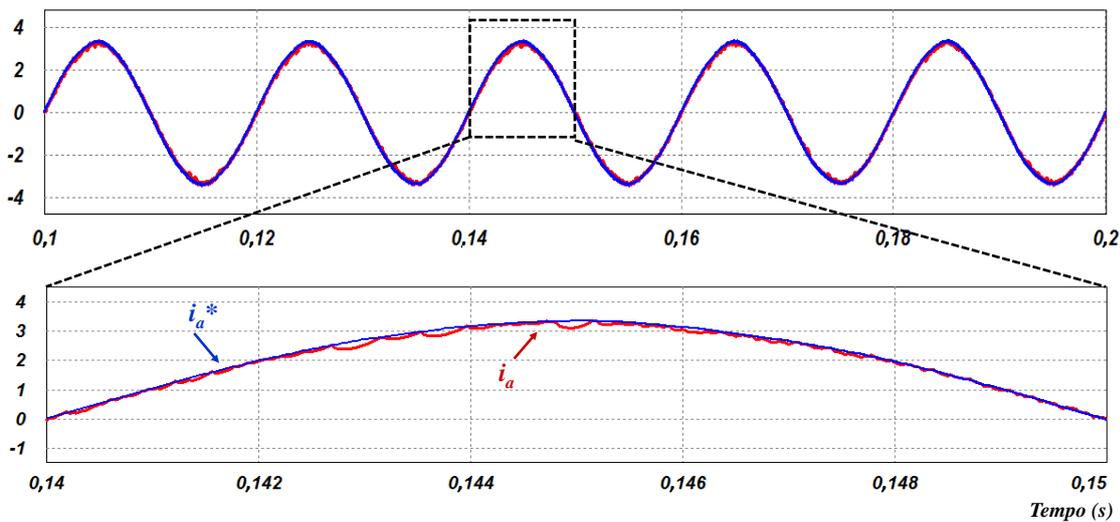


Figura 4.20 – Ampliação das formas de onda de corrente de referência ( $i_a^*$ ) e corrente de saída ( $i_a$ ).

O facto de não existir uma frequência de comutação fixa pode ser confirmado também através do espectro da corrente de saída (Figura 4.21), uma vez que neste espectro é possível observar a existência de harmónicos dispersos ao longo de todo o espectro, sem nenhuma concentração numa frequência específica, como aconteceria caso existisse uma frequência de comutação bem definida. De notar que estes harmónicos são pouco significativos e, por isso, o THD% total da corrente é reduzido.

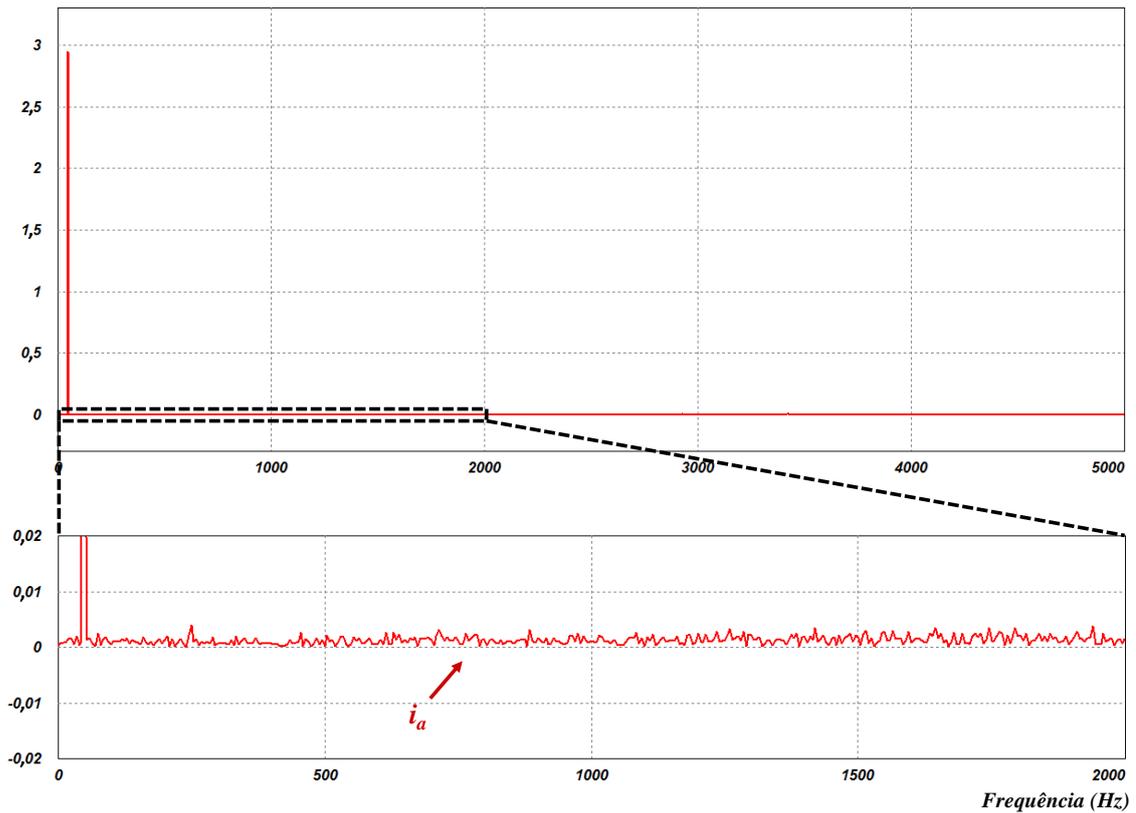


Figura 4.21 – Espectro da corrente de saída ( $i_a$ ).

De seguida, observou-se a comutação dos IGBTs com base no setor de operação selecionado, conforme representado na Figura 4.22. Assim foi possível verificar o bom funcionamento da técnica de modulação, uma vez que se verificou que os IGBTs do mesmo braço do inversor nunca se encontram ligados no mesmo instante e nunca estão ligados mais do que dois IGBTs ao mesmo tempo, conforme desejado.

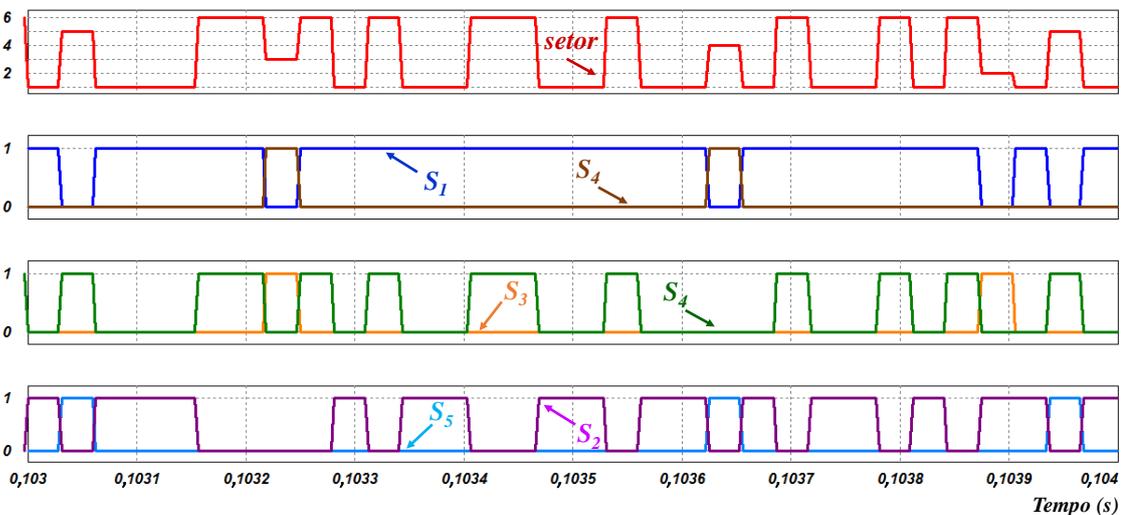


Figura 4.22 – Setor de operação e sinais de comando para os IGBTs do CSI.

Após analisar os setores de operação, observou-se as formas de onda das correntes e tensões das três fases e obteve-se o resultado representado na Figura 4.23.

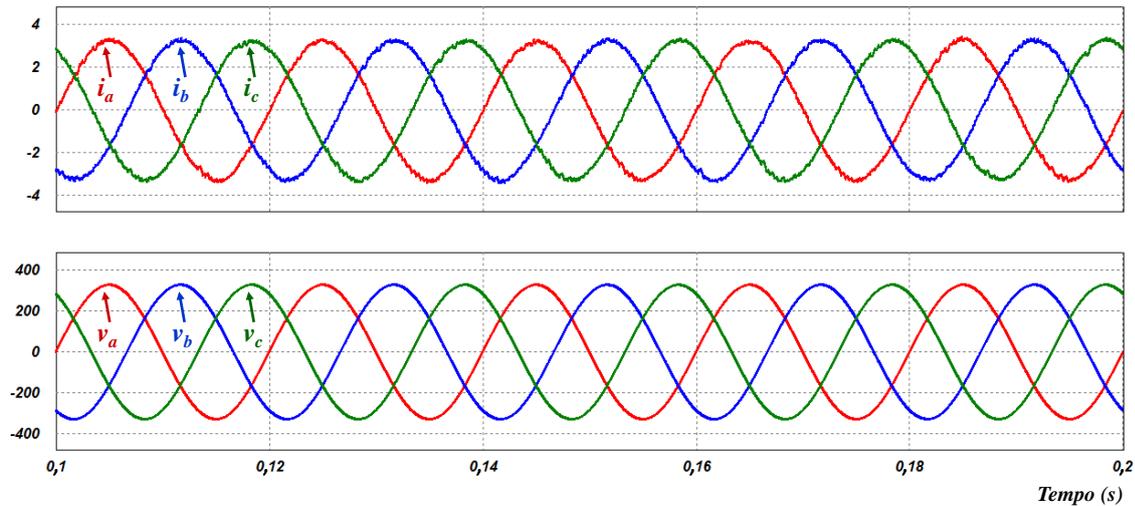


Figura 4.23 – Correntes de saída do inversor ( $i_a$ ,  $i_b$  e  $i_c$ ) e tensões na rede elétrica ( $v_a$ ,  $v_b$  e  $v_c$ ).

Pode-se observar pela Figura 4.23 que as correntes à saída do inversor, após filtragem, encontram-se desfasadas entre si  $120^\circ$  e estão em fase com a respetiva tensão da rede elétrica, como esperado.

Por último obteve-se o gráfico do  $e_\beta$  em função do  $e_\alpha$  (Figura 4.24), onde se pode observar que o vetor de erro  $[e_\alpha, e_\beta]$  roda no plano  $\alpha$ - $\beta$ , como previsto.

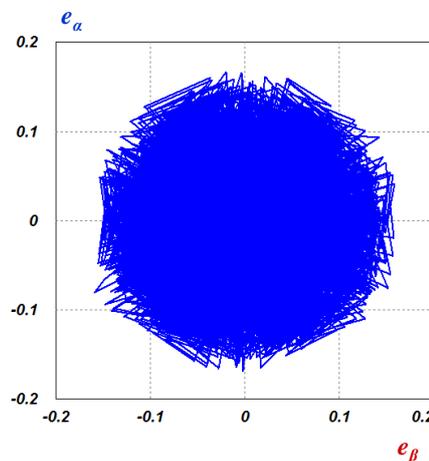


Figura 4.24 – Gráfico do  $e_\beta$  em função do  $e_\alpha$ .

## 4.8. Conclusões

Neste capítulo foi escolhida a topologia do inversor fonte de corrente trifásico, sem neutro, e foram efetuadas todas as simulações computacionais e cálculos necessários para projetar, testar e validar o funcionamento da topologia desenvolvida e do respetivo sistema de controlo.

Em primeiro lugar, foi dimensionado o barramento CC, desde a escolha dos painéis solares fotovoltaicos e simulação do seu comportamento, até ao dimensionamento da bobina responsável por garantir o *ripple* de corrente definido, recorrendo a simulações do respetivo modelo em *Matlab*, com base na sua equação característica. O bom dimensionamento dos elementos do barramento CC é importante para garantir uma corrente e uma tensão o mais constantes possíveis, para que o CSI possa operar nas melhores condições possíveis.

De seguida procedeu-se ao cálculo dos elementos para os filtros passivos, necessários para que o conjunto de pulsos de elevada frequência à saída do CSI possa ser filtrado de forma a obter as formas de onda de correntes sinusoidais pretendidas. Para isto, analisou-se o seu comportamento, através do diagrama de Bode, utilizando novamente o *Matlab*, onde se conclui que é necessária uma escolha adequada de todos os seus componentes, uma vez que os elementos constituintes dos filtros passivos se influenciam mutuamente e influenciam a resposta do sistema em geral.

Após o dimensionamento e simulação do comportamento dos componentes passivos necessários para o correto funcionamento do CSI, procedeu-se às simulações computacionais dos 3 blocos principais do sistema de controlo. O primeiro bloco simulado foi a malha de captura de fase (PLL) e foi comprovado o seu correto funcionamento, isto é, foi comprovado o correto sincronismo entre os sinais gerados e as respetivas tensões da rede elétrica, ideais e distorcidas.

O segundo bloco do sistema de controlo simulado foi o MPPT. Após selecionar o algoritmo mais adequado e implementar o mesmo em linguagem C, foi testado o funcionamento do MPPT para diferentes valores de radiação (simulada pelo modelo dos painéis solares fotovoltaicos) e foi possível constatar o correto funcionamento do mesmo, ajustando a sua variável ( $k_{MPPT}$ ) proporcionalmente à radiação e, consequentemente, proporcionalmente à corrente de entrada (corrente no barramento CC).

O terceiro e último bloco simulado foi o bloco da técnica de modulação, capaz de gerar as correntes de saída para as três fases, aproximadamente sinusoidais, com o fator de potência unitário. Através deste bloco constatou-se mais uma vez o funcionamento dos outros dois blocos do sistema de controlo, pois se os blocos anteriores não funcionassem corretamente, a técnica de modulação não iria trazer os resultados pretendidos.

Por último projetou-se e simulou-se o comportamento do braço auxiliar de proteção do CSI, onde se conclui que o mesmo é uma parte muito relevante do sistema pois evita problemas ou mesmo danos físicos no CSI.

Pode-se concluir que esta fase de simulações permitiu compreender com mais detalhe o funcionamento do CSI para sistemas solares fotovoltaicos, servindo como uma base sólida para prosseguir para a implementação do sistema proposto.

# CAPÍTULO 5

## Implementação do Protótipo Laboratorial

### 5.1. Introdução

Após simular o circuito de potência e o respetivo sistema de controlo a desenvolver e depois de validar o correto funcionamento de todas as partes constituintes, procedeu-se à implementação do protótipo laboratorial.

Para a implementação do circuito de potência e do sistema de controlo foi utilizado algum *hardware* previamente desenvolvido pelos investigadores do Grupo de Eletrónica de Potência e Energia da Universidade do Minho (GEPE) e que se adequava aos requisitos definidos para este protótipo. Apesar disso, muitas vezes foi necessário realizar alguns ajustes como, por exemplo, alteração de componentes, de acordo com as necessidades deste protótipo. Além do *hardware* que foi reutilizado, foi também desenvolvido e implementado algum *hardware* novo, assim como foi desenvolvido e implementado o algoritmo de controlo.

Neste capítulo são apresentadas as diferentes etapas da implementação do *hardware* utilizado no circuito de potência e no respetivo sistema de controlo, incluindo a apresentação do algoritmo de controlo desenvolvido e os seus constituintes, com recurso a fluxogramas.

### 5.2. Circuito de Potência

O circuito de potência é dividido em várias partes ligadas entre si: a placa de *drive* dos IGBTs, a bobina e placa dos IGBTs principais, a placa do braço auxiliar de proteção e, por fim, os filtros de saída.

O circuito de potência utilizado encontra-se representado na Figura 5.1. Na entrada do circuito de potência deverão ser ligados os painéis solares fotovoltaicos e nas suas três saídas deverão ser ligadas às três fases da rede elétrica.

De seguida são apresentadas as diferentes etapas do desenvolvimento e implementação do protótipo laboratorial, mais especificamente, o funcionamento de todo o *hardware* constituinte do circuito de potência.

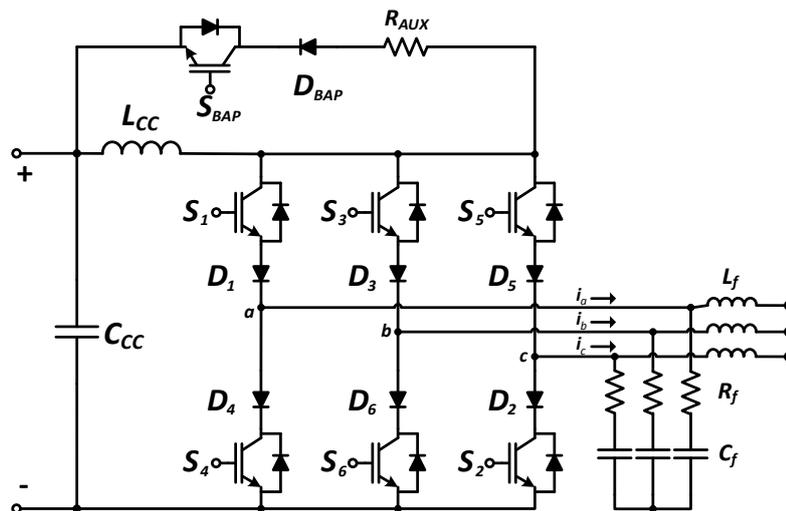


Figura 5.1 – Circuito de potência.

### 5.2.1. Placa de *Drive* dos IGBTs

A placa de *drive* dos IGBTs deverá garantir o isolamento entre o sinal dado pela placa de comando e a *gate* do respetivo IGBT. Para isto decidiu-se utilizar um acoplador ótico (ou opto-acoplador), ou seja, um dispositivo que transfere o sinal de um circuito para o outro através de luz, utilizando um fotodíodo, para emitir o sinal luminoso, e um fototransístor para receber o sinal.

Quando não se aplica nenhum sinal no fotodíodo, este encontra-se apagado e assim o fototransístor fica ao corte pois não recebe nenhum sinal. O acoplador ótico tem como principais vantagens não possuir partes móveis nem materiais que se desgastam com o uso e garante isolamento entre dois circuitos, garantindo que a falha de um dos circuitos não cause danos no outro.

Tendo em conta as características pretendidas, optou-se por utilizar uma placa de *drive* desenvolvida pelo GEPE [58][59], representada na Figura 5.2, que já se encontrava disponível e que cumpre os requisitos pretendidos.



Figura 5.2 – Placa de *drive* dos IGBTs (desenvolvida no GEPE).

Esta placa permite efetuar o *drive* de dois IGBTs simultaneamente, sendo por isso utilizada uma placa para cada braço do inversor fonte de corrente e uma placa para fazer o *drive* do IGBT do braço auxiliar de proteção (neste caso só é usado um acoplador ótico), obtendo um total de quatro placas de *drive* utilizadas.

A entrada da placa de *drive* (ficha DB9) recebe os sinais da placa de comando (um sinal para cada IGBT) e recebe a alimentação da placa de *drive* (+15V e GND), proveniente da fonte de alimentação.

Os acopladores óticos dos circuitos de *drive* têm de ser alimentados por fontes de tensão CC-CC isoladas. Neste caso, são utilizadas as fontes de tensão isoladas MEV1D1515SC da *Murata Power Solutions* [60], que têm um isolamento de 3 kV e três saídas: +15 V, GND e -15 V. No caso dos circuitos para os IGBTs inferiores do inversor, como os vários IGBTs inferiores (dos três braços do inversor) têm o emissor ligado ao mesmo ponto, apenas é necessária uma fonte de tensão isolada para todos estes IGBTs. Devido a isto, existem os conectores laterais da placa (cor de laranja) que permitem partilhar a alimentação da mesma fonte isolada de tensão para outros circuitos de *drive* utilizados para os IGBTs inferiores, reduzindo a quantidade de fontes isoladas necessárias e o respetivo custo.

Os acopladores óticos utilizados na placa de *drive* dos IGBTs são os ACPL-J313, da *Avago Technologies* [61]. Estes acopladores óticos têm um isolamento de 1230 V e devem ser alimentados entre 15 e 30 V, possibilitando que possam ser alimentados pelas fontes isoladas de tensão utilizando as saídas +15 V e -15 V. É necessário ter uma resistência antes da entrada do acoplador ótico (fotodíodo) de forma a limitar a corrente de entrada para o valor dado pelo *datasheet* do acoplador ótico, ou seja, entre 7 e 16 mA. Como a amplitude dos sinais de entrada é de +15 V, existe uma resistência de 1,5 k $\Omega$ , limitando assim a corrente de entrada a 10 mA.

Por último, os sinais de PWM e GND de cada circuito de *drive* (IGBT superior e IGBT inferior) são colocados nos conectores de saída centrais (cor de laranja) da placa de *drive*.

### 5.2.2. Inversor Fonte de Corrente

Tal como mostra a Figura 5.1, o inversor implementado é constituído por três braços de dois IGBTs e dois díodos (cada). Os IGBTs escolhidos foram os FGA25N120ANTD, da *Fairchild Semiconductor* [62] e os díodos escolhidos foram os DSEP 29-12A, da *Ixys* [63], pois ambos suportam tensões até 1200 V e correntes máximas de 30 A, apresentam tempos de atuação reduzidos e já se encontravam disponíveis no GEPE.

O inversor fonte corrente utiliza uma bobina como elemento armazenador de energia. Assim, de acordo com os resultados de simulação obtidos, a bobina do barramento CC do CSI deveria apresentar uma indutância de valor igual ou superior a 72 mH para garantir um *ripple* de corrente máximo de 0,4 A e, por isso, utilizou-se uma bobina existente no GEPE de 146 mH. Esta tem vários *taps* que possibilitaram utilizar apenas metade da indutância total (próximo do valor simulado), ou seja, 73 mH (Figura 5.3).



Figura 5.3 – Bobina do barramento CC.

Tendo em conta os requisitos do inversor, utilizou-se uma placa de um inversor fonte de corrente trifásico que já se encontrava disponível no GEPE (Figura 5.4). Esta placa tinha sido utilizada noutra projeto do GEPE, mas onde o inversor fonte de corrente era utilizado para um filtro ativo [59]. Apesar de a aplicação ser diferente, o inversor é exatamente igual ao que se pretende nesta dissertação e a placa apenas necessitou de pequenos ajustes para ser utilizada.

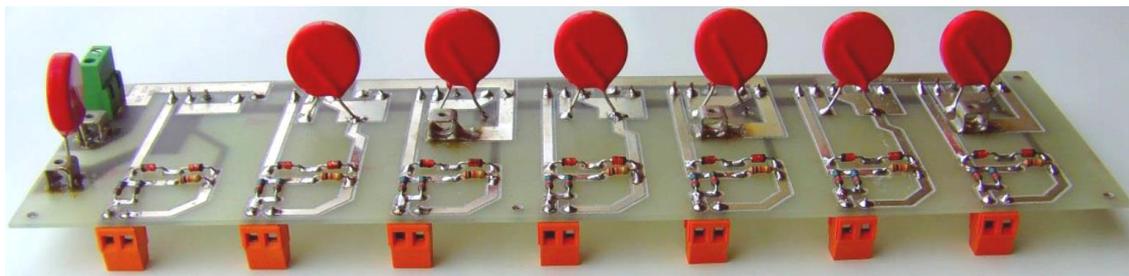


Figura 5.4 – Placa do inversor fonte de corrente (desenvolvida no GEPE).

Esta placa possui um conector por cada braço do inversor (no centro da placa) para as respetivas três saídas e dois conectores (do lado esquerdo) para ligar o barramento CC, onde a bobina deverá ser ligada em série. Os ligadores cor de laranja são utilizados para ligar os sinais de PWM e GND provenientes das placas de *drive* ao respetivo IGBT, e correspondem respetivamente, da direita para a esquerda, a  $S_2$ ,  $S_5$ ,  $S_6$ ,  $S_3$ ,  $S_4$  e  $S_1$ . A

primeira parte da placa (à esquerda) que inclui o ligador verde e o ligador cor de laranja não é utilizada pois corresponde ao braço auxiliar de proteção, ligado em paralelo com o inversor fonte de corrente. Isto deve-se ao facto de o braço auxiliar de proteção não poder estar em paralelo com o inversor no âmbito desta dissertação e, por isso, foi necessário desenvolver uma placa complementar para cumprir essa finalidade.

A placa do inversor tem a particularidade ter sido trocada a ordem dos díodos em série com os IGBTs de baixo do inversor ( $S_4$ ,  $S_6$  e  $S_2$ ), para que os emissores dos IGBTs fiquem ligados ao mesmo potencial e assim os circuitos de *drive* dos mesmos podem partilhar a alimentação dos acopladores óticos, como foi descrito anteriormente.

Para garantir o correto funcionamento dos IGBTs do inversor a placa do inversor (Figura 5.4) inclui um circuito composto por uma resistência de *gate* e por um circuito de proteção de *gate* em cada IGBT (Figura 5.5).

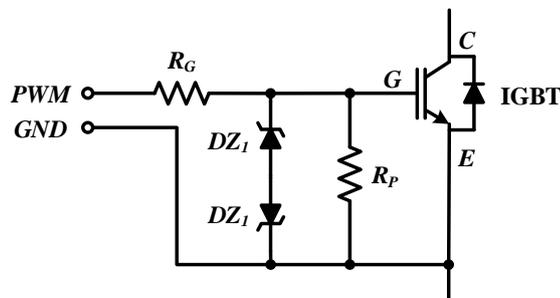


Figura 5.5 – Circuito de proteção de *gate* dos IGBTs.

Neste circuito foi utilizada uma resistência de *gate*, responsável por limitar a corrente na *gate* do IGBT e ao mesmo tempo proteger o circuito de *drive* que está para trás. Esta resistência foi definida em  $10 \Omega$ , de acordo o *datasheet* do IGBT FGA25N120ANTD, da *Fairchild Semiconductor* [62], no entanto na prática foram utilizadas duas resistências de  $22 \Omega$  de forma a dividir a potência dissipada pelas duas resistências, obtendo uma resistência de *gate* total de  $11 \Omega$ .

O circuito de proteção de *gate* é constituído por uma resistência ( $R_P$ ) e dois díodos *zener* em série ( $DZ_1$  e  $DZ_2$ ). A resistência  $R_P$  ( $10k\Omega$ ) impede que o IGBT entre em condução sozinho devido a tensões parasitas (tensões sem energia), auxilia o IGBT nas comutações, tornando-as mais rápidas, e serve para descarregar a tensão existente entre a *gate* e o emissor do IGBT quando o circuito é desligado. Os díodos *zener* servem para proteger o IGBT de picos de tensão superiores a  $16 \text{ V}$  entre a *gate* e o emissor, uma vez que, de acordo com o *datasheet* do IGBT [62], a tensão entre a *gate* e o emissor não deverá ultrapassar os  $20 \text{ V}$ .

Além do circuito de proteção de *gate*, utilizou-se também um varistor ou TVSS (*Transient Voltage Surge Suppressors*), ligado entre o coletor e o emissor de cada IGBT, com a finalidade de proteger os IGBTs de picos transitórios de tensão que possam ultrapassar o limite de 1200 V suportados pelos IGBTs. Estes dispositivos apresentam uma baixa resistência para uma determinada tensão, criando assim um caminho alternativo para a corrente, de forma a não danificar o IGBT. Para isto, utilizaram-se varistores V660LA50AP da *Littelfuse* [64] que estão preparados para atuarem com tensões superiores a 850 V (CC), de forma a manter uma margem de segurança suficiente de 350 V para os IGBTs.

As placas do inversor fonte de corrente e dos circuitos de *drive* dos IGBTs já se encontravam no GEPE devidamente integradas num dissipador da *Semikron* KL-285(P3)/300 mm [65], conforme representado na Figura 5.6.

A placa do inversor encontra-se colocada na parte superior do dissipador, com os IGBTs e os díodos devidamente fixos ao dissipador com parafusos, para que a sua temperatura possa ser transmitida adequadamente. Foi também utilizada uma tira de tela isoladora entre o dissipador e semicondutores, de forma a evitar contactos indesejados.

As placas de *drive* dos IGBTs encontram-se colocadas na parte frontal do dissipador em calhas de plástico para garantir o devido isolamento entre as placas e o dissipador. De notar que a placa de *drive* à esquerda não está ligada à placa do inversor como está representado na Figura 5.6, pois é ligada a uma placa externa para o braço auxiliar de proteção pelos motivos referidos anteriormente.

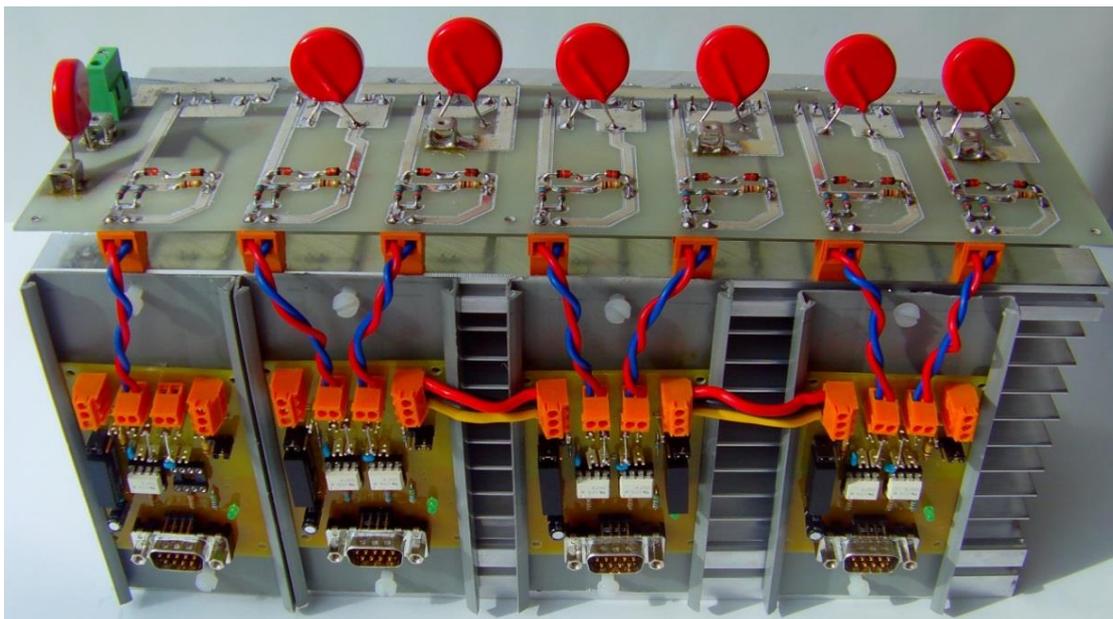


Figura 5.6 – Placa do inversor e placas de *drive* integradas no dissipador.

Cada uma das restantes placas de *drive* é utilizada para enviar o sinal de PWM para um braço do inversor (dois IGBTs). Pode-se também observar a partilha da alimentação das placas de *drive* dos IGBTs de baixo do inversor ( $S_4$ ,  $S_6$  e  $S_2$ ), permitindo que se utilize apenas uma fonte isolada de tensão para estes três circuitos de *drive* do inversor.

### 5.2.3. Placa do Braço Auxiliar de Proteção

Como já foi referido, no *hardware* desenvolvido no GEPE, a placa do CSI inclui um braço auxiliar de proteção (BAP), mas o mesmo não pode ser utilizado nesta dissertação, uma vez que está projetado para o CSI a funcionar como filtro ativo, onde a bobina se ligava em paralelo com o CSI e consequentemente o BAP encontrava-se ligado em paralelo com o CSI.

No caso desta dissertação, a bobina encontra-se em série com o CSI e por isso foi necessário desenvolver uma placa para o BAP que deve ser ligado em paralelo com a bobina (Figura 5.7).

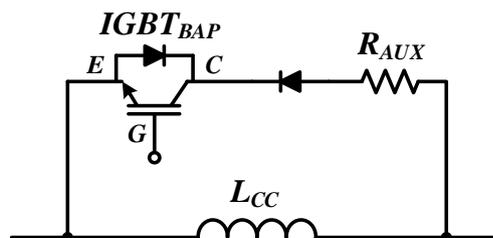


Figura 5.7 – Circuito simplificado do braço auxiliar de proteção.

Para atuar o IGBT do BAP utilizou-se um circuito semelhante ao utilizado para atuação dos restantes IGBTs (do CSI), ou seja, utilizou-se uma placa de comando, uma placa de *drive* e o circuito de proteção de *gate*. As placas de comando e a placa de *drive* já estavam disponíveis no GEPE, porém o circuito de proteção de *gate* deve ficar o mais próximo possível do IGBT para garantir que não surjam problemas depois do circuito de proteção como, por exemplo, ruído.

Na placa desenvolvida para o BAP colocou-se um IGBT semelhante aos utilizados no inversor, ou seja o IGBT FGA25N120ANTD, da *Fairchild Semiconductor* [62], o respetivo circuito de proteção de *gate* e a resistência de *gate*. Além disso, colocou-se o diodo DSEP 29-12A da *Ixys* [63] que garante que não existirá corrente reversa no braço auxiliar. Utilizou-se também um varistor (TVSS) semelhante aos utilizados na placa do inversor para prevenir possíveis picos transitórios de tensão e, por fim, colocaram-se dois conectores, sendo um deles para ligar a resistência auxiliar ( $R_{AUX}$ ), para que possam ser

conectadas diferentes resistências dependendo da energia que se pretende dissipar, e o outro para ligar aos terminais da bobina do barramento CC.

Na Figura 5.8 encontra-se representada a placa desenvolvida para o BAP, utilizando o *software PADS Layout*. A placa foi desenvolvida com um tamanho superior ao necessário, tendo em conta os seus componentes, pois necessitou de ter as dimensões para possibilitar a afixação num lado do dissipador (com 12,5 cm).

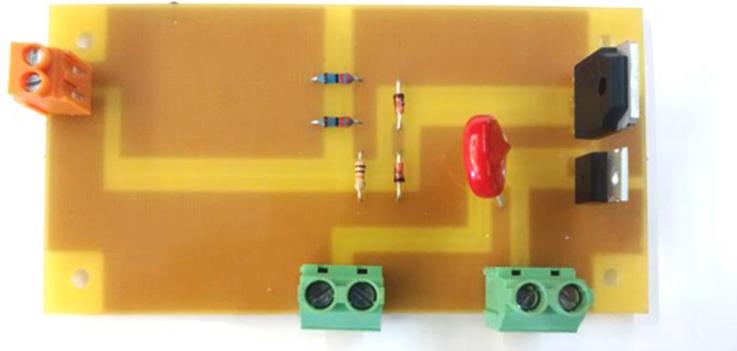


Figura 5.8 – Placa do braço auxiliar de proteção e respetivo circuito de proteção de *gate*.

#### 5.2.4. Filtros de Saída

De acordo com o material disponível no laboratório do GEPE, os componentes passivos utilizados nos filtros de saída selecionados são ligeiramente diferentes dos que foram calculados e simulados.

As bobinas que se encontravam disponíveis são constituídas por dois enrolamentos com núcleo de ferro partilhado, representadas na Figura 5.9. Desta forma, cada um dos enrolamentos da bobina ( $L_1$  e  $L_2$ ) apresenta uma indutância de 1,5 mH, assim como uma polaridade, de acordo com os ensaios realizados [58][59].

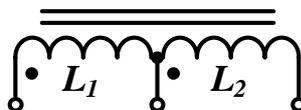


Figura 5.9 – Circuito equivalente da bobina utilizada nos filtros de saída.

Uma vez que os enrolamentos partilham o mesmo núcleo de ferro, existe um efeito de acoplamento entre os mesmos. Assim, o fluxo magnético que atravessa  $L_1$  também atravessa  $L_2$ , provocando o dobro do fluxo magnético que atravessa cada enrolamento e, conseqüentemente, o dobro da indutância total, ou seja, a indutância total tem o valor de aproximadamente 6 mH, isto é, quatro vezes 1,5 mH. É possível chegar a este valor através das equações (5.1) e (5.2), onde  $K$  representa o coeficiente de acoplamento (aproximadamente 1 neste caso) [66].

$$M = K\sqrt{L_1 L_2} \quad (5.1)$$

$$L_T = L_1 + L_2 + 2M \quad (5.2)$$

A bobina utilizada encontra-se representada na Figura 5.10, onde é possível observar a polaridade já assinalada de cada enrolamento (nos respetivos ligadores).



Figura 5.10 – Bobina utilizada nos filtros de saída.

Além das bobinas, os filtros passivos necessitam de resistências e condensadores. Foi utilizada uma resistência de *damping* de 4,7  $\Omega$  (50 W) e um condensador de filme de 30  $\mu\text{F}$  para cada braço do filtro passivo (um por fase). Selecionou-se uma resistência de 50 W, uma vez que a corrente de saída definida não deverá ultrapassar os 3 A (potência máxima de 42,3 W).

Estes ajustes nos filtros passivos permitiram reduzir o THD% da corrente de 12%, quando se utilizou os filtros passivos existentes no GEPE (utilizando bobinas de 1,5 mH, condensadores de 30  $\mu\text{F}$  e resistências de 9,4  $\Omega$ ) para um THD% da corrente próximo a 3%, com os filtros passivos adaptados (utilizando bobinas de 6 mH, condensadores de 30  $\mu\text{F}$  e resistências de 4,7  $\Omega$ ).

### 5.3. Sistema de Controlo

O sistema de controlo é o sistema responsável por receber as variáveis do sistema, ou seja, as tensões e correntes medidas no circuito de potência, e em função destas atuar em conformidade, isto é, deverá ser capaz de implementar devidamente o algoritmo de controlo desenvolvido e simulado previamente.

Para cumprir os requisitos do sistema, o sistema de controlo pode ser dividido em diversas partes: placas de sensores de tensão e corrente, DSP, placa de aquisição e condicionamento de sinal, etc. Todas as placas encontram-se ligadas entre si e conectadas às placas do circuito de potência, conforme representado na Figura 5.11.

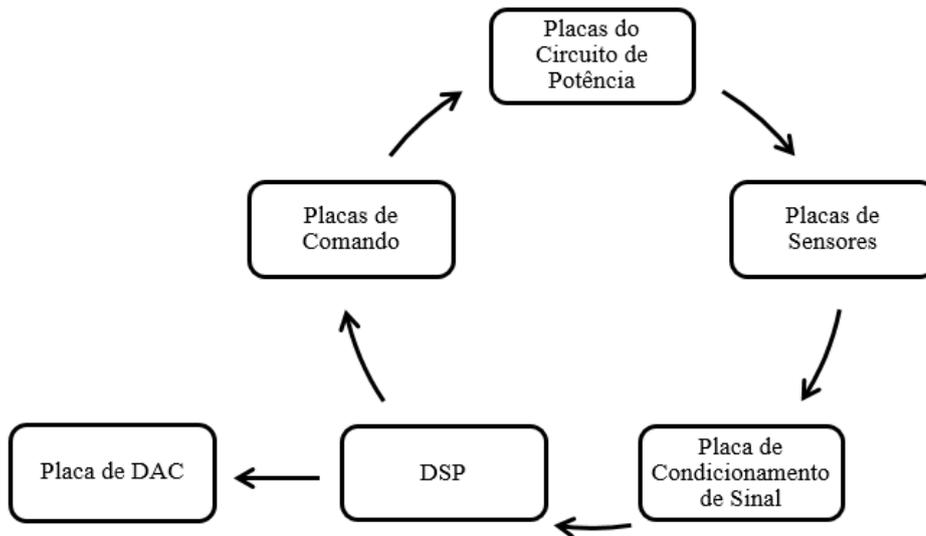


Figura 5.11 – Esquema de ligação entre as placas constituintes do sistema de controlo e a as placas do circuito de potência.

Para ter as diversas placas do sistema de controlo integradas de forma compacta e segura utilizou-se uma *rack* (Figura 5.12), já existente no GEPE [59], que foi adaptada para esta dissertação. Apenas as placas dos sensores (de tensão e corrente) não foram integradas na *rack*, uma vez que necessitavam de ficar junto ao circuito de potência.



Figura 5.12 – *Hardware* do sistema de controlo integrado numa *rack* (desenvolvida no GEPE).

A *rack* inclui uma fonte de alimentação com uma entrada de 230 V eficazes (da rede elétrica) e três saídas: uma com o valor de tensão de +5 V e duas com o valor de tensão de +15 V, suficientes para alimentar todas as placas do sistema de controlo.

Na parte frontal da *rack* existe uma ficha para possibilitar que se ligue uma caixa de controlo (para ativar e desativar comutações do inversor), uma ficha para ligar a um computador para programar o DSP e fazer *debug*, caso seja necessário, e oito fichas BNC fêmeas da placa de DAC para ligar a um osciloscópio, por exemplo. A parte traseira da *rack* inclui a ficha de alimentação, 16 fichas (XLR-mini) para ligar os sensores de tensão

e corrente às placas de aquisição e condicionamento de sinal e 4 fichas DB9 (provenientes das placas de comando) para ligar às placas de *drive* dos IGBTs. Por fim, A tampa da *rack* é uma placa de policarbonato transparente, que garante segurança do sistema e ao mesmo tempo garante que se possam observar os LEDs das placas. Adicionalmente foram inseridos dois botões (normalmente fechados) fixos à tampa de policarbonato que permitem efetuar o *reset* às placas de aquisição e condicionamento de sinal quando são premidos, substituindo os respetivos *jumpers*, sem se ter de remover a tampa de policarbonato para aceder às placas.

Para ativar e desativar as comutações do CSI de uma forma simples e eficaz e, principalmente, para garantir um botão para paragem de emergência por *hardware* que pode ser acionado a qualquer momento pelo utilizador, utilizou-se uma caixa de controlo. A caixa de controlo utilizada encontra-se representada na Figura 5.13.

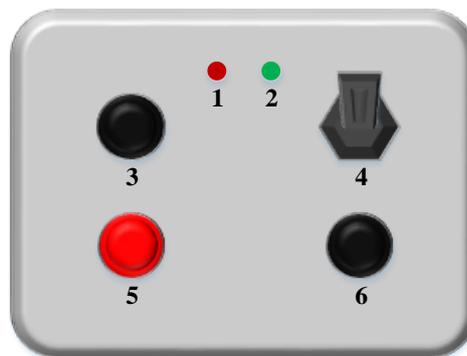


Figura 5.13 – Caixa de controlo.

A caixa de controlo dispõe de 2 LEDs: um vermelho (“1”) para indicação de paragem de emergência (programável pelo DSP) e um verde (“2”) para a indicação da alimentação da caixa de controlo (devidamente ligada à *rack*). O botão “3” corresponde ao botão para fazer *reset* aos erros do DSP e o botão “6” permite fazer o *reset* aos erros das placas de comando. O interruptor “4” serve para ligar/desligar as comutações do CSI e, por último, o botão “5” permite acionar a paragem de emergência do sistema.

De seguida é apresentado, com maior detalhe, o *hardware* utilizado para implementar o sistema de controlo, assim como os fluxogramas do algoritmo de controlo desenvolvido.

### 5.3.1. DSP e Placa de Adaptação do DSP

Como microcontrolador responsável pelo controlo do sistema utilizou-se o DSP (*Digital Signal Processor*) TMS320F28335 da *Texas Instruments* [67]. Escolheu-se este DSP uma vez que possui bastantes recursos, capazes de satisfazer as necessidades do

sistema, tais como: frequência de *clock* de 150 MHz (cada ciclo corresponde a 6,67 ns); 88 pinos de uso geral para entrada/saída (GPIO - *General Purpose Input/Output*); 3 temporizadores (*timers*) de 32-bits; 16 canais de ADC (*Analog-to-Digital Converter*) de 12-bits e com um tempo de conversão de 80 ns; 18 saídas de PWM (*Pulse-Width Modulation*); suporte para 8 interrupções externas que podem ser conectadas a qualquer pino entre o GPIO0 e GPIO63; 1 módulo de SPI (*Serial Peripheral Interface*); suporte para *debug* em tempo real.

Para utilizar de forma simples os recursos disponíveis na placa do DSP, foi utilizada uma placa de adaptação do DSP que foi desenvolvida previamente pelo GEPE (Figura 5.14). Esta placa é alimentada por +5 V e GND provenientes da fonte de alimentação da *rack*.



Figura 5.14 – DSP e respetiva placa de adaptação (desenvolvida no GEPE).

A placa de adaptação inclui 4 fichas *header* na parte traseira. Os sinais de PWM do DSP, com amplitude entre 0 e 3,3 V, estão ligados a duas fichas *header* que ligam às respetivas placas de comando. Outra ficha *header* é usada para conetar ao DSP os sinais de ADC provenientes das placas de ADC externas que são indispensáveis uma vez que os ADCs internos do DSP não são capazes de medir valores negativos e os sensores utilizados podem medir valores positivos e negativos. Assim, as variáveis de entrada das placas de aquisição e condicionamento de sinal são convertidos para o seu valor digital (com 14 bits de resolução) e são lidos sequencialmente pelo DSP. Por fim, a quarta ficha *header* é usada para ligar alguns pinos de uso geral a uma placa capaz de fazer a interface com a caixa de controlo do sistema se assim for pretendido, ou seja, de modo a utilizar alguns pinos para realizar várias tarefas como, por exemplo, ativar ou desativar o sistema de controlo.

Além das fichas *header*, a placa de adaptação do DSP inclui também alguns ligadores que estão conectados a quatro pinos GPIO, de forma a serem facilmente acessíveis para configurar e usar. Por último, existem duas fichas DB9, mas apenas uma

é utilizada para efetuar a comunicação e enviar dados para a placa de DAC (*Digital-to-Analog Converter*), com recurso a SPI (*Serial Peripheral Interface*).

Para programar e fazer o *debug* ao DSP ligado a um computador, através da placa de adaptação, utilizou-se o *Code Composer v4*, da *Texas Instruments*.

### 5.3.2. Placa de Comando

A placa de comando é necessária para fazer a adaptação dos sinais de PWM provenientes do DSP (um GPIO para cada IGBT), que se encontram entre 0 e 3,3 V, para os circuitos de *drive* dos IGBTs, que deve receber um sinal com um valor de tensão entre 0 e 15 V. Para cumprir os requisitos utilizou-se uma placa de comando que tinha sido desenvolvida previamente pelo GEPE, isto é, a placa GEPE-0015, representada na Figura 5.15.

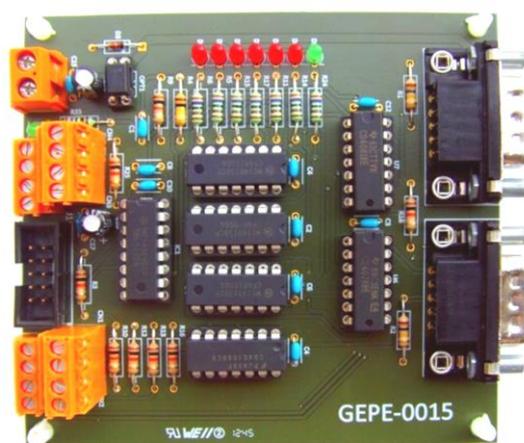


Figura 5.15 – Placa de comando do inversor (desenvolvida no GEPE).

Cada placa de comando permite o controlo simultâneo de dois braços do inversor, ou seja, de quatro IGBTs. Como nesta dissertação é utilizado um inversor trifásico sem neutro, isto é, com seis IGBTs, foi necessário utilizar duas placas de comando.

Além de fazer a adaptação dos sinais de PWM, a placa de comando também possui um conjunto de LEDs para indicação de erros (vermelhos), quer da placa de DSP, quer da placa de aquisição e condicionamento de sinal, uma vez que todas as placas se encontram ligadas entre si. Além dos LEDs para indicação de erros (vermelhos) existe também um LED verde para indicação do correto funcionamento, ou seja, os sinais de PWM são enviados para as placas de *drive* sem qualquer erro detetado.

O ligador cor de laranja de dois contactos é utilizado para a alimentação da placa de comando (+15 V e GND). A ligação com o DSP é efetuada através de uma ficha *header* (preta) e os ligadores cor de laranja imediatamente ao lado da ficha *header* recebem os

comandos e erros das outras placas. Os sinais de saída, para as placas de *drive*, são transmitidos através das fichas DB9 (do lado esquerdo da Figura 5.15).

Quando se liga a placa de comando os erros estão ativados por defeito (LEDs vermelhos) sendo, por isso, necessário fazer o *reset* aos erros, assim como ativar as comutações externamente (*enable*), utilizando os respetivos conectores da placa de comando.

Como o braço auxiliar de proteção tem de ser ativado o mais rápido possível não se pode utilizar a mesma placa de comando que é utilizada para os restantes IGBTs do inversor, pois se a placa de comando (Figura 5.15) tiver algum erro ativo ou se não tiver recebido o sinal externo de *enable* das comutações, não será possível enviar os sinais de comando para o IGBT do braço auxiliar de proteção, o que poderá causar graves consequências no sistema. Devido a isto utilizou-se outra placa de comando que recebe os sinais de comando a partir de um pino de uso geral do DSP (entre 0 e 3,3 V) e os adapta para os valores adequados para controlar o IGBT do BAP (entre 0 e +15 V). A placa de comando para o IGBT do BAP encontra-se representada na Figura 5.16.

A placa de comando para o IGBT do BAP necessita de alimentação de +15 V e GND, provenientes da fonte de alimentação da *rack*. Esta placa consiste num comparador de tensão que converte os 3,3 V de entrada nos 15 V de saída e tem um diodo na entrada para assegurar que apenas considera valores superiores a aproximadamente 1 V, para não ligar o IGBT auxiliar indevidamente para tensões próximas de zero. Além disto, a placa inclui um LED verde que liga quando o IGBT é ativado.

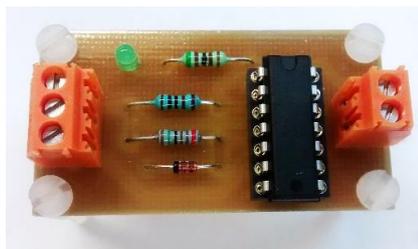


Figura 5.16 – Placa de comando para o IGBT do braço auxiliar de proteção (desenvolvida no GEPE).

Como a placa de comando para os IGBTs do inversor (Figura 5.15) é ativada e desativada por *hardware*, recorrendo a um interruptor de *enable* de comutações, o tempo de atuação desta é superior ao tempo de atuação do DSP. Isto é um problema, na medida em que a placa de comando para o IGBT auxiliar (ligado diretamente a um pino do DSP) demora mais tempo a enviar o sinal para o respetivo IGBT do que a placa de comando do inversor a desligar (logo que o interruptor de *enable* é desligado). Apesar de ser uma diferença de poucos microssegundos, este atraso pode ser significativo pois, quando se

desliga o inversor, o braço auxiliar de proteção deve estar ativo para impedir problemas devido à variação brusca da corrente na bobina do barramento CC e isto não é possível porque, mesmo que o DSP introduza um atraso à placa de comando do inversor e não dê a “ordem” para desligar, esta por segurança irá desligar logo que o interruptor de *enable* seja desligado. Para resolver este problema analisou-se a placa de comando do inversor e decidiu-se introduzir um condensador eletrolítico de 1  $\mu$ s, junto ao circuito de cada placa de comando, onde se lê o sinal do interruptor de *enable* e é dado o sinal para desligar a placa. O condensador adicional introduz um pequeno atraso no tempo de resposta do interruptor de *enable* de 1,9 ms (tendo em conta uma resistência de 19 k $\Omega$  na saída), mas que é suficiente para que o braço auxiliar de proteção possa ser ativado antes de desligar o inversor e o DSP possa desligar a placa de comando do inversor de seguida, como pretendido. Como desvantagem, o condensador introduz também o mesmo atraso ao ligar os IGBTs do inversor (ativando o *enable*), porém esse atraso não é significativo, tendo em conta o período de tempo bastante superior que normalmente se encontram ligados.

### 5.3.3. Placa do Sensor de Tensão

A placa do sensor de tensão permite realizar a medição de tensão de forma isolada.

Os sensores de tensão utilizados foram os LEM LV 25-P [68]. Estes são sensores de efeito Hall, apresentam uma corrente nominal no primário de 10 mA, uma relação de tensão de 2500:1000, ou seja a corrente no secundário do sensor ( $I_s$ ) irá ser igual a 2,5 vezes a corrente no primário do sensor ( $I_p$ ). Estes sensores apresentam uma boa linearidade e precisão, alta imunidade a interferências externas e baixo tempo de resposta. A alimentação dos secundários destes sensores pode ser efetuada com 12 V ou com 15 V. Neste caso optou-se por utilizar a alimentação de 15 V, visto que este valor é fornecido pela fonte de alimentação utilizada e tem-se, por isso, uma precisão de  $\pm 0,8\%$  (de acordo com o *datasheet*, para +15 V). Com base nas características do sensor e de acordo com a tensão que se pretende medir, tendo em conta que existe uma corrente proporcional à tensão a medir, calculou-se a resistência a colocar no primário de cada sensor.

Foram utilizadas quatro placas de sensor de tensão: três para medir as três fases da tensão da rede elétrica e uma para medir a tensão do barramento CC.

No caso das três placas responsáveis por medir as tensões da rede (*A*, *B* e *C*) definiu-se uma tensão a medir de 276 V (valor eficaz). Este valor foi definido, tendo em conta que o valor eficaz da tensão nominal da rede elétrica é de 230 V, mas como pode haver uma flutuação desta tensão, adotou-se uma margem de segurança de 20%, obtendo os 276 V a medir. Com base na tensão que se pretende medir, calculou-se a resistência do

primário dos sensores responsáveis por medir as três fases da rede elétrica, conforme apresentado na equação (5.3).

$$R_p = \frac{276 \text{ V}}{10 \text{ mA}} = 27,6 \text{ k}\Omega \quad (5.3)$$

Tendo em conta o resultado da equação (5.3), definiu-se uma resistência do primário de 28 k $\Omega$ , composta pela série de uma resistência de 10 k $\Omega$  com uma resistência de 18 k $\Omega$ . Uma vez que as três fases de tensão da rede são habitualmente medidas noutros projetos do GEPE, estas três placas com os sensores de tensão já se encontravam disponíveis e prontas para serem utilizadas (Figura 5.17).

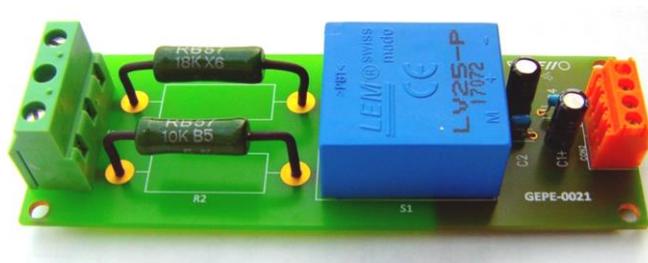


Figura 5.17 – Placa do sensor de tensão (desenvolvida no GEPE).

Esta placa tem dois conectores: um verde e um cor de laranja. O conector verde é onde se liga a tensão de entrada que se pretende medir (na entrada positiva) e o neutro (na entrada negativa). O conector cor de laranja possui 4 terminais: um para a alimentação de -15 V, um para o GND, um para a alimentação de +15 V e o outro para a saída do sensor de tensão.

No caso da placa responsável por medir a tensão do barramento CC definiu-se um valor limite de tensão a medir de 449 V. Este valor corresponde ao valor da tensão de 11 painéis solares fotovoltaicos (BP2150S) ligados em série, com uma margem de 20%. Sabendo o valor de tensão a medir, calculou-se a resistência do primário, conforme apresentado na equação (5.4).

$$R_p = \frac{449 \text{ V}}{10 \text{ mA}} = 44,9 \text{ k}\Omega \quad (5.4)$$

Tendo em conta o resultado da equação (5.4) e as resistências disponíveis, definiu-se uma resistência do primário para este sensor de 44 k $\Omega$ , composta pela série de duas resistências de 22 k $\Omega$ . Uma vez que não existia uma placa do sensor de tensão dimensionada para estes valores de tensão foi necessário implementar a mesma,

recorrendo à adaptação de uma placa (Figura 5.17) com as devidas resistências calculadas.

Por fim, existem alguns condensadores de desacoplamento no secundário dos sensores de forma a filtrar algum ruído que possa surgir na medição.

#### 5.3.4. Placa do Sensor de Corrente

A placa do sensor de corrente permite realizar a medição de corrente de forma isolada.

Os sensores de corrente utilizados foram os LEM LA 100-P [69]. Estes são também sensores de efeito Hall, apresentam uma corrente nominal no primário de 100 A e uma relação de tensão de 1:2000. Assim como os sensores de tensão, estes sensores de corrente apresentam uma boa linearidade e precisão, alta imunidade a interferências externas e baixo tempo de resposta. A alimentação destes sensores pode ser efetuada com 12 V ou com 15 V. À semelhança dos sensores de tensão, optou-se por utilizar a alimentação de 15 V, visto que este valor é fornecido pela fonte de alimentação utilizada e tem-se, por isso, uma precisão de  $\pm 0,45\%$  (para +15 V). A corrente no secundário do sensor será proporcional à corrente do primário, dada pela relação de corrente de 2000:1 (inverso da relação de tensão). Uma vez que estas placas com sensores de corrente são genéricas e são usadas habitualmente noutros projetos do GEPE, as mesmas já se encontravam disponíveis e apenas foi necessário integrá-las no sistema, tendo em conta as características descritas anteriormente. (Figura 5.18).



Figura 5.18 – Placa do sensor de corrente (desenvolvida no GEPE).

Esta placa possui um conector cor de laranja com 4 terminais: um para a saída do sensor de corrente, um para a alimentação de -15 V, um para o GND e o outro para a alimentação de +15 V.

O sensor utilizado permite medir uma gama de correntes de 0 a 100 A (valor eficaz), mas como a gama de correntes que se pretende medir é bastante inferior foram dadas quatro voltas ao fio que passa pelo sensor, permitindo que o sensor meça 100 A quando na

realidade passam 25 A (o sensor mede quatro vezes 25 A). Tendo em conta isto, a corrente no secundário do sensor ( $I_S$ ) é dada pela equação (5.5), em que  $I_P$  corresponde à corrente no primário e  $N$  corresponde ao número de voltas do fio (número de espiras).

$$I_S = \frac{I_P}{2000}N \quad (5.5)$$

No total foram utilizadas quatro placas com sensor de corrente, das quais três são utilizadas para medir a corrente de cada fase à saída do inversor, depois de filtrada e o outro sensor é utilizado para medir a corrente do barramento CC.

### 5.3.5. Placa de Aquisição e Condicionamento de Sinal

A placa de aquisição e condicionamento de sinal utilizada permite ler até 8 sinais, sendo constituída por 8 circuitos de leitura de ADC e 8 circuitos de deteção de erros. Estas placas são usadas habitualmente noutros projetos do GEPE e, por isso, as mesmas já se encontram disponíveis para utilizar (Figura 5.19).

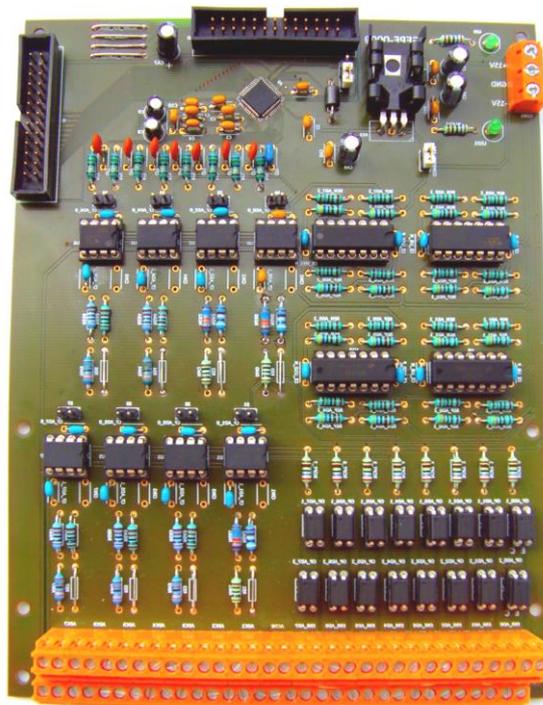


Figura 5.19 – Placa de aquisição e condicionamento de sinal (desenvolvida no GEPE).

Cada circuito de leitura de ADC é constituído por uma montagem inversora com ganho ajustável, com base num amplificador operacional LM358 (Figura 5.20). Desta forma, o canal de ADC irá medir um sinal negativo quando a entrada do canal é positiva e vice-versa e, por isso, deverão ser feitas as conversões necessárias no DSP.

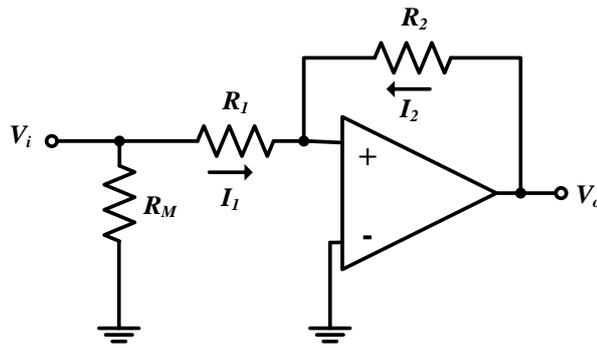


Figura 5.20 – Circuito de leitura de ADC, constituído por uma montagem inversora.

O ganho do canal de leitura é dado pelo valor das resistências da montagem  $R_1$  e  $R_2$ , com base na equação (5.6), tendo em conta que  $I_1=I_2$ .

$$A = \frac{V_o}{V_i} = \frac{-R_2 I_2}{R_1 I_1} = -\frac{R_2}{R_1} \quad (5.6)$$

A placa de aquisição e condicionamento de sinal utilizada está preparada para ler 3 canais de tensão e 5 canais de corrente. Considerando que nesta dissertação é necessário medir 4 sensores de tensão e 4 sensores de corrente foi necessário utilizar duas placas de aquisição e condicionamento de sinal. Tendo em conta os sensores de tensão utilizados, para os canais de tensão definiu-se  $R_1 = 9,1 \text{ k}\Omega$  e  $R_2 = 13 \text{ k}\Omega$ , obtendo-se um ganho de -1,429, com base na equação (5.6). Tendo em conta os sensores de corrente utilizados, para os canais de corrente definiu-se  $R_1 = 10 \text{ k}\Omega$  e  $R_2 = 20 \text{ k}\Omega$ , obtendo um ganho de -2, com base na equação (5.6).

Além de  $R_1$  e  $R_2$  é necessário colocar na entrada de cada circuito de leitura a resistência de medida ( $R_M$ ) relativa aos sensores de tensão e de corrente, que deve ficar o mais próxima possível do circuito de ADC para evitar ruído na leitura. No caso dos canais de tensão colocou-se uma resistência de medida ( $R_M$ ) de  $100 \text{ }\Omega$ , tendo em conta o *datasheet* dos sensores de tensão [68]. No caso dos canais de corrente colocou-se uma resistência de medida ( $R_M$ ) de  $33 \text{ }\Omega$ , de acordo com o *datasheet* dos sensores de corrente [69].

A tensão medida à entrada do circuito de ADC ( $V_i$ ) será dada pelo produto da resistência de medida ( $R_M$ ) pela corrente do secundário do sensor ( $I_S$ ) e a tensão à saída da montagem inversora, ou seja, a tensão lida pelo canal de ADC ( $V_o$ ), é dada pelo produto do ganho ( $A$ ) pela tensão  $V_i$ , de acordo com a equação (5.6).

Os circuitos de deteção de erros estão colocados a par dos circuitos de leitura de ADC em cada canal e são constituídos por uma montagem com comparadores LM339,

que deteta se o sinal adquirido passou um determinado valor definido, negativo ou positivo.

A aquisição dos sinais, provenientes dos circuitos de leitura, é feita utilizando o circuito integrado de ADC MAX3120, da *Maxim* [70]. Este circuito integrado está preparado para ler tensões entre -5 e +5 V. Além disso, este circuito integrado tem uma resolução de 14-bits, sendo 1 bit de sinal, obtendo leituras entre -8192 e 8192. Na prática, uma tensão de 1V (na entrada de um canal do ADC) corresponde a uma leitura do valor digital 1638 e, por isso, o valor mínimo que o ADC consegue medir é de 0,61 mV (valor digital 1). Tendo em conta que são ligados oito canais a cada circuito integrado de ADC, o tempo de conversão é de 3,7  $\mu$ s (de acordo com o *datasheet*).

### 5.3.6. Placa de DAC

A placa de DAC (*Digital-to-Analog Converter*) foi utilizada para a visualização de algumas variáveis de controlo internas do DSP, quer para efeitos de verificação das mesmas, quer para registo de resultados. A placa de DAC, representada na Figura 5.21, já se encontrava disponível no GEPE (placa GEPE-0014) e é capaz de efetuar a conversão de 8 sinais digitais provenientes do DSP para 8 sinais analógicos, permitindo a visualização de 8 variáveis.

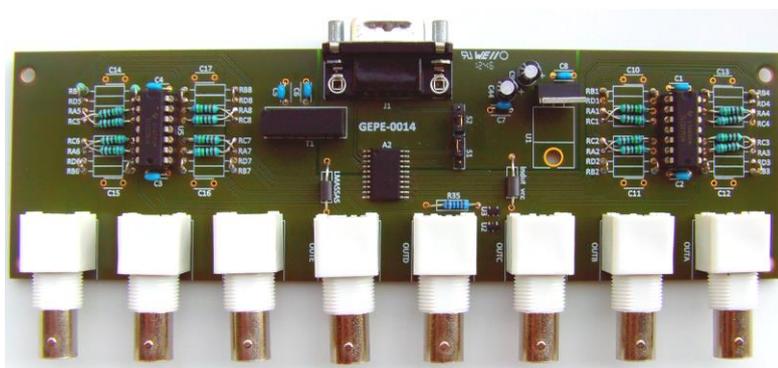


Figura 5.21 – Placa de DAC (desenvolvida no GEPE).

A comunicação entre o DSP e a placa de DAC é efetuada através de uma ficha DB9 com recurso a SPI (*Serial Peripheral Interface*), como já tinha sido referido na descrição da placa de adaptação do DSP. Cada uma das saídas do DAC encontra-se conectada a uma ficha BNC fêmea, tornando possível a visualização dos canais analógicos recorrendo a um osciloscópio. Os canais analógicos de saída da placa de DAC são transmitidos como sinais de tensão limitados entre -5 e +5 V, no entanto podem representar tensões, correntes ou qualquer outra variável. Devido a isto, a escala e o sinal observado deve ser devidamente registado pelo utilizador para não conduzir a erros de análise.

### 5.3.7. Algoritmo de Controlo

O algoritmo de controlo é uma parte fundamental do sistema uma vez que é essencial para o correto funcionamento do inversor. Este algoritmo foi desenvolvido e implementado em linguagem C, no DSP TMS320F28335 da *Texas Instruments*, tendo como base frações do código desenvolvido anteriormente nas simulações computacionais.

Em primeiro lugar, são feitas as configurações do sistema, incluindo a configuração das interrupções, do *timer* e do SPI, para que possam ser utilizados posteriormente. Após a configuração do sistema, que é feita apenas quando o DSP inicia, o programa entra num ciclo infinito (*while (1)*), onde é implementado o algoritmo de controlo, representado no fluxograma da Figura 5.22.

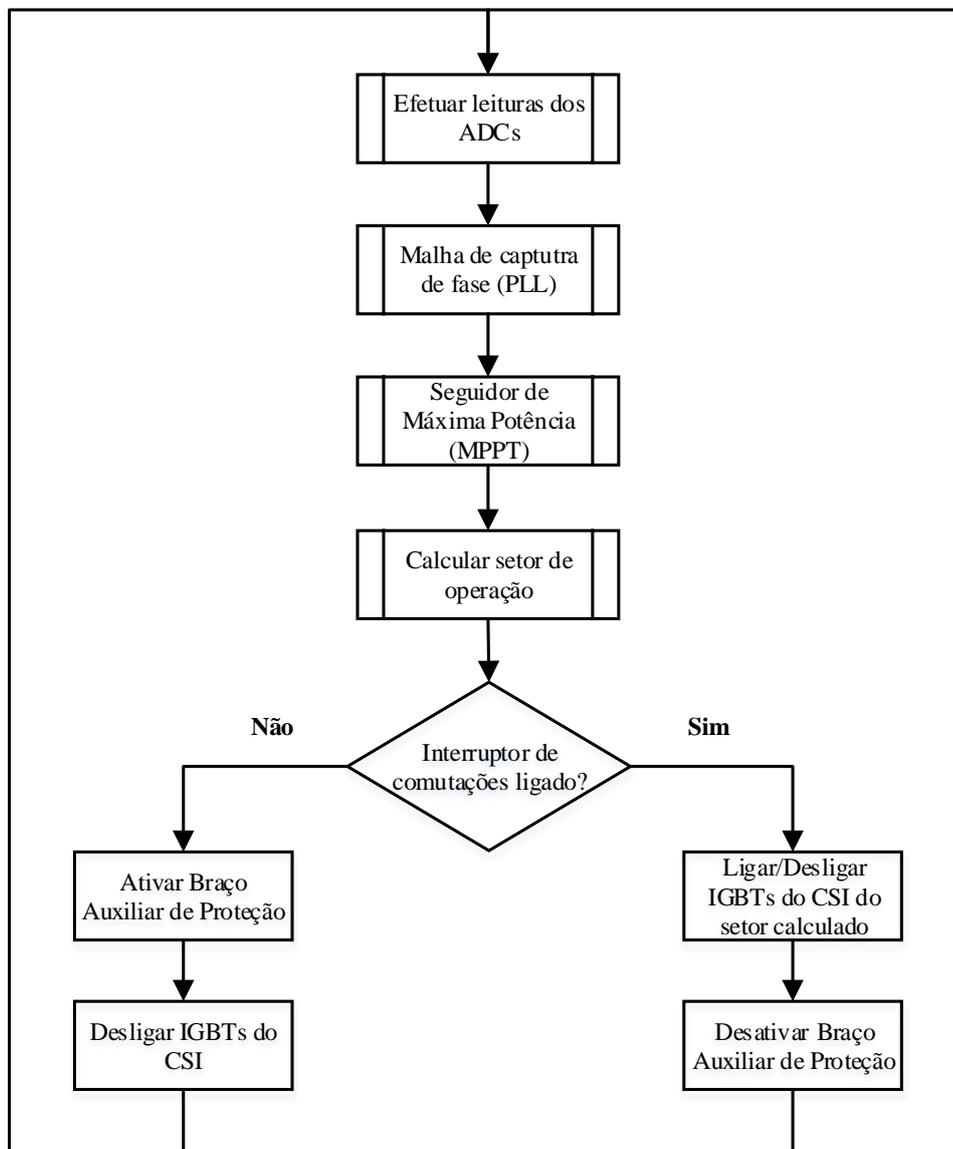


Figura 5.22 – Fluxograma do algoritmo de controlo implementado.

De notar que o timer utilizado foi programado para efetuar as leituras do ADC a cada  $31,25 \mu\text{s}$ , ou seja, definiu-se uma frequência de amostragem de 32 kHz. Assim, a cada  $31,25 \mu\text{s}$  são ativadas as interrupções externas para efetuar as leituras dos canais de ADC das placas de aquisição e condicionamento de sinal, porém o restante algoritmo de controlo é executado à frequência interna do DSP (150 MHz).

No fluxograma da Figura 5.22 existem vários processos que requerem uma explicação mais detalhada e serão apresentados de seguida nos respetivos fluxogramas.

Em primeiro lugar o processo que efetua as leituras dos canais de ADC pode ser representado noutra fluxograma, representado na Figura 5.23.

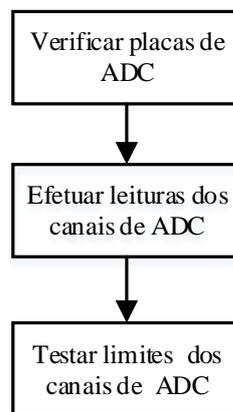


Figura 5.23 – Fluxograma para leituras dos canais de ADC.

O processo de leitura dos canais de ADC começa por verificar se as placas de aquisição e condicionamento de sinal estão a comunicar corretamente com o DSP. Para isso, verificam-se os valores de todos os canais de ADC utilizados e se todos os canais apresentarem o valor zero, então é ativada a paragem de emergência (com *flag* de emergência 2). Esta emergência indica que existe algum problema nas conversões dos ADCs e, provavelmente, as placas de aquisição e condicionamento de sinal necessitam de um *reset*. O *reset* pode ser realizado pressionando os botões que foram adicionados às placas para o efeito.

Após verificar que as placas de aquisição e condicionamento enviam para o DSP os valores de conversão diferentes de zero, estes são devidamente convertidos de decimal (entre 0 a 8191) para *float*, tendo em conta os sensores de tensão e de corrente que são lidos, de forma a ter o valor real de tensão ou corrente para facilitar os cálculos posteriores. Por último, o processo de leitura dos canais de ADC verifica se cada valor lido e convertido está dentro dos limites definidos e caso se verifique que algum valor passa os limites então é ativada a paragem de emergência do sistema (com *flag* de emergência 1).

O bloco da malha de captura de fase consiste em implementar digitalmente as diferentes funções do respetivo diagrama de blocos (Figura 4.10), conforme foi implementado no bloco C das simulações computacionais.

Quanto ao bloco do seguidor de máxima potência (MPPT) também se utilizaram as funções desenvolvidas e testadas nas simulações computacionais utilizando o algoritmo da condutância incremental, ou seja, registam-se os valores da tensão do barramento CC ( $V_{CC}$ ) e da corrente do barramento CC ( $I_{CC}$ ) e são efetuados os cálculos inerentes ao algoritmo. De notar que a tensão do barramento CC ( $V_{CC}$ ) deve ser medida antes da bobina do barramento CC ( $L_{CC}$ ), para evitar erros de leitura devido ao *ripple* da bobina.

Na implementação do MPPT observou-se que o mesmo ficava bastante instável utilizando o mesmo valor de incremento e decremento como tinha sido feito nas simulações computacionais e, por isso, foi necessário utilizar valores ligeiramente diferentes para as duas constantes. Definiu-se assim um incremento de 0,0009 e um decremento de 0,0011 pois foram estes valores que permitiram obter um sistema mais estável, com base nos testes experimentais realizados. Estes valores podem necessitar de ser alterados para diferentes valores de tensão do barramento CC ou para um valor diferente da frequência de amostragem.

O fluxograma que descreve o funcionamento do MPPT é representado na Figura 5.24.

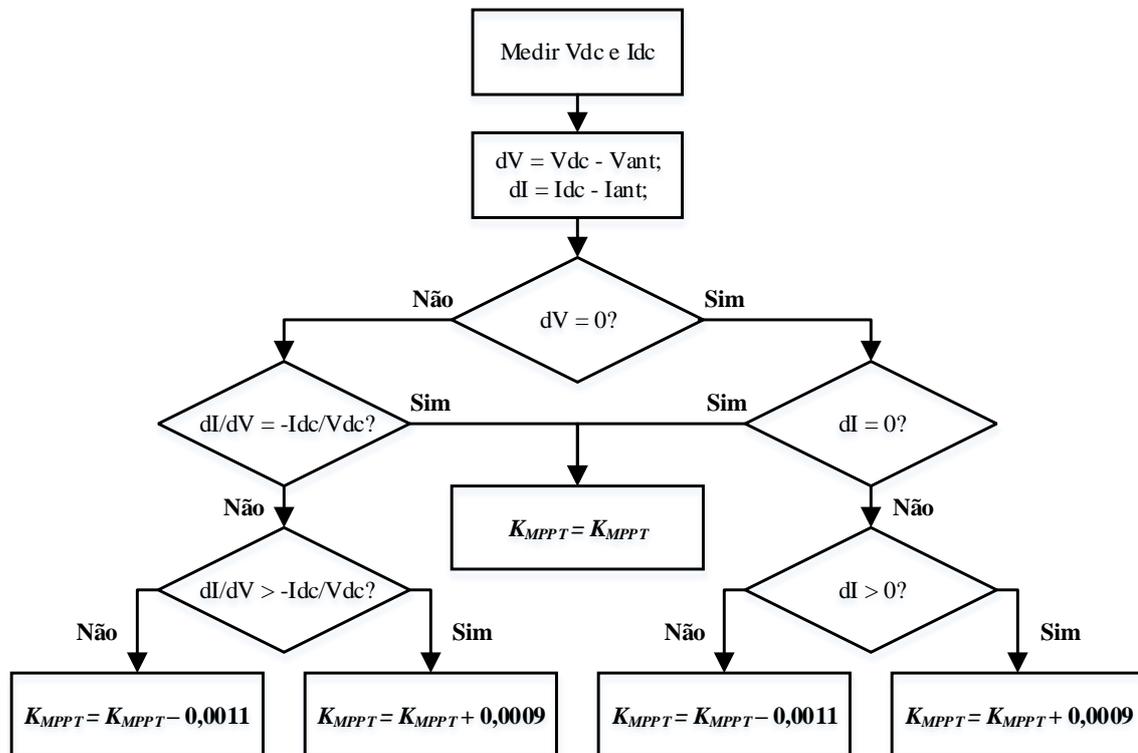


Figura 5.24 – Fluxograma para o seguidor do ponto de máxima potência (MPPT).

O bloco para calcular o setor de operação do CSI encontra-se representado na Figura 5.25. Este bloco consiste em calcular os valores dos erros  $e_\alpha$  e  $e_\beta$ , obtidos a partir da comparação das correntes de saída medidas com as correntes de referência calculadas, conforme representado no diagrama de blocos da Figura 4.18.

Os erros calculados representam um vetor  $[e_\alpha, e_\beta]$  que se encontra num determinado setor. A determinação do setor de operação é feita a partir do método desenvolvido para a análise da representação dos vetores do CSI trifásico, apresentado no item 4.7.

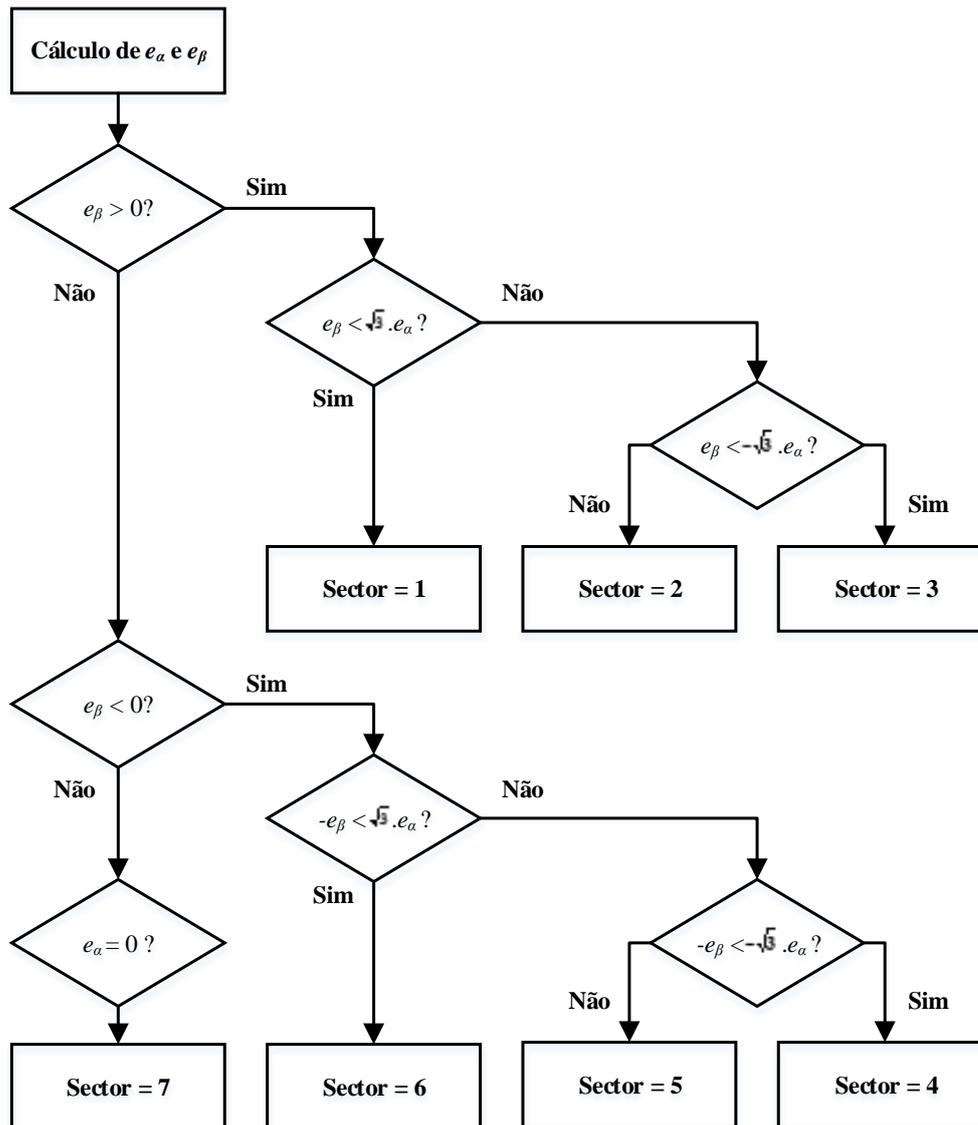


Figura 5.25 – Fluxograma para o cálculo do setor de operação do CSI.

Além dos blocos apresentados, por segurança, foram adicionadas diversas proteções ao algoritmo de controlo que funcionam paralelamente. Foi implementado um tempo de sobreposição (*overlap-time*) que, apesar de não ter sido implementado nas simulações devido à complexidade do mesmo é indispensável na prática, uma vez que se utiliza um CSI e, ao contrário do VSI onde são necessários tempos mortos (*dead-time*), o

CSI deve ter sempre pelo menos 2 IGBTs ligados e, na prática, os IGBTs não ligam nem desligam instantaneamente. O tempo que cada IGBT demora a ligar e a desligar está apresentado no *datasheet* do fabricante como *turn-on delay time* e *turn-off delay time*, respetivamente. Estes tempos representam alguns nanossegundos. O tempo de sobreposição garante que o CSI não fique em aberto durante esses intervalos de tempo, ou seja, garante um IGBT de cima e um IGBT de baixo em condução. Apesar de poder levar a que mais de 2 IGBTs fiquem ligados ao mesmo tempo, isso está previsto para os CSI e não causa problemas uma vez que o tempo de sobreposição é bastante reduzido (neste caso utilizou-se 2  $\mu$ s).

O botão de emergência e o interruptor para ativar e desativar as comutações existentes na caixa de controlo (Figura 5.13) estão ligados a interrupções externas do DSP, para que a sua leitura seja efetuada o mais rapidamente possível com prioridade máxima para o botão de emergência. O botão de emergência, quando premido, ativa a paragem de emergência (com *flag* de emergência 3), suspendendo imediatamente a execução do algoritmo de controlo.

Sempre que é acionada uma paragem de emergência os IGBTs do CSI são desligados e é ligado o IGBT do braço auxiliar de proteção, é enviado o sinal para ligar o LED vermelho da caixa de controlo (continuo ou intermitente de acordo com a emergência), o *timer* é parado (garantindo paragem das leituras das placas de aquisição e condicionamento de sinal) e o DSP guarda um valor diferente para a *flag* de emergência, de acordo com o problema que ativou a emergência. Assim, o utilizador pode verificar pela *flag* qual o problema que desencadeou a paragem de emergência e proceder de acordo com isso. Definiu-se que a *flag* de emergência apresenta o valor “0” normalmente, ou seja, quando não foi detetada nenhuma emergência, apresenta o valor “1” quando foi detetado que um limite definido de corrente ou tensão para o canal de ADC foi ultrapassado, apresenta o valor “2” quando as placas de aquisição e condicionamento de sinal não estão a enviar leituras de ADC e apresenta o valor “3” quando a paragem foi acionada pelo utilizador (pelo botão de emergência).

Para que o CSI volte a funcionar normalmente sem ter de reiniciar o DSP após ser detetada uma paragem de emergência, foi desenvolvido um algoritmo que permite ao utilizador avançar a emergência e retomar o algoritmo de controlo e as respetivas comutações do CSI. Para isto, o utilizador deverá verificar e corrigir o problema detetado e de seguida deverá premir uma sequência de botões numa determinada ordem para prosseguir o código, de acordo com o fluxograma da Figura 5.26.

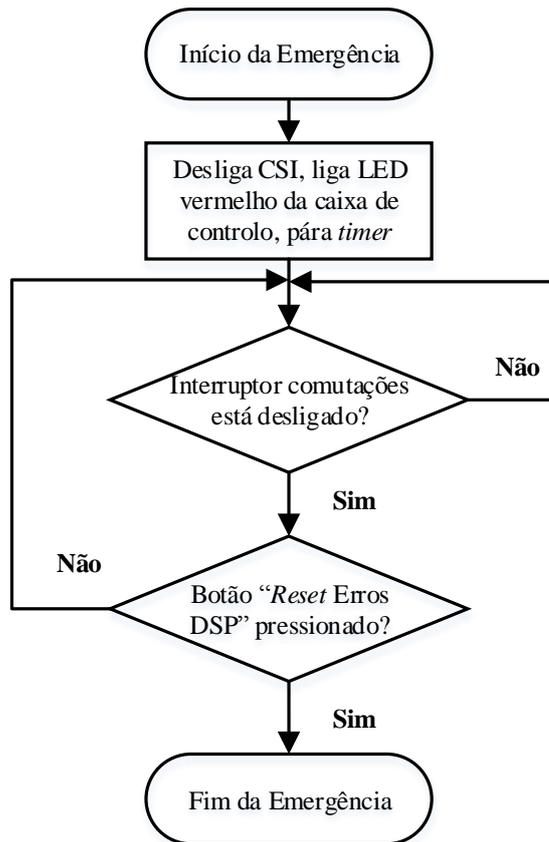


Figura 5.26 – Fluxograma do algoritmo de emergência.

Esta proteção garante que quando o utilizador realmente pretenda avançar a emergência não existe risco para o CSI, uma vez que as comutações são desativadas e foram eliminados os erros registados pelo DSP.

## 5.4. Conclusões

Neste capítulo foram apresentadas as diferentes etapas de implementação de todo o *hardware* e *software* necessário para o correto funcionamento do inversor fonte de corrente para sistemas solares fotovoltaicos.

Alguns *hardware* utilizados já se encontravam disponíveis no GEPE e apenas foram feitas algumas alterações, no entanto também foi desenvolvido algum *hardware* totalmente novo. O *hardware* de potência utilizado foi dividido no circuito equivalente dos painéis solares fotovoltaicos, placa do inversor fonte de corrente devidamente acoplada a um dissipador, placa de *drive* dos IGBTs, placa do braço auxiliar de proteção e os elementos passivos tais como a bobina do barramento CC e os componentes dos filtros passivos. O *hardware* utilizado no sistema de controlo é constituído por diversas placas, tais como a placa de adaptação do DSP, placas dos sensores de tensão e corrente, placa de aquisição e condicionamento do sinal, etc. Grande parte das placas do sistema

de controlo foram devidamente integradas numa *rack*, tornado a sua utilização mais simples e segura, uma vez que as entradas e saídas necessárias estão presentes na parte frontal e traseira da *rack*.

O algoritmo de controlo desenvolvido foi implementado em linguagem C no DSP TMS320F28335 da *Texas Instruments*, tendo como base o algoritmo desenvolvido nas simulações computacionais. Este DSP é utilizado através de uma placa de adaptação que comunica com as restantes placas do sistema de controlo e que, por sua vez, estão ligadas ao *hardware* de potência. Assim, foi possível utilizar o DSP para controlar o CSI como pretendido e ainda para analisar algumas variáveis do sistema (correntes, tensões, etc.). A análise destas variáveis foi essencial para verificar o funcionamento do CSI e agir em conformidade para possibilitar o registo dos resultados obtidos.

Para concluir, a fase de implementação de todo o *hardware* e *software*, associado ao inversor fonte de corrente para sistemas solares fotovoltaicos, trouxe novos problemas práticos que não tinham sido considerados até esta fase, mas a sua resolução foi essencial para o correto funcionamento do CSI. Exemplos disto foram a interface entre o sistema de controlo e o *hardware* de potência através das diversas placas de comando e de condicionamento de sinal, os tempos de sobreposição (*overlap-time*) necessários na técnica de controlo, entre muitos outros fatores descritos neste capítulo. Devido aos problemas associados à fase de implementação do protótipo laboratorial, esta foi a que melhor desenvolveu as práticas de eletrónica e programação, algumas das quais não são consideradas na formulação teórica.



# CAPÍTULO 6

## Resultados Experimentais

### 6.1. Introdução

Após a implementação do protótipo laboratorial, este foi testado e procedeu-se ao registo e análise de alguns resultados experimentais obtidos, apresentados ao longo deste capítulo.

Uma parte dos resultados foi obtida com um osciloscópio *Yokogawa DL708E*. Este osciloscópio digital possibilita o registo das imagens visualizadas no ecrã através da transferência das mesmas para um computador, assim como possibilita a transferência do registo dos pontos de um determinado sinal, permitindo utilizar os dados para a reprodução do sinal utilizando outra ferramenta como o *Microsoft Excel*, de modo a poder calcular outras características que o osciloscópio não calcula como, por exemplo, o THD (*Total Harmonic Distortion*).

Neste capítulo são apresentados os resultados experimentais do CSI ligado à rede elétrica, incluindo a análise da qualidade da energia injetada na rede elétrica, medida com um analisador da qualidade da energia elétrica *Fluke 434*.

### 6.2. Circuito de Emulação dos Painéis Solares Fotovoltaicos

O conversor implementado deve ser capaz de converter a corrente contínua produzida por um conjunto de painéis solares fotovoltaicos em corrente trifásica AC, dispensando um conversor CC-CC intermédio. Como cada painel solar fotovoltaico gera uma tensão de saída relativamente baixa, na ordem de poucas dezenas de *volts*, estes são ligados em série de modo a tensão mínima adequada a uma ligação à rede elétrica.

Tendo em conta o material, o espaço disponível e todos os custos associados, não foi possível testar o sistema proposto ligado diretamente ao conjunto de painéis que seria necessário, ou seja, 11 painéis solares fotovoltaicos (BP2150S). Devido a isto, foi necessário implementar um modelo para emular o comportamento de um conjunto de painéis solares fotovoltaicos. Este modelo consiste numa fonte de tensão contínua em série com um reóstato para simular a oscilação da corrente e, conseqüentemente, a

oscilação da potência do painel solar fotovoltaico através da variação da resistência do mesmo (Figura 6.1).

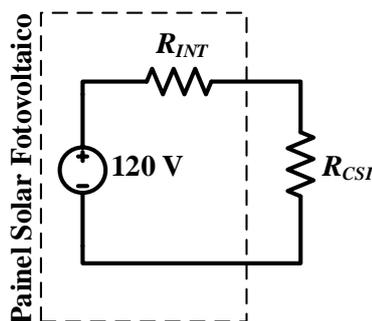


Figura 6.1 – Modelo para emular um ou mais painéis solares fotovoltaicos.

A fonte de tensão deve ser capaz de manter uma tensão fixa. A resistência do CSI ( $R_{CSI}$ ) não representa mesmo a resistência física do sistema, na medida em que o objetivo não é dissipar energia, mas do ponto de vista do sistema pode ser vista como uma resistência equivalente variável, ajustada pelo algoritmo de MPPT. Quando esta apresentar o mesmo valor da resistência interna definida pelo reóstato ( $R_{INT}$ ) o sistema está no ponto de máxima potência, isto é, quando a queda de tensão nas duas resistências é igual e, por isso, a tensão no barramento CC do CSI é metade da tensão da fonte. O algoritmo de MPPT deve ser capaz de ajustar os parâmetros do sistema para detetar e emular a resistência adequada, tendo em conta que a resistência interna do modelo pode ser alterada pelo reóstato, refletindo-se numa alteração da corrente máxima fornecida pelo modelo do painel, à semelhança do que acontece na realidade quando existe uma diminuição da radiação.

Por segurança e devido às limitações de material, foram utilizadas duas fontes de tensão contínua de 60 V (3 A), permitindo ter no máximo 120 V, o que corresponde a uma tensão do barramento CC de 60 V (metade do total). Devido a isto, para se manter a mesma relação de tensões simuladas, isto é, 374 V no barramento CC e tensão composta de 400 V RMS (*root mean square*) na rede elétrica, utilizou-se um VARIAC para baixar a tensão da rede elétrica na mesma relação. Assim, definiu-se uma tensão composta máxima da rede elétrica de 64 V RMS.

Como se pode ver na Figura 6.2, no ponto em que a tensão no barramento CC é cerca de metade da tensão da fonte, 60 V, o sistema está no ponto de máxima potência. Se o algoritmo de MPPT não conseguir fazer com que o CSI seja visto como uma resistência igual à do reóstato, a tensão no barramento CC será diferente de 60 V, saindo do ponto de máxima potência. A tensão do barramento CC será maior do que 60 V quando

o CSI for visto como uma resistência maior do que o reóstato, diminuindo a corrente total fornecida pela fonte, ou será menor do que 60 V quando o CSI for visto como uma resistência menor do que o reóstato, diminuindo a corrente total fornecida pela fonte.

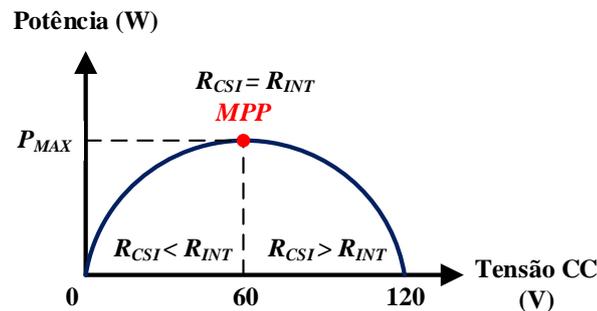


Figura 6.2 – Variação da potência fornecida pelo modelo desenvolvido para emular os painéis solares fotovoltaicos, com a variação da tensão do barramento CC.

De notar que a curva de potência/tensão representada na Figura 6.2 corresponde ao circuito de emulação dos painéis solares fotovoltaicos, mas não é exatamente igual à curva de potência/tensão de um painel solar fotovoltaico. Apesar disso, o modelo serve para testar e comprovar o correto funcionamento do algoritmo MPPT.

### 6.3. Tensão e Corrente no Barramento CC

A corrente e a tensão medidas no barramento CC do CSI podem ser observadas na Figura 6.3. De salientar que a tensão no barramento CC ( $V_{CC}$ ) é medida antes da bobina para evitar más leituras devido ao *ripple*. Como o reóstato utilizado no circuito equivalente dos painéis solares fotovoltaicos só suporta uma corrente máxima de 3 A limitou-se a corrente do barramento CC a 2 A, por segurança.

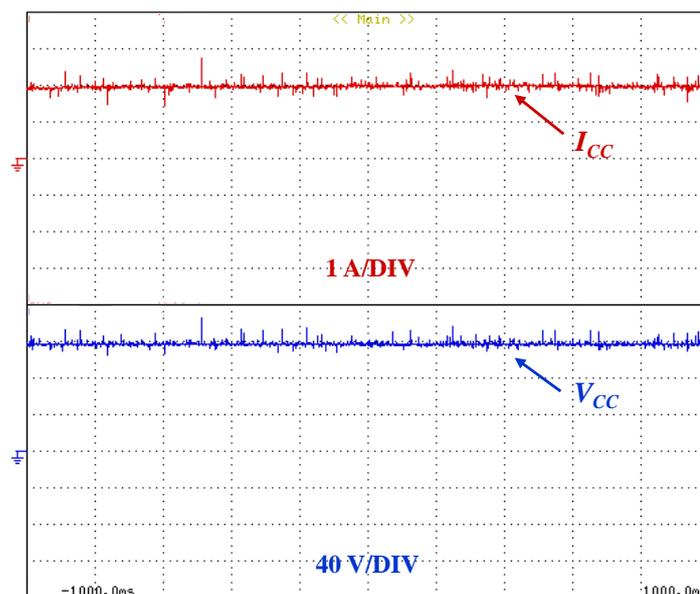


Figura 6.3 – Corrente ( $I_{CC}$ ) e tensão ( $V_{CC}$ ) medidas no barramento CC do CSI.

Após analisar os valores da corrente e tensão no barramento CC, observou-se que existe algum *ripple* quer na tensão quer na corrente. Na Figura 6.4 é possível analisar uma ampliação da corrente e tensão de forma a medir os respetivos *ripple*.

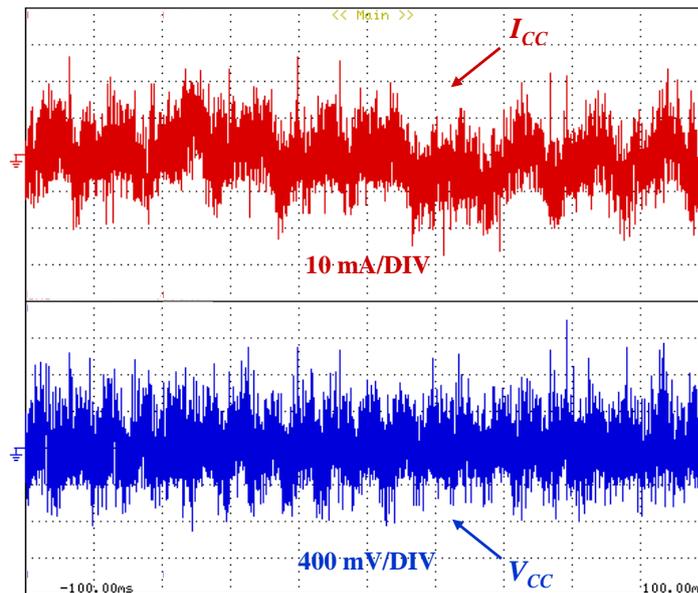


Figura 6.4 – Corrente ( $I_{CC}$ ) e tensão ( $V_{CC}$ ) medidas no barramento CC do CSI numa escala maior.

Pela análise da Figura 6.4 é possível notar que existe um *ripple* de corrente, de aproximadamente 50 mA, que corresponde a 2,5% da corrente. O *ripple* de tensão é de aproximadamente 2 V, o que corresponde a menos de 2% do valor da tensão.

Adicionalmente, pode-se observar na Figura 6.3 que existem picos esporádicos de corrente superiores a 50 mA e de tensão superiores a 2 V, porém a corrente e a tensão não variam mais do que a margem de 10% estabelecida.

#### 6.4. Malha de Captura de Fase (PLL)

Na Figura 6.5 podem-se observar as formas de onda das tensões simples para as três fases da rede elétrica, medidas na saída do VARIAC, com o valor de pico definido de aproximadamente 52 V.

Como já foi referido anteriormente, a PLL é responsável por gerar um sinal perfeitamente síncrono com um determinado sinal de entrada.

Neste caso a PLL recebe como entrada as tensões das três fases e produz um sinal perfeitamente sinusoidal, síncrono com a fase A e que segue as suas alterações de fase (se existirem). A partir deste sinal é possível obter os sinais para as três fases considerando o desfasamento de 120° entre as mesmas.

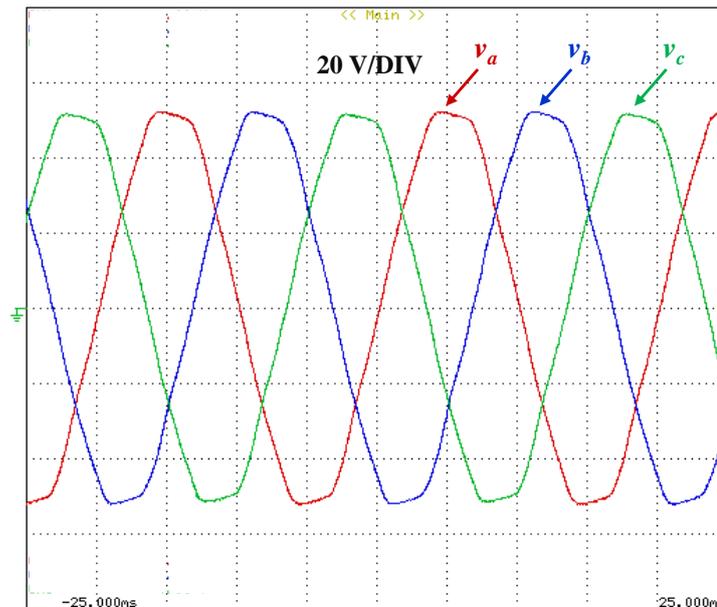


Figura 6.5 – Tensões simples nas três fases da rede elétrica ( $v_a$ ,  $v_b$  e  $v_c$ ) à saída do VARIAC.

Assim, a PLL é capaz de gerar três sinais perfeitamente sinusoidais, de amplitude unitária, com frequência de 50 Hz, mantêm o desfasamento de  $120^\circ$  entre si e devem estar em fase com as respetivas tensões, mesmo que estas estejam distorcidas.

Na Figura 6.6 são apresentados os sinais gerados pela PLL a partir das tensões representadas na Figura 6.5.

Pode-se observar na Figura 6.6 que os sinais gerados pela PLL ( $pll_a$ ,  $pll_b$  e  $pll_c$ ) são perfeitamente sinusoidais, como pretendido, apesar das tensões estarem distorcidas, devido a harmónicos.

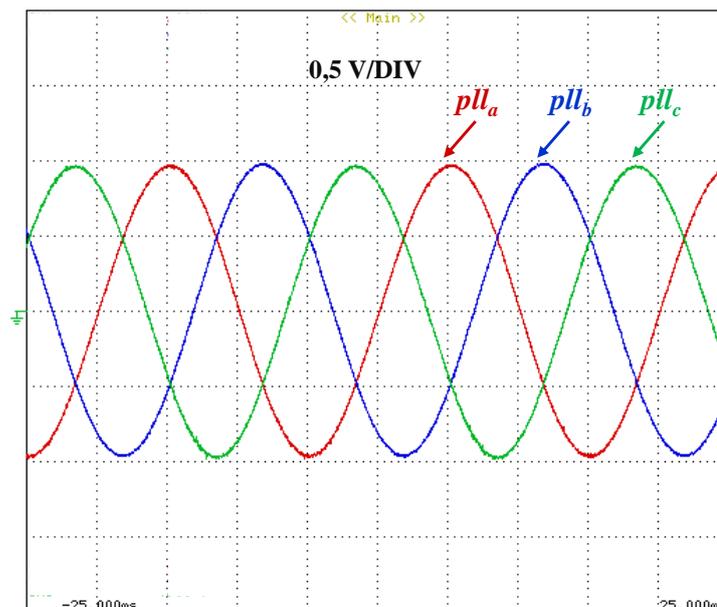


Figura 6.6 – Sinais gerados pela PLL ( $pll_a$ ,  $pll_b$  e  $pll_c$ ) desfasadas  $120^\circ$  entre si.

Sobrepondo a tensão de cada fase com o respetivo sinal gerado pela PLL, é possível observar que ambos os sinais se encontram em fase. Na Figura 6.7 é representada uma tensão simples da rede elétrica e respetivo sinal em fase gerado pela PLL.

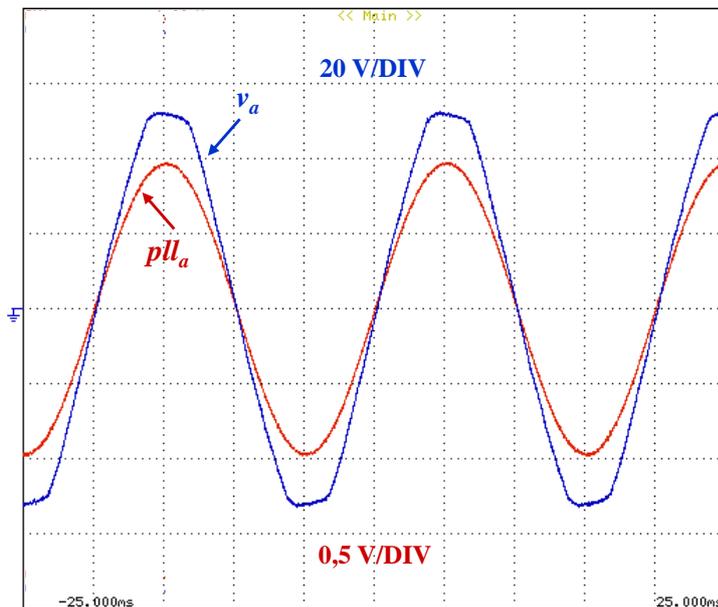


Figura 6.7 – Tensão na fase A ( $v_a$ ) e respetivo sinal em fase gerado pela PLL ( $pll_a$ ).

## 6.5. Técnica de Modulação

Como já foi referido, para controlar as comutações do CSI desenvolveu-se uma técnica de modulação híbrida baseada em duas outras técnicas: amostragem periódica e espaço vetorial.

Depois de obter os sinais de saída da PLL, síncronos com a respetiva tensão de linha, é possível obter as correntes de referência para cada fase, multiplicando o sinal gerado pela PLL por uma variável que define a amplitude de corrente de saída gerada pelo algoritmo de MPPT, tal como apresentado no item 4.7.

Cada sector corresponde a ligar dois semicondutores, de forma a gerar as correntes pretendidas, idênticas aos valores de corrente de referência calculados. Com base nisto, foram analisados os resultados da técnica de modulação, registados nas mesmas condições de tensões e correntes dos resultados anteriores.

Na Figura 6.8 é possível visualizar a forma de onda da corrente de referência gerada e a forma de onda da corrente produzida na saída do CSI.

Pode-se observar que a corrente de saída segue a corrente de referência, como pretendido, ficando a corrente de saída em fase com a respetiva tensão simples da rede elétrica.

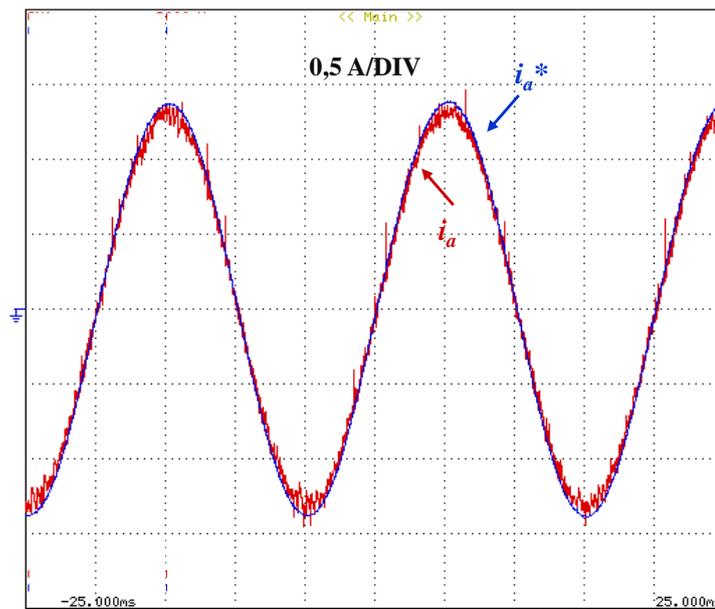


Figura 6.8 – Corrente de referência ( $i_a^*$ ) e corrente de saída ( $i_a$ ) para a fase A do CSI.

Fazendo uma ampliação das formas de onda da corrente de referência e da corrente de saída, conforme representado na Figura 6.9, é possível visualizar que a técnica de modulação não apresenta uma frequência de comutação fixa.

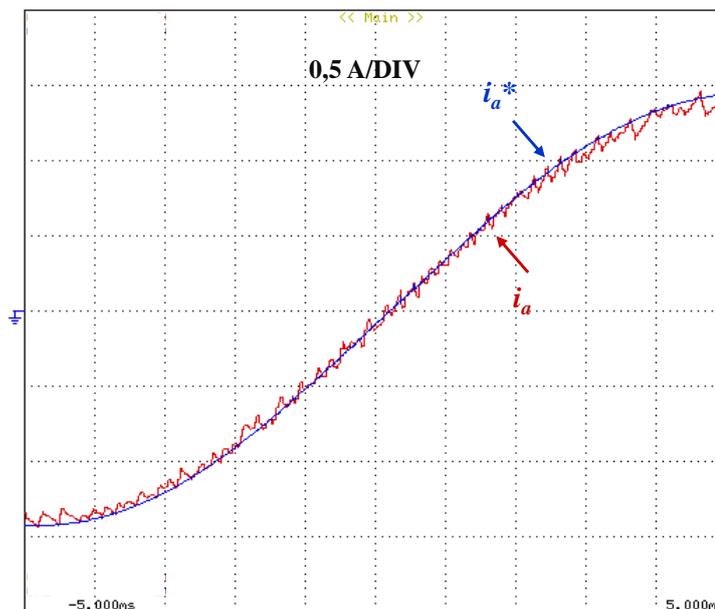


Figura 6.9 – Ampliação da corrente de referência ( $i_a^*$ ) e corrente de saída ( $i_a$ ) para a fase A do CSI.

Tendo calculado as correntes de referência para as três fases (A, B e C) é possível obter as correntes de saída do CSI ( $i_a$ ,  $i_b$  e  $i_c$ ), devidamente desfasadas entre si  $120^\circ$ , com frequência de 50 Hz e com uma forma de onda aproximadamente sinusoidal, conforme está representado na Figura 6.10.

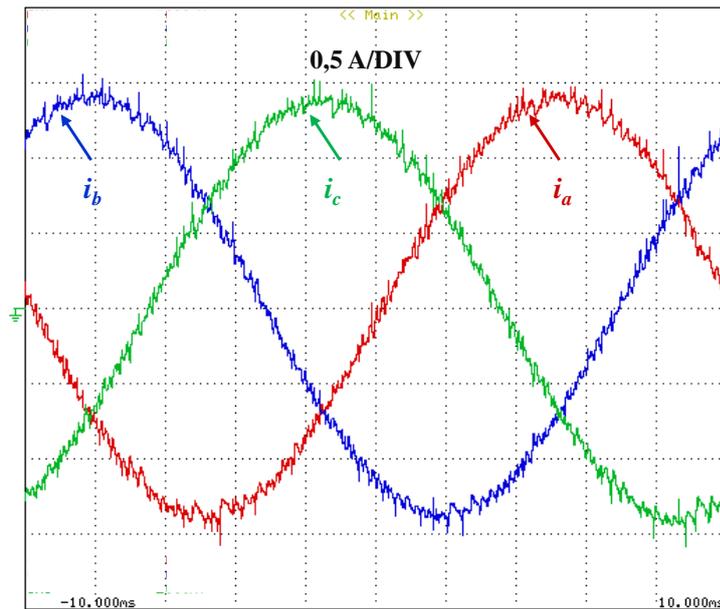


Figura 6.10 – Correntes de saída para as três fases ( $i_a$ ,  $i_b$  e  $i_c$ ) do CSI.

Na Figura 6.11 encontra-se representada a soma das correntes de saída num intervalo de tempo maior e pode-se verificar que o valor da soma é próxima de zero, tal como pretendido.

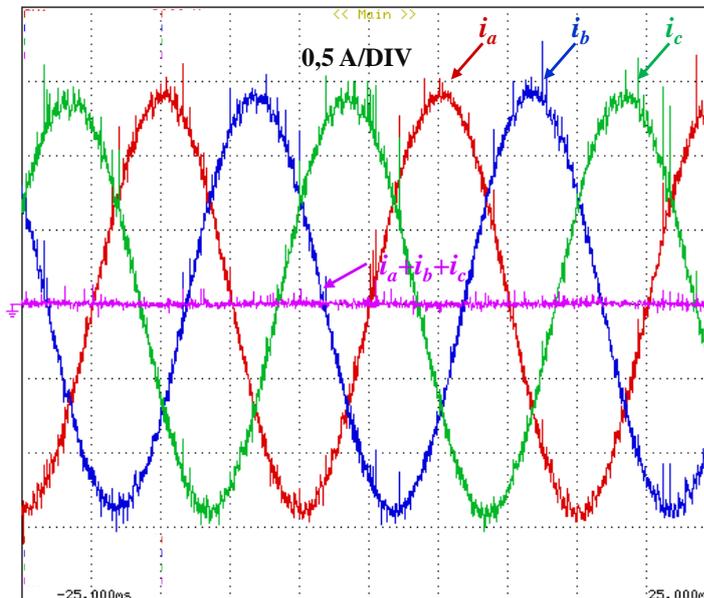


Figura 6.11 – Correntes de saída para as três fases ( $i_a$ ,  $i_b$  e  $i_c$ ) do CSI e respetiva soma.

Tal como as variáveis visualizadas anteriormente, a variável *setor* apresenta um comportamento semelhante aos resultados de simulação. Conforme representado na Figura 6.12, é possível distinguir seis níveis da variável *setor*, onde cada nível representa um setor do espaço vetorial do CSI. Pode-se também observar que a forma de onda apresenta uma frequência de 50 Hz que define a frequência da corrente de saída.

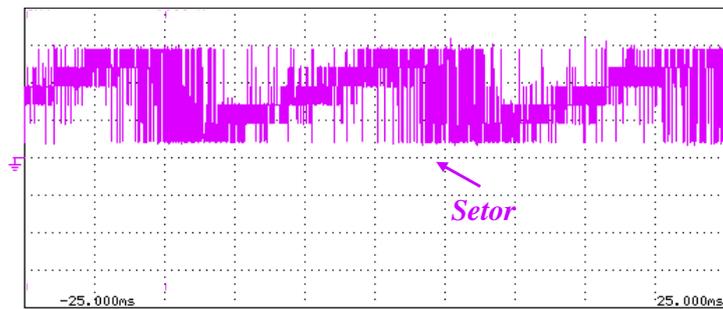


Figura 6.12 – Evolução da variável *setor* ao longo do tempo.

Como foi referido anteriormente, o CSI alterna entre os diferentes setores, em que cada setor corresponde a ligar dois IGBTs simultaneamente, mas como na prática os IGBTs não ligam nem desligam instantaneamente é necessário utilizar um tempo de sobreposição (*overlap-time*). Este tempo não foi implementado nas simulações devido à complexidade do mesmo, porém é indispensável na prática.

O tempo de sobreposição estabelecido foi de 2  $\mu$ s. Isto quer dizer que quando se troca de setor, ou seja, pelo menos o IGBT de baixo ou o IGBT de cima é trocado, ligam-se os dois IGBTs do setor selecionado, no entanto apenas passados 2  $\mu$ s os IGBTs do setor anterior são desligados, garantindo assim um tempo suficiente para que o circuito não fique aberto.

Na Figura 6.13 encontram-se as formas de onda de tensão na *gate* de dois IGBTs de cima do CSI, onde se pode observar o correto funcionamento do tempo de sobreposição de 2  $\mu$ s, quando existe uma troca de setor na técnica de modulação (do setor 1 para o setor 2).

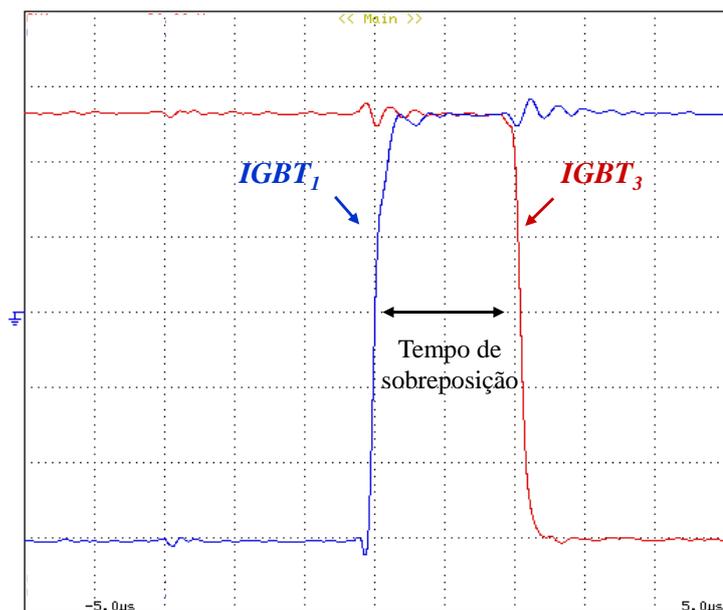


Figura 6.13 – Tensões de *gate* de dois IGBTs para verificar o tempo de sobreposição.

A utilização do tempo de sobreposição quebra a regra do CSI de não ter mais de dois IGBTs ligados ao mesmo tempo, mas isso está previsto pelo próprio fabricante, uma vez que o tempo de sobreposição é muito reduzido, quando comparado com o tempo que cada IGBT se encontra ligado num determinado setor.

Por último, para verificar o correto funcionamento da técnica de modulação, verificaram-se os sinais dos erros calculados  $e_\alpha$  e  $e_\beta$ , conforme representado na Figura 6.14.

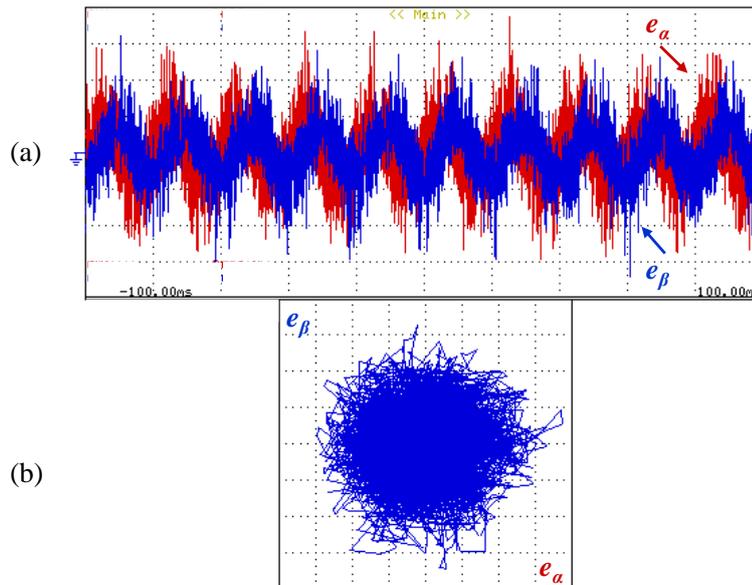


Figura 6.14 – Formas de onda dos erros  $e_\alpha$  e  $e_\beta$ : a) Ao longo do tempo; b)  $e_\beta$  em função do  $e_\alpha$ .

Pode-se observar na Figura 6.14 (b) que o vetor calculado  $[e_\alpha, e_\beta]$  encontra-se distribuído pelos vários setores de operação do CSI representados do plano  $e_\alpha, e_\beta$ , à semelhança do que se observou em simulação.

## 6.6. Seguidor do Ponto de Máxima Potência (MPPT)

Tal como foi referido anteriormente, um seguidor do ponto de máxima potência ou MPPT é usado para que seja possível retirar o máximo de potência que os painéis solares fotovoltaicos são capazes de produzir, uma vez que esta pode variar devido a diversos fatores, tais como a temperatura e a radiação solar.

Neste caso, visto que se utilizou um modelo para emular os painéis solares fotovoltaicos, esse modelo não é influenciado pela temperatura ou radiação, mas é utilizado um reóstato para simular o efeito da temperatura e radiação nos painéis solares fotovoltaicos, na medida em que é utilizado o reóstato para ajustar a corrente fornecida pela fonte, que se irá refletir na potência máxima do modelo equivalente.

Quando o sistema de controlo e consequentemente o CSI estão desligados, o barramento CC recebe os 120 V disponíveis pela fonte de tensão, no entanto a corrente fornecida é zero, uma vez que o CSI não comuta (está em aberto). À medida que se liga o sistema de controlo e o MPPT é ativado, a tensão no barramento CC desce rapidamente para metade do valor em vazio, isto é, aproximadamente 60 V, comprovando o seu correto funcionamento, uma vez que o algoritmo de MPPT ajusta o CSI para que o mesmo seja visto pelo sistema como uma resistência do mesmo valor da resistência definida pelo reóstato (como foi descrito no item 6.2).

Para verificar a atuação do algoritmo de MPPT registou-se, através das saídas da placa de DAC ligadas ao osciloscópio, a variável obtida pelo MPPT e consequente amplitude da corrente.

Na Figura 6.15 pode-se observar a variação da amplitude da corrente de saída da fase A ( $i_a$ ) com a variação da variável do MPPT ( $k_{MPPT}$ ), num período de tempo suficientemente longo para observar as variações (1 minuto e 20 segundos).

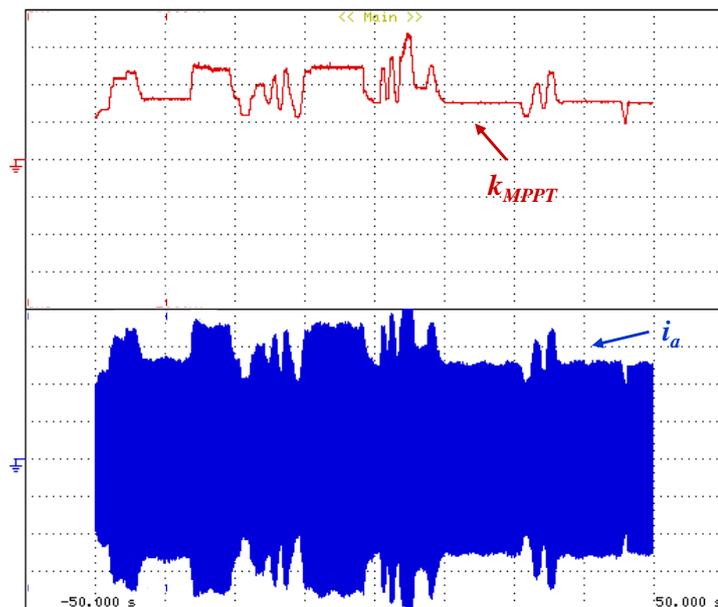


Figura 6.15 – Variação da variável do MPPT ( $k_{MPPT}$ ) e relação com a amplitude de corrente de saída do CSI ( $i_a$ ).

A escala da variável obtida pelo MPPT ( $k_{MPPT}$ ) na Figura 6.15 não é igual à escala da corrente de saída, pois foram utilizadas conversões diferentes no DSP e, consequentemente, na placa de DAC. Apesar disto, é possível observar que a amplitude da corrente de saída varia da mesma forma do que a variável do MPPT, como pretendido. Assim, pode-se concluir que o algoritmo de MPPT é capaz de ajustar o valor da amplitude da corrente de saída e a consequente potência de saída, de acordo com a variação da potência de entrada que, neste caso, é ajustada pela variação da corrente de entrada

definida pelo valor do reóstato, uma vez que a tensão no barramento CC é aproximadamente constante (60 V) graças à atuação do algoritmo de MPPT.

O algoritmo da condutância incremental utilizado permite manter o sistema a operar no ponto de máxima potência até que seja detetada alguma alteração de operação, ou seja, a variável do MPPT ( $k_{MPPT}$ ) apenas é alterada se for detetada uma variação da potência de entrada. Isto não é muito notório na Figura 6.15, devido às muitas variações que foram realizadas e ao longo período de tempo registado.

Na Figura 6.16 é possível visualizar, num intervalo de tempo reduzido, que quando a variável do MPPT assume um valor aproximadamente constante, ou seja, não foram detetadas alterações nos parâmetros de entrada e a corrente de saída também mantém amplitude constante.

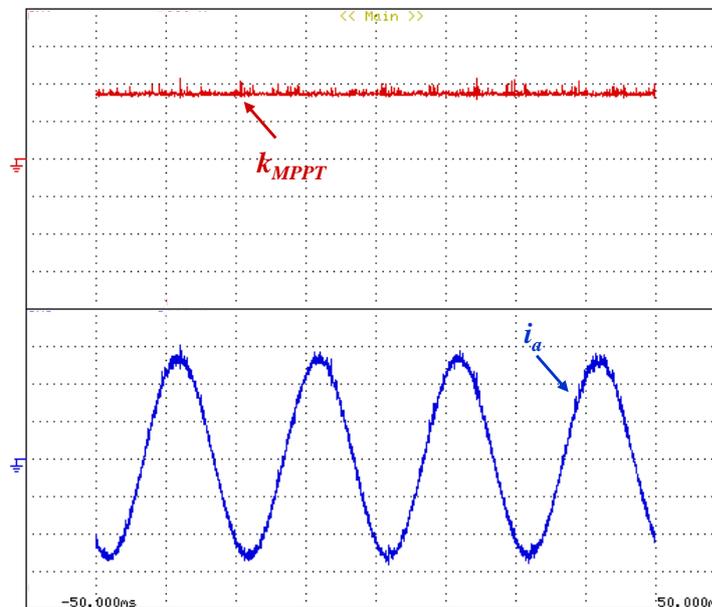


Figura 6.16 – Variável do MPPT constante ( $k_{MPPT}$ ) e respetiva amplitude de corrente de saída do CSI constante ( $i_a$ ).

Assim, o bom ajuste do algoritmo de MPPT permite tirar o máximo partido da energia de entrada que simula a energia produzida pelos painéis solares fotovoltaicos, permitindo assim obter a maior potência de saída possível, tendo em conta as perdas do sistema.

## 6.7. Braço Auxiliar de Proteção

O braço auxiliar de proteção é utilizado para garantir um caminho para a corrente do barramento CC quando o CSI é desligado por algum motivo, ou seja, quando o circuito fica aberto e é necessário dissipar a energia armazenada na bobina de forma segura.

Para garantir o correto funcionamento do braço auxiliar de proteção, foram introduzidas algumas proteções de *hardware* e de *software*. Quanto às proteções de *hardware*, foram utilizados condensadores para retardar o tempo de atuação das placas de comando quando se desliga o interruptor responsável por ativar e desativar as comutações do CSI. Estes condensadores, apresentados anteriormente na descrição das placas de comando, permitem introduzir um atraso suficiente (de alguns microssegundos) para que o DSP possa atuar devidamente de forma a ligar o braço auxiliar de proteção antes do circuito ficar aberto. É na parte da atuação do DSP que se incluem as proteções por *software*.

Em primeiro lugar, o interruptor para ligar e desligar as comutações e que consequentemente liga ou desliga o braço auxiliar de proteção, é lido por uma interrupção externa do DSP, de forma a ler o seu estado o mais rapidamente possível.

É necessário garantir que quando se desliga o interruptor das comutações, isto é, quando é enviada a ordem para ligar o braço auxiliar de proteção, não se desligam imediatamente os IGBTs do CSI, por segurança.

Na Figura 6.17 é possível verificar como é realizada a proteção para quando se envia a ordem para ligar o braço auxiliar de proteção (através respetivo IGBT). Logo que é detetada a ordem para ligar o braço auxiliar de proteção (interruptor de comutações desligado) é enviado o sinal para ligar o respetivo IGBT e apenas 10  $\mu$ s depois é enviado o sinal para desligar os restantes IGBTs do CSI, garantindo assim um tempo suficiente para ter a certeza que o braço auxiliar de proteção está ativado quando se desliga o CSI.

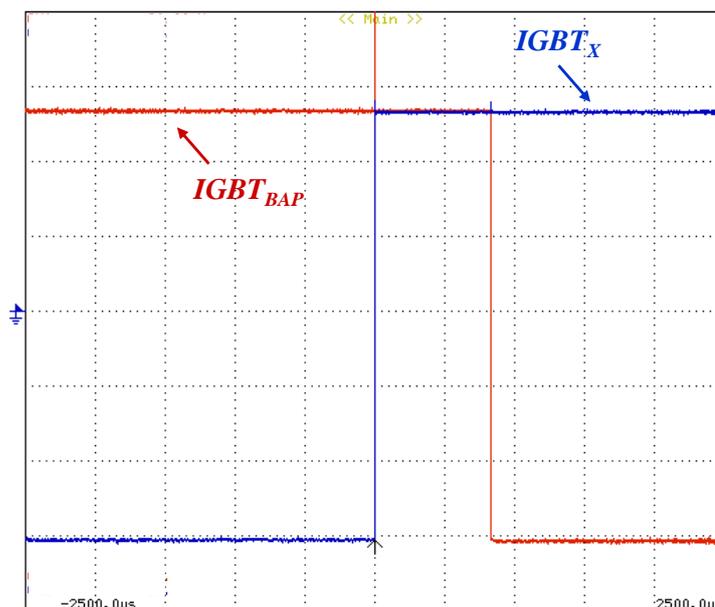


Figura 6.17 – Tempo de atraso de segurança introduzido quando se liga o IGBT do braço auxiliar de proteção ( $IGBT_{BAP}$ ) e desliga os IGBTs do CSI ( $IGBT_X$ ).

Por outro lado, quando se liga o interruptor para ativar as comutações do CSI, também é necessário ter alguns cuidados.

Em primeiro lugar, deve-se garantir que o interruptor está realmente ligado e não houve uma má leitura, por ruído, por exemplo. Para isto, é utilizada a função para fazer o *debounce* do interruptor.

Após verificar que o interruptor foi realmente ativado, são ativados os devidos IGBTs do CSI, de acordo com a técnica de modulação, e só passando algum tempo (definido) é desligado o IGBT do braço auxiliar de proteção, conforme representado na Figura 6.18.

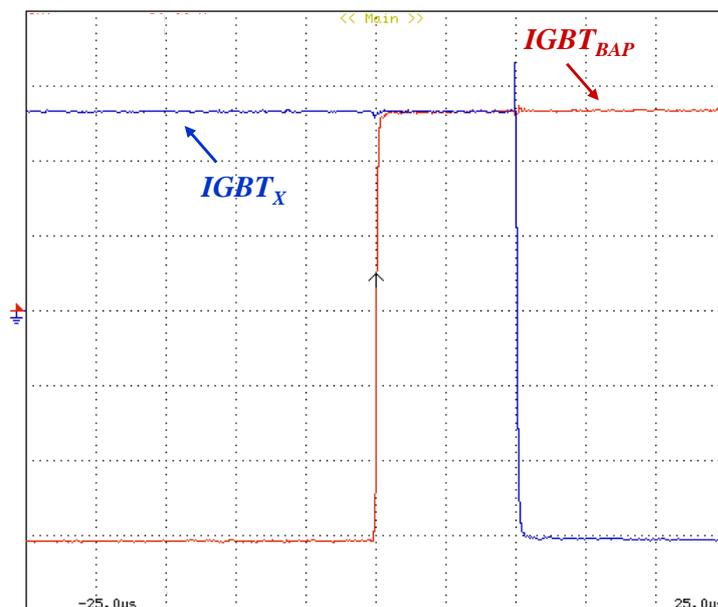


Figura 6.18 – Tempo de atraso de segurança introduzido quando se ligam as comutações e os IGBTs do CSI ( $IGBT_X$ ) e desliga o IGBT do braço auxiliar de proteção ( $IGBT_{BAP}$ ).

No caso de ligar o interruptor e desligar o braço auxiliar de proteção, o tempo de atraso é maior do que no caso de desligar, devido à importância e prioridade do mesmo. Quando se desligam as comutações do CSI o braço auxiliar deve ligar o mais rápido possível, mas quando se ligam as comutações do CSI não é importante que os devidos IGBTs liguem tão rápido, pois o CSI irá estar ligado por intervalos de tempo muito superiores e onde esse atraso de alguns milissegundos a ligar é insignificante. Assim, garante-se que realmente se pretende ligar as comutações do CSI e que o braço auxiliar de proteção pode ser desligado sem causar danos no sistema.

Por último, na Figura 6.19 é possível observar as formas de onda de corrente no barramento CC ( $I_{CC}$ ) e corrente de saída na fase A ( $i_a$ ) quando se liga o IGBT do braço auxiliar de proteção ( $IGBT_{BAP}$ ).

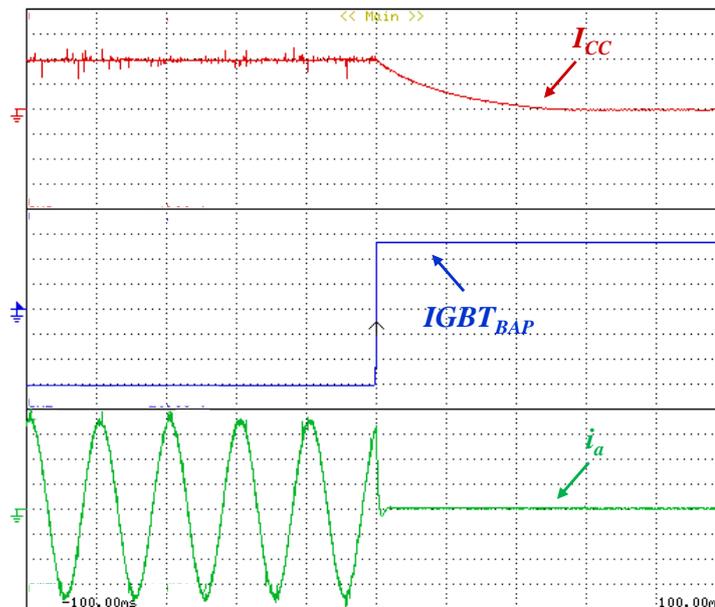


Figura 6.19 – Corrente no barramento CC ( $I_{CC}$ ) e corrente de saída na fase A ( $i_a$ ) quando se liga o IGBT do braço auxiliar de proteção ( $IGBT_{BAP}$ ).

Pode-se observar na Figura 6.19 que praticamente logo que se ativa o braço auxiliar de proteção (com o atraso de  $10 \mu\text{s}$  visto anteriormente), a corrente de saída se anula e a corrente no barramento CC vai-se dissipando lentamente na resistência do braço auxiliar de proteção ( $R_{AUX}$ ), como pretendido, evitando problemas graves que poderiam ocorrer devido à indutância do CSI. Assim comprovou-se o perfeito funcionamento do braço auxiliar de proteção, cumprindo o propósito para que foi desenvolvido.

## 6.8. Resultados Experimentais Obtidos com o Medidor da Qualidade da Energia Elétrica

Os problemas causados pela fraca qualidade da energia elétrica (QEE) podem ter grande impacto nas empresas ou mesmos nos consumidores particulares, quer devido aos custos associados, quer devido à deterioração de alguns equipamentos.

O objetivo principal do CSI é injetar na rede elétrica a corrente produzida pelos painéis solares fotovoltaicos, com a máxima eficiência possível e com a maior QEE possível. Além de se ter comprovado o correto funcionamento do CSI e de todos os restantes sistemas associados, analisaram-se as correntes produzidas pelo CSI e, conseqüentemente, a QEE associada.

Para analisar os diferentes parâmetros da QEE utilizou-se um medidor da QEE *Fluke 434*. Este aparelho permite medir vários fatores que influenciam a QEE, como os harmónicos, analisando o THD% da corrente e da tensão, potência de cada fase e potência total, entre outras funções.

Em primeiro lugar, analisaram-se as formas de onda da tensão e corrente à saída do CSI, mantendo o circuito equivalente descrito anteriormente. O *Fluke 434* apresenta também o valor eficaz (*True RMS*) para as tensões e correntes, como mostra a Figura 6.20.

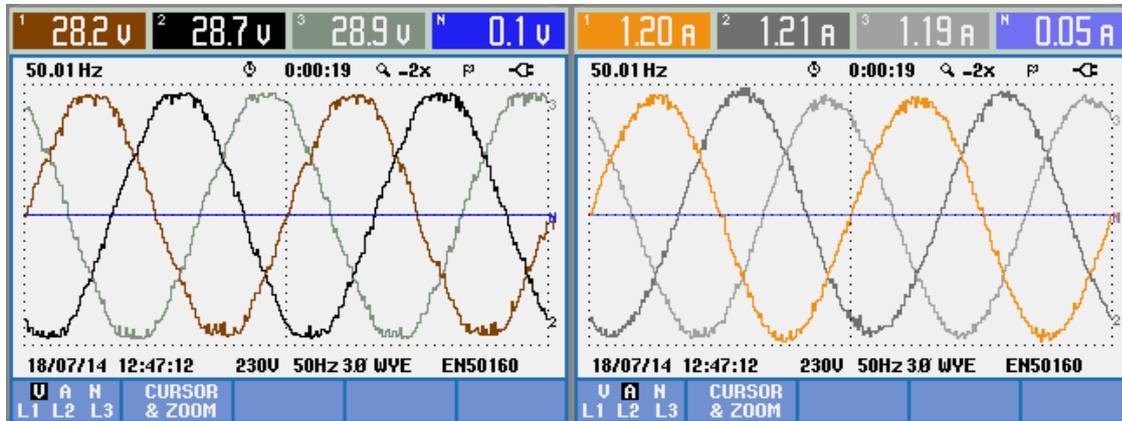


Figura 6.20 – Formas de onda de tensão e corrente à saída do CSI.

Pela análise da Figura 6.20 é notório que as correntes sintetizadas pelo CSI não são perfeitamente sinusoidais, o que se reflete na tensão da rede (medida à saída do VARIAC) que também não é perfeitamente sinusoidal, porém isso é permitido até determinados valores de THD%, de acordo com a norma portuguesa NP EN 50160 [71]. Observa-se também que a frequência das ondas de tensão e corrente encontram-se dentro dos limites definidos pela mesma norma, isto é, 1%. De seguida verificou-se o valor do THD% em relação à fundamental para as tensões e para as correntes de saída, dados pelo *Fluke 434*.

A norma portuguesa NP EN 50160 declara que o THD% máximo permitido para a tensão da rede elétrica é 8%, considerando até o harmónico de ordem 40 [71]. De acordo com a Figura 6.21, o THD% para cada uma das três tensões de saída do CSI é inferior a 3% e por isso estão de acordo com a norma.

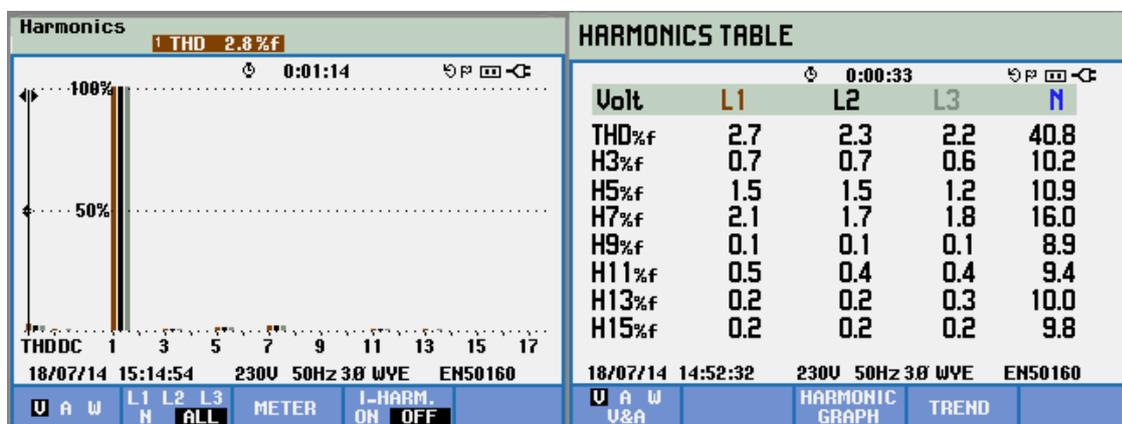


Figura 6.21 – Gráfico de THD% para as três tensões de saída do CSI e respetivos valores numéricos.

Após verificar o THD% de cada tensão de saída, procedeu-se à análise análoga do THD% de cada corrente de saída do inversor fonte de corrente.

De acordo com a Figura 6.22 o THD% para cada corrente de saída é semelhante ao THD% da tensão, isto é, inferior a 3%.

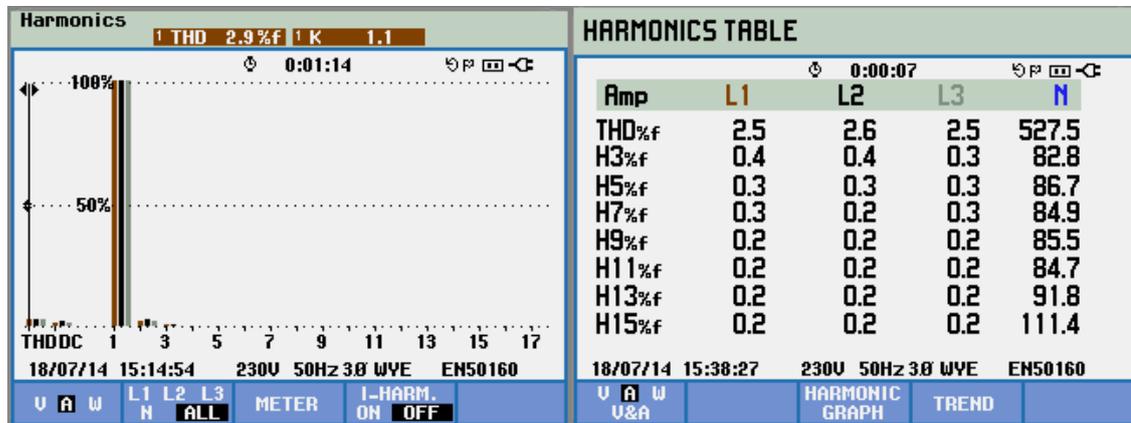


Figura 6.22 – Gráfico de THD% para as três correntes de saída do CSI e respetivos valores numéricos.

Os valores de THD% apresentados anteriormente podem oscilar ligeiramente (0,5%) devido à variação dos parâmetros do sistema de controlo que se alteram constantemente como, por exemplo, a variável do MPPT.

Para terminar a análise dos parâmetros mais importantes relativos à QEE medidos com o *Fluke 434*, analisaram-se os valores da potência para cada fase e o respetivo fator de potência, assim como a potência total, e obteve-se o resultado representado na Figura 6.23.

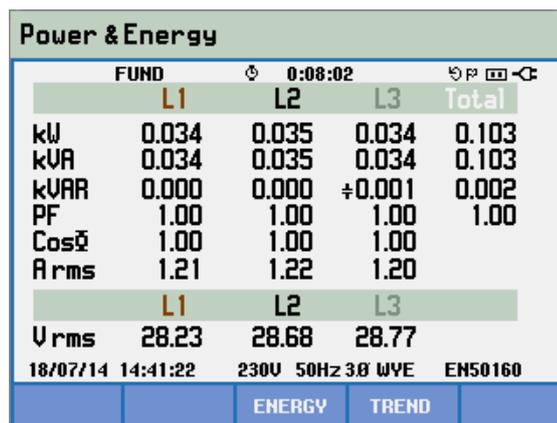


Figura 6.23 – Valores da potência, fator de potência para cada fase e potência total à saída do CSI.

De acordo com a Figura 6.23, a potência de cada fase à saída do CSI é de sensivelmente 35 W, ou seja, a potência total à saída do CSI é de cerca de 100 W, mas na entrada do CSI foi medida, com um wattímetro, uma potência de aproximadamente 140 W (tensão do barramento CC de 60 V e corrente no barramento CC ligeiramente

superior aos 2 A, considerando o limite máximo do circuito equivalente de 3 A). Isto significa que o CSI apresenta uma eficiência de aproximadamente 70%. Esta eficiência não é superior principalmente devido às perdas do CSI, nomeadamente nos semicondutores. Este valor de eficiência deve-se ao facto de o CSI não operar à potência nominal para o qual foi projetado. Assim, se aumentasse o valor da corrente e consequentemente o valor da potência de saída, as perdas em relação à potência seriam inferiores, o que iria conduzir a uma eficiência superior. Apesar disto, não foi possível aumentar a corrente do CSI devido às limitações do modelo para emular os painéis solares fotovoltaicos (limitado a 3 A no barramento CC).

Na Figura 6.23 pode-se observar também que o fator de potência (PF) é unitário, assim como o  $\cos\varphi$  (DPF), indicando que não existe qualquer desfasamento entre as tensões e as correntes de cada fase, como pretendido.

Outra forma de analisar o desfasamento entre a tensão e a corrente é pela análise dos diagramas fasoriais que o *Fluke 434* consegue esboçar, representados na Figura 6.24.

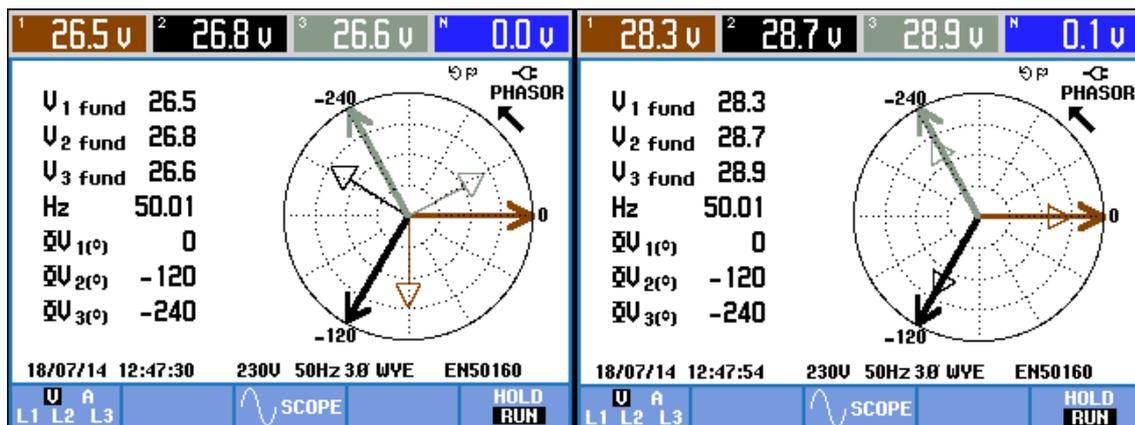


Figura 6.24 – Diagrama fasorial das tensões e correntes antes de ligar o CSI (à esquerda) e depois de ligar o CSI (à direita).

Pelos diagramas fasoriais da Figura 6.24 pode-se observar que antes de ligar o CSI existe um desfasamento entre as correntes e as tensões de cada fase (apesar de ser uma corrente residual proveniente dos filtros passivos), porém quando se liga o CSI as correntes ficam perfeitamente em fase com as respetivas tensões.

## 6.9. Conclusões

Neste capítulo foram apresentados todos os resultados experimentais relevantes para comprovar o correto funcionamento do inversor fonte de corrente em sistemas solares fotovoltaicos, com base no protótipo laboratorial desenvolvido no âmbito desta dissertação.

Para registar os resultados utilizou-se um osciloscópio *Yokogawa DL708E*, cujos canais foram ligados a pontos relevantes do circuito (circuito de *drive* de IGBT, barramento CC, etc.) e às saídas da placa de DAC.

Devido às limitações de *hardware*, explicadas neste capítulo, não foi possível registar os resultados com os valores de tensão e corrente nominais quer do barramento CC, quer da rede elétrica. Os resultados foram então registados com uma tensão do barramento CC de aproximadamente 60 V (com o CSI ligado) e uma corrente no barramento CC de cerca de 2 A. Por sua vez, foi utilizado um VARIAC para baixar a tensão da rede para valores aceitáveis, considerando os valores do barramento CC. Apesar de estes valores serem notoriamente mais baixos do que os exibidos nas simulações computacionais, foi possível analisar e constatar o princípio de funcionamento do CSI, de todo o *hardware* associado e respetivo sistema de controlo, incluindo o funcionamento da malha de captura de fase (PLL), técnica de modulação e seguidor de máxima potência (MPPT). De todo o sistema testado, o único que poderia necessitar de ajustes adicionais para diferentes valores de tensão no barramento CC e na rede elétrica seria o algoritmo de MPPT, mais especificamente nos seus valores de incremento e decremento.

Por fim, foi feita uma análise à qualidade da energia elétrica (QEE), considerando a norma portuguesa relativamente à mesma, mais especificamente, em relação ao valor máximo do THD% da tensão. Para isto, utilizou-se um medidor da QEE da *Fluke*, modelo 434, e foram registados os fatores mais relevantes da QEE, tais como: harmónicos de tensão e corrente (analisando os respetivos THD), fator de potência, potência de saída do CSI, entre outros. Com esta análise à QEE conclui-se que o CSI funciona bem e produz correntes que se enquadram na legislação em vigor relativamente às normas de QEE.



# CAPÍTULO 7

## Conclusões e Trabalho Futuro

### 7.1. Conclusões

O trabalho desenvolvido no âmbito desta dissertação consistiu na implementação de um inversor fonte de corrente (CSI) e do respetivo sistema de controlo para fazer a interface entre painéis solares fotovoltaicos e a rede elétrica. Apesar de grande parte das aplicações para interface entre painéis solares fotovoltaicos e a rede elétrica utilizarem inversores fonte de tensão (VSI), nesta dissertação utilizou-se o inversor fonte de corrente (CSI), uma vez que este consegue ser superior ao VSI em certos aspetos tais como a maior fiabilidade, a maior robustez e o facto de necessitar de um valor inferior para a tensão do barramento CC. Por outro lado, o CSI apresenta algumas desvantagens em relação ao VSI tais como o peso superior, em grande parte devido à bobina do barramento CC de grandes dimensões, e apresenta um custo superior. Um dos objetivos desta dissertação consistiu em tirar o máximo partido das vantagens associadas ao CSI e tentar reduzir as suas desvantagens, sendo este o ponto de partida para se analisarem as vantagens da sua aplicação em sistemas solares fotovoltaicos.

Para cumprir os objetivos propostos, este trabalho envolveu uma pesquisa e estudo dos conceitos, assim como um planeamento e divisão das tarefas em diferentes fases.

A energia solar fotovoltaica é uma fonte de energia limpa e renovável que é aproveitada a partir dos painéis solares fotovoltaicos e, como tudo, o seu aproveitamento apresenta vantagens e desvantagens, descritas nesta dissertação. Apesar disto, conclui-se que as vantagens inerentes aos sistemas solares fotovoltaicos superam as desvantagens, uma vez que as principais desvantagens como o baixo rendimento e o investimento inicial elevado nos painéis solares fotovoltaicos poderão ser ultrapassados com a evolução da tecnologia e a eletrónica associada aos sistemas solares fotovoltaicos.

Tendo em conta o inversor selecionado e considerando que outro objetivo desta dissertação foi minimizar o custo, peso e volume associados ao sistema, dispensou-se o uso de um conversor CC-CC, projetando-se o CSI para ser ligado diretamente a um

conjunto de painéis solares fotovoltaicos com valor de tensão suficientemente elevado para tal.

Ainda com a finalidade de reduzir o custo, desenvolveu-se e otimizou-se o sistema de controlo. Foi necessário desenvolver uma técnica de modulação que melhor se adequava ao inversor de forma a otimizar o mesmo, com base nas técnicas de modulação estudadas. Para tal, desenvolveu-se uma técnica de modulação híbrida, baseada em modulação de espaço de vetores e amostragem periódica. Foi necessário utilizar uma malha de captura de fase (PLL), uma vez que se pretende sincronismo entre os sinais de corrente na saída do inversor e a tensão da rede, garantindo o fator de potência unitário que é importante para manter a qualidade da energia elétrica. Para finalizar o sistema de controlo, uma vez que se dispensou qualquer tipo de conversor CC-CC, foi necessário seleccionar um algoritmo de seguidor do ponto de máxima potência (MPPT) para implementar no próprio inversor, tendo em conta as necessidades do sistema.

Além de projetar e implementar o sistema de controlo, foram também projetados todos os elementos do circuito de potência. Em primeiro lugar foi projetado e simulado o comportamento do barramento CC, definindo o conjunto de painéis solares fotovoltaicos necessários, assim como o valor da bobina e condensador do barramento CC. O bom dimensionamento dos elementos do barramento CC foi importante para garantir uma corrente e uma tensão o mais constantes possíveis, para que o CSI pudesse operar nas melhores condições possíveis. De seguida procedeu-se ao cálculo dos elementos para os filtros passivos, necessários para filtrar as correntes de saída do inversor.

Para a implementação do circuito de potência foi adaptado o *hardware* de um inversor fonte de corrente trifásico e foram também aproveitadas algumas placas do sistema de controlo do mesmo, já existentes no laboratório do GEPE. Apesar disto, foi também desenvolvido, testado e implementado novo *hardware*.

O algoritmo de controlo desenvolvido foi implementado em linguagem C no DSP TMS320F28335 da *Texas Instruments*, capaz de satisfazer as necessidades do sistema. Foi possível utilizar o DSP para controlar o CSI como pretendido e ainda para analisar algumas variáveis do sistema, essenciais para verificar o funcionamento do CSI e para possibilitar o registo dos resultados obtidos.

A fase de implementação do sistema trouxe novos problemas práticos que não tinham sido considerados até essa fase e, por isso, essa fase permitiu que se desenvolvessem conhecimentos de eletrónica e programação essenciais, e que muito poucas vezes são consideradas na formulação teórica.

Para finalizar, foram registados os resultados que comprovam o funcionamento do CSI, onde foi feita uma análise à qualidade da energia elétrica (QEE), considerando a norma portuguesa relativamente à mesma. Para isto, utilizou-se um medidor da QEE da *Fluke*, modelo 434, e foram registados os fatores mais relevantes da QEE (THD%, fator de potência, etc.), onde se conclui que o CSI funciona devidamente.

De um modo geral, conclui-se que o sistema de controlo e o *hardware* de potência desenvolvidos, apesar de terem sido testados nas condições descritas para emular o comportamento do sistema real, foram devidamente validados. Pode-se concluir que o CSI é portanto uma boa alternativa ao VSI no caso dos sistemas solares fotovoltaicos, particularmente para um conjunto elevado de painéis solares fotovoltaicos (acima de 10), onde os benefícios excedem os custos mais facilmente.

## 7.2. Sugestões de Trabalhos Futuros

Devido às limitações de material e às condições de segurança não foi possível testar o sistema para as condições nominais, uma vez que seria necessário um conjunto elevado de painéis solares fotovoltaicos e também trabalhar com níveis de tensão, corrente e, conseqüentemente, potência mais elevados.

Este projeto tem ainda uma capacidade de evolução, na medida em que falta testar o mesmo para uma maior potência, de acordo com o dimensionamento teórico, isto é, para as condições nominais propostas e, se possível, utilizando painéis solares fotovoltaicos ligados ao barramento CC do inversor em vez do circuito de emulação dos mesmos utilizado nesta dissertação.

Como trabalho futuro, poderiam também ser efetuados mais alguns ajustes no *hardware* ou mesmo no *software* para tentar reduzir ainda mais os problemas de ruído e aumentar a eficiência do sistema, assim como seria benéfico juntar todo o *hardware* numa única estrutura, de forma a facilitar o transporte, garantir a integridade das ligações e garantir a segurança do sistema. Para isto, à estrutura existente deveria ser adicionado um compartimento para a bobina do barramento CC e os únicos contatos com o exterior da caixa deveriam ser apenas através de dois conectores, afixados num dos lados da estrutura, para ligar os painéis solares fotovoltaicos (ou circuito de emulação) e três conectores, afixados também num lado da estrutura, para ligar as saídas do CSI à rede elétrica.

Além das alterações na estrutura principal, poderia também ser adicionada uma ventoinha num lado do dissipador, de modo a arrefecer melhor os semicondutores da

placa do CSI que certamente iria aquecer mais operando com maiores valores de tensão e corrente.

As placas do sistema de controlo também poderiam ser reduzidas e acomodadas numa nova placa de menores dimensões, excluindo as funcionalidades das mesmas que não são necessárias. No caso de refazer a placa do inversor, poderiam ser substituídos os IGBTs e os díodos em série por RB-IGBTs.

Em relação ao *software*, poderiam ser testadas outras técnicas de modulação, assim como outros algoritmos de MPPT, de forma a comparar com os resultados obtidos e tentar melhorar a eficiência do sistema.

Para finalizar, poderia ser feito um estudo comparativo mais intensivo entre a topologia com o CSI desenvolvida e uma topologia com o VSI, analisando com mais detalhe as diferenças como, por exemplo, ao nível da eficiência e do custo.

## Referências

- [1] The Shift Project Data Portal, “Electricity Production from All Energy Sources in 2011,” 2012. [Online]. Disponível em: <http://www.tsp-data-portal.org/Breakdown-of-Electricity-Generation-by-Energy-Source>. [Acedido em: 24-Jan-2014].
- [2] Renew Economy, “How Solar Module Prices Could Fall to 25c/watt,” 2013. [Online]. Disponível em: <http://reneweconomy.com.au/2013/citigroup-how-solar-module-prices-could-fall-to-25cwatt-41384>. [Acedido em: 30-Nov-2013].
- [3] NASA Science, “The Edge of Sunshine,” 2002. [Online]. Disponível em: [http://science1.nasa.gov/science-news/science-at-nasa/2002/08jan\\_sunshine/](http://science1.nasa.gov/science-news/science-at-nasa/2002/08jan_sunshine/). [Acedido em: 30-Nov-2013].
- [4] The Guardian, “Is Solar Power a Bright Investment?,” 2010. [Online]. Disponível em: <http://www.theguardian.com/money/2010/feb/06/solar-power-bright-investment>. [Acedido em: 30-Nov-2013].
- [5] C. Photong, C. Klumpner, e P. Wheeler, “Evaluation of Single-Stage Power Converter Topologies for Grid-Connected Photovoltaics,” *IEEE*, vol. 1, pp. 1161–1168, 2010.
- [6] M. Mohr e F. W. Fuchs, “Comparison of Three Phase Current Source Inverters and Voltage Source Inverters Linked with DC to DC Boost Converters for Fuel Cell Generation Systems,” *IEEE*, pp. 1–10, 2005.
- [7] J. R. Espinoza e G. Joós, “A Current-Source-Inverter-Fed Induction Motor Drive System with Reduced Losses,” *IEEE Transactions on Industry Applications*, vol. 34, no. 4, pp. 796–805, 1998.
- [8] A. Shehada e A. R. Beig, “An Improved CSI Fed Induction Motor Drive,” *International Journal of Electrical Power & Energy Systems*, vol. 46, pp. 26–35, Mar. 2013.
- [9] T. Noguchi e Suroso, “A New Three-level Current-source PWM Inverter and its Application for Grid Connected Power Conditioner,” *Energy Conversion and Management*, vol. 51, no. 7, pp. 1491–1499, Jul. 2010.
- [10] K. Shinoharai e S. Nonaka, “Stability Improvement of a Current Source Inverter-Induction Motor Drive System,” *Automatica*, vol. 23, no. 2, pp. 161–173, 1987.
- [11] S.-H. Lee, S.-G. Song, S.-J. Park, C.-J. Moon, e M.-H. Lee, “Grid-connected Photovoltaic System Using Current-source Inverter,” *Elsevier Solar Energy*, vol. 82, no. 5, pp. 411–419, Maio 2008.
- [12] National Energy Education Development Project, “Photovoltaics Student Guide,” pp. 1–12, 2010.
- [13] Futuro Solar, “Vantagens e Desvantagens da Energia Solar Fotovoltaica,” 2010. [Online]. Disponível em: <http://simnospodemos.webs.com/vantagensdesvantagens.htm>. [Acedido em: 30-Nov-2013].
- [14] Midwest Research Institute, *Basic Photovoltaic Principles and Methods*. Technical Information Office, 1982, pp. 1–69.
- [15] International Renewable Energy Agency, “Solar Photovoltaics,” vol. 1, no. 4/5, pp. 1–45, 2012.

- [16] E. Lorenzo, *Solar Electricity: Engineering of Photovoltaic Systems*. Earthscan Publications Ltd., 1994, pp. 78–93.
- [17] T. Ikegami, T. Maezono, F. Nakanishi, Y. Yamagata, e K. Ebihara, “Estimation of Equivalent Circuit Parameters of PV Module and its Application to Optimal Operation of PV System,” *Elsevier Solar Energy Materials and Solar Cells*, vol. 67, no. 1–4, pp. 389–395, Mar. 2001.
- [18] E. Rodrigues, R. Melício, V. Mendes, e J. Catalão, “Simulation of a Solar Cell considering Single-Diode Equivalent Circuit Model Key Words,” *International Conference on Renewable Energies and Power Quality*, vol. 1, pp. 1–5, 2013.
- [19] V. J. Fesharaki, M. Dehghani, e J. J. Fesharaki, “The Effect of Temperature on Photovoltaic Cell Efficiency,” *1st International Conference on Emerging Trends in Energy Conservation*, pp. 1–6, 2011.
- [20] M. Zdravkovic, A. Vasi, C. Dolicanin, K. Stankovic, e P. Osmokrovic, “Temperature Effects on Photovoltaic Components,” *Scientific Publications of the State University of Novi Pazar*, vol. 1, no. 1, pp. 29–36, 2009.
- [21] H. Akagi, Y. Kanazawa, A. Nabae, “Generalized Theory of the Instantaneous Reactive Power in Three-Phase Circuits,” *IPEC’83 - Int. Power Electronics Conf., Tokyo, Japan*, pp. 1375–1386, 1983.
- [22] V. M. Fthenakis, “Life Cycle Impact Analysis of Cadmium in CdTe PV Production,” *Renewable and Sustainable Energy Reviews*, vol. 8, no. 4, pp. 303–334, Ago. 2004.
- [23] N. M. Pearsall e R. Hill, “Photovoltaic Modules, Systems and Applications,” in *Clean Electricity from Photovoltaics*, 2001, pp. 1–42.
- [24] Samlexsolar, “The Difference Between Solar Cell, Module & Array,” 2014. [Online]. Disponível em: <http://www.samlexsolar.com/learning-center/solar-cell-module-array.aspx>. [Acedido em: 30-Set-2014].
- [25] PVEducation, “Bypass Diodes.” [Online]. Disponível em: <http://pveducation.org/pvcdrom/modules/bypass-diodes>. [Acedido em: 30-Set-2014].
- [26] Florida Solar Energy Center, “Types of PV Systems,” 2007. [Online]. Disponível em: [http://www.fsec.ucf.edu/en/consumer/solar\\_electricity/basics/types\\_of\\_pv.htm](http://www.fsec.ucf.edu/en/consumer/solar_electricity/basics/types_of_pv.htm). [Acedido em: 23-Jan-2014].
- [27] M. Zeman, “Photovoltaic Systems,” in *Solar Cells*, 2012, pp. 1–9.
- [28] Florida Solar Energy Center, “How a PV System Works,” 2007. [Online]. Disponível em: [http://www.fsec.ucf.edu/en/consumer/solar\\_electricity/basics/how\\_pv\\_system\\_works.htm](http://www.fsec.ucf.edu/en/consumer/solar_electricity/basics/how_pv_system_works.htm). [Acedido em: 23-Jan-2014].
- [29] F. Fiedler e A. López, “Evaluation of a Micro PV-Wind Hybrid System in Nordic Climate Conditions,” *5th European Conference PV-Hybrid and Mini-Grid*, vol. 1, pp. 1–8, 2009.
- [30] R. Pecan, M. Salim, e M. Timmerman, “A Hybrid Solar-Wind Power Generation System as an Instructional Resource for Industrial Technology Students,” *Journal of Industrial Technology*, vol. 16, no. 3, pp. 1–7, 2000.

- [31] T. Messo, J. Jokipii, J. Puukko, e T. Suntio, "Determining the Value of DC-Link Capacitance to Ensure Stable Operation of a Three-Phase Photovoltaic Inverter," *IEEE Transactions on Power Electronics*, vol. 29, no. 2, pp. 665–673, 2014.
- [32] N. Mohan, T. Undeland, e W. Robbins, *Power Electronics: Converters, Applications and Design*, Second Edi. Wiley, 1995, pp. 200–248.
- [33] M. H. Rashid, *Power Electronics Handbook*. 2001, pp. 199–269.
- [34] B. Sahan, A. Notholt-vergara, A. Engler, e P. Zacharias, "Development of a Single-Stage Three-Phase PV Module Integrated Converter," *2007 European Conference on IEEE Power Electronics and Applications*, vol. 1, pp. 1–11, 2007.
- [35] J. W. Dixon, S. Tepper, e L. Morán, "Analysis and Evaluation of Different Modulation Techniques for Active Power Filters," *IEEE*, vol. 2, pp. 894–900, 1994.
- [36] S. Huang, D. C. Pham, K. Huang, e S. Cheng, "Space Vector PWM Techniques for Current and Voltage Source Converters: A Short Review," *IEEE*, vol. 1, pp. 1–6, 2012.
- [37] Q. Zeng e L. Chang, "Study of Advanced Current Control Strategies for Three-Phase Grid-Connected PWM Inverters for Distributed Generation," *IEEE Conference on Control Applications*, vol. 1, pp. 1311–1316, 2005.
- [38] D. O. Neacsu, "Space Vector Modulation - An Introduction," *IECON'01: The 27th Annual Conference of the IEEE Industrial Electronics Society*, vol. 1, pp. 1583–1592, 2001.
- [39] Wikipedia, "Delta modulation." [Online]. Disponível em: [http://en.wikipedia.org/wiki/Pulse-width\\_modulation](http://en.wikipedia.org/wiki/Pulse-width_modulation). [Acedido em: 23-Set-2014].
- [40] B. Exposto, J. G. Pinto, D. Pedrosa, V. Monteiro, H. Gonçalves, e J. L. Afonso, "Current-Source Shunt Active Power Filter with Periodic-Sampling Modulation Technique," *38th Annual Conference of the IEEE Industrial Electronics Society*, vol. 1, pp. 1274–1279, 2012.
- [41] S. Golestan, M. Monfared, F. D. Freijedo, e J. M. Guerrero, "Design and Tuning of a Modified Power-Based PLL Conditioning Systems," *IEEE Transactions on Industry Applications*, vol. 27, no. 8, pp. 3639–3650, 2012.
- [42] T. Thacker, D. Boroyevich, R. Burgos, e F. Wang, "Phase-Locked Loop Noise Reduction via Phase Detector Implementation for Single-Phase Systems," *IEEE Transactions on Industrial Electronics*, vol. 58, no. 6, pp. 2482–2490, Jun. 2011.
- [43] F. M. Gardner, *Phaselock Techniques*. 2005, pp. 1–65.
- [44] L. G. B. Rolim, D. R. da Costa, e M. Aredes, "Analysis and Software Implementation of a Robust Synchronizing PLL Circuit Based on the pq Theory," *IEEE Transactions on Industrial Electronics*, vol. 53, no. 6, pp. 1919–1926, Dez. 2006.
- [45] R. A. Cullen, "What is Maximum Power Point Tracking (MPPT) and How Does it Work?," *Blue Sky Energy*, vol. 1, pp. 1–2, 2010.
- [46] Y. Chen, K. Smedley, e J. Brouwer, "A Cost-effective Three-phase Grid-connected Inverter with Maximum Power Point Tracking," *IEEE*, vol. 1, pp. 995–1000, 2006.
- [47] D. P. Hohm e M. E. Ropp, "Comparative Study of Maximum Power Point Tracking Algorithms," *Progress in Photovoltaics: Research and Applications*, vol. 11, no. 1, pp. 47–62, Jan. 2003.

- [48] M. Routimo, M. Salo, e H. Tuusa, “Comparison of Voltage-Source and Current-Source Shunt Active Power Filters,” *IEEE Transactions on Power Electronics*, vol. 22, no. 2, pp. 636–643, 2007.
- [49] J.-A. Jiang, T.-L. Huang, Y.-T. Hsiao, e C.-H. Chen, “Maximum Power Tracking for Photovoltaic Power Systems,” *Tamkang Journal of Science and Engineering*, vol. 8, no. 2, pp. 147–153, 2005.
- [50] K. S. Tey e S. Mekhilef, “Modified Incremental Conductance MPPT Algorithm to Mitigate Inaccurate Responses Under Fast-changing Solar Irradiation Level,” *Elsevier Solar Energy*, vol. 101, pp. 333–342, Mar. 2014.
- [51] Z. Yan, L. Fei, Y. Jinjun, e D. Shanxu, “Study on Realizing MPPT by Improved Incremental Conductance Method with Variable Step-size,” *IEEE*, vol. 1, pp. 547–550, 2008.
- [52] F. Kazan, S. Karaki, R. Jabr, e M. Mansour, “Maximum Power Point Tracking Using Ripple Correlation and Incremental Conductance,” *2012 47th International Universities Power Engineering Conference (UPEC)*, vol. 1, pp. 1–6, Set. 2012.
- [53] S. R. Nandurkar e M. Rajeev, “Design and Simulation of Three Phase Inverter for Grid Connected Photovoltaic Systems,” *Third Biennial National Conference NCNTE-2012*, vol. 1, pp. 80–83, 2012.
- [54] C. R. Bush e B. Wang, “A Single-Phase Current Source Solar Inverter With Reduced-Size DC Link,” *2009 IEEE Energy Conversion Congress and Exposition*, vol. 1, pp. 54–59, Set. 2009.
- [55] F. W. Fuchs e A. Kloenne, “DC Link and Dynamic Performance Features of PWM IGBT Current Source Converter Induction Machine Drives with Respect to Industrial Requirements,” *The 4th International Power Electronics and Motion Control Conference*, vol. 3, pp. 1393 – 1398, 2004.
- [56] B. Sahan, A. N. Vergara, N. Henze, A. Engler, e P. Zacharias, “A Single-Stage PV Module Integrated Converter Based on a Low-Power Current-Source Inverter,” *IEEE Transactions on Industry Applications*, vol. 55, no. 7, pp. 2602–2609, 2008.
- [57] B. Exposto, H. Carneiro, C. Couto, e J. L. Afonso, “Simulations of a Current-Source Shunt Active Power Filter with Carrier- Based PWM and Periodic Sampling Modulation Techniques,” *14th European Conference on Power Electronics and Applications*, vol. 1, pp. 1–8, 2011.
- [58] B. Exposto, “Filtro Activo Paralelo com Inversor do Tipo Fonte de Corrente,” Universidade do Minho, 2010.
- [59] F. Pinto, “Desenvolvimento de um Filtro Ativo Paralelo com CSI e Controlo de Corrente no Barramento CC,” Universidade do Minho, 2013.
- [60] Murata Power Solutions, “Datasheet da Fonte Isolada de Tensão MEV1D1515SC.” [Online]. Disponível em: [http://www.murata-ps.com/datasheet?http://www.murata-ps.com/data/power/ncl/kdc\\_mev.pdf](http://www.murata-ps.com/datasheet?http://www.murata-ps.com/data/power/ncl/kdc_mev.pdf). [Acedido em: 20-Jun-2014].
- [61] Avago Technologies, “Datasheet do Optoacoplador ACPL-J313.” [Online]. Disponível em: <http://www.avagotech.com/docs/AV02-0156EN>. [Acedido em: 20-Jun-2014].
- [62] Fairchild Semiconductor, “Datasheet do IGBT FGA25N120ANTD.” [Online]. Disponível em: <http://www.fairchildsemi.com/ds/FG/FGA25N120ANTD.pdf>. [Acedido em: 20-Jun-2014].

- [63] Ixys, “Datasheet do Díodo DSEP 29-12A.” [Online]. Disponível em: <http://ixdev.ixys.com/DataSheet/DSEP29-12A.pdf>. [Acedido em: 20-Jun-2014].
- [64] Littelfuse, “Datasheet do Varistor V660LA50AP.” [Online]. Disponível em: [http://www.littelfuse.com/~media/electronics/datasheets/varistors/littelfuse\\_varistor\\_la\\_datasheet.pdf.pdf](http://www.littelfuse.com/~media/electronics/datasheets/varistors/littelfuse_varistor_la_datasheet.pdf.pdf). [Acedido em: 20-Jun-2014].
- [65] Semikron, “Datasheet do Dissipador KL-285(P3)/300mm,” 2005. [Online]. Disponível em: <http://www.semikron.com/dl/service-support/downloads/download/semikron-datasheet-p-3-ps503012.pdf>. [Acedido em: 20-Jun-2014].
- [66] U.S. Navy Bureau of Naval Personnel Training Publications Division, *Basic Electricity*. Hemus, 2002, pp. 255–257.
- [67] Texas Instruments, “Datasheet do DSP TMS320F28335,” 2012. [Online]. Disponível em: <http://www.ti.com/lit/ds/sprs439m/sprs439m.pdf>. [Acedido em: 20-Jun-2014].
- [68] LEM, “Datasheet do Sensor de Tensão LV 25-P.” [Online]. Disponível em: [http://www.lem.com/docs/products/lv\\_25-p.pdf](http://www.lem.com/docs/products/lv_25-p.pdf). [Acedido em: 20-Jun-2014].
- [69] LEM, “Datasheet do Sensor de Corrente LA 100-P.” [Online]. Disponível em: [http://www.lem.com/docs/products/la\\_100-p\\_sp13\\_e.pdf](http://www.lem.com/docs/products/la_100-p_sp13_e.pdf). [Acedido em: 20-Jun-2014].
- [70] Maxim, “Datasheet do ADC MAX1320.” [Online]. Disponível em: <http://www.datasheetarchive.com/dlmain/Datasheets-18/DSA-343849.pdf>. [Acedido em: 20-Jun-2014].
- [71] J. Martins, C. Couto, e J. L. Afonso, “Qualidade de Energia Eléctrica,” 3<sup>o</sup> Congresso Luso-Moçambicano de Engenharia – CLME’2003, vol. 1, pp. 219–231, 2003.