Universidade do Minho
Escola de Engenharia

Tiago Sousa Soares

Desenvolvimento de um Conversor CA-CC Trifásico *Full-Bridge* para um Carregador de Baterias de Veículos Elétricos

outubro de 2025

Universidade do Minho
Escola de Engenharia

Tiago Sousa Soares

Desenvolvimento de um Conversor CA-CC Trifásico *Full-Bridge* para um Carregador de Baterias de Veículos Elétricos

Dissertação de Mestrado
Engenharia Eletrónica Industrial e Computadores

Trabalho realizado sob orientação do
Professor Doutor Vítor Monteiro

e coorientação do
Professor Doutor João Luiz Afonso

outubro de 2025

DIREITOS DE AUTOR E CONDIÇÕES DE UTILIZAÇÃO DO TRABALHO POR TERCEIROS

Este é um trabalho académico que pode ser utilizado por terceiros desde que respeitadas as regras e boas práticas internacionalmente aceites, no que concerne aos direitos de autor e direitos conexos.

Assim, o presente trabalho pode ser utilizado nos termos previstos na licença abaixo indicada.

Caso o utilizador necessite de permissão para poder fazer um uso do trabalho em condições não previstas no licenciamento indicado, deverá contactar o autor, através do RepositóriUM da Universidade do Minho.

Licença concedida aos utilizadores deste trabalho



Atribuição-NãoComercial-SemDerivações
CC BY-NC-ND

https://creativecommons.org/licenses/by-nc-nd/4.0/

Agradecimentos

Ao longo do desenvolvimento desta dissertação e, de forma ainda mais ampla, ao longo de todo o meu percurso académico, tive o privilégio e a sorte de contar com a ajuda, o incentivo e o apoio de pessoas verdadeiramente especiais, sem as quais este caminho, repleto de desafios, não teria sido possível.

Desejo expressar o meu profundo agradecimento ao Professor Doutor Vítor Monteiro, meu orientador, pelas constantes palavras de motivação, pela preocupação genuína com o meu bem-estar pessoal e académico, pelos valiosos conselhos transmitidos e pelo apoio incansável ao longo do meu percurso, e ao Professor Doutor João Luiz Afonso, meu coorientador, pela atenta revisão do presente documento.

Aos meus pais, não há palavras que consigam traduzir verdadeiramente o que sinto. Foram cinco anos de um esforço imenso, de sacrifícios diários e de um amor incondicional que nunca vacilou. Obrigado por acreditarem em mim, mesmo quando duvidei de mim próprio, por cada gesto de apoio e por cada renúncia feita, tantas vezes em silêncio, para que eu pudesse estudar longe de casa e seguir este caminho. Sei bem o quanto lutaram, o quanto trabalharam e o quanto abdicaram dos vossos próprios confortos e sonhos para que eu pudesse alcançar os meus. O vosso esforço, não apenas financeiro, mas também emocional e humano, foi o alicerce de tudo o que conquistei. Esta vitória é tão vossa quanto minha. Tudo o que sou e tudo o que alcancei devo, acima de tudo, a vocês. A vocês, o meu maior obrigado! À minha namorada, em especial, o meu mais sincero obrigado por todas as horas de paciência, por tudo o que abdicaste para me ajudar e por estares sempre presente, mesmo quando o tempo e o cansaço me afastavam. Obrigado por todas as palavras, por compreenderes as minhas ausências, por acreditares em mim, mesmo nos momentos em que eu duvidava, e por estares sempre ao meu lado. A todos os meus colegas e amigos do GEPE, agradeço toda a ajuda prestada. Em especial, ao Pedro Pereira, pela insistência, motivação e pelas palavras que tantas vezes me fizeram acreditar mais em mim e continuar quando o cansaço falava mais alto, ao Pedro Brito, pelos conselhos assertivos, dedicação e preocupação em ajudar-me, mesmo com o seu próprio trabalho a concluir, ao Engenheiro Sérgio Coelho, pela partilha de conhecimento, pela disponibilidade e pela forma como, mesmo sobrecarregado, nunca deixou de me apoiar e aos Engenheiros Saghir Amin e Muhammad Awais, pelo valioso apoio técnico. Por fim, quero expressar a minha gratidão aos meus conterrâneos, Sr. Carlos Ribeiro, pela sua experiente contribuição na soldadura, e Sr. José Nunes, pela generosidade e disponibilidade em me ajudarem voluntariamente. A todas estas pessoas, o meu sincero obrigado!

DECLARAÇÃO DE INTEGRIDADE

Declaro ter atuado com integridade na elaboração do presente trabalho académico e confirmo que não recorri à prática de plágio nem a qualquer forma de utilização indevida ou falsificação de informações ou resultados em nenhuma das etapas conducente à sua elaboração.

Mais declaro que conheço e que respeitei o Código de Conduta Ética da Universidade do Minho.

Resumo

A mobilidade elétrica emerge como uma solução para os desafios ambientais do setor dos transportes, apoiada por avanços tecnológicos, políticas governamentais e transformações económicas. Ao reduzir a dependência de combustíveis fósseis, contribui para um sistema de transporte mais sustentável e alinhado com os objetivos globais de preservação ambiental. Esta transição tem sido estimulada por medidas regulatórias e incentivos que promovem a adoção de veículos elétricos, reforçando o compromisso com a descarbonização e a mobilidade de baixo impacto ecológico. Consequentemente, o aumento da adesão à mobilidade elétrica tem impulsionado a expansão do mercado, gerando uma maior diversidade de modelos de veículos elétricos. Entre eles, alguns apresentam diferentes características de carregamento, requerendo sistemas de carregamento adaptáveis a esses perfis. Paralelamente, a procura por autonomias mais elevadas requer uma maior potência de carregamento, de forma a reduzir o tempo de carregamento destes veículos e tornar esta mobilidade mais competitiva face à mobilidade tradicional. Como resultado, surgem os denominados *MegaWatt Charging Systems* (MCS). Ao mesmo tempo, a evolução das redes elétricas em direção às *smart grids* impõe requisitos mais rigorosos de qualidade de energia para os equipamentos elétricos conectados à rede elétrica. Isto implica que os sistemas de carregamento operem com fator de potência unitário e com correntes do lado da rede elétrica com baixa distorção harmónica. Além disso, a capacidade de operação bidirecional destes sistemas torna-se particularmente valorizada. Tendo isto em consideração, surgem assim os sistemas *off-board multipoint* MCS, que combinam flexibilidade e capacidade de operar a elevadas potências na ordem dos MW.

Neste contexto, o trabalho desenvolvido consistiu no projeto e implementação de um protótipo à escala laboratorial de 25 kW, correspondente a um conversor CA-CC trifásico *full-bridge* bidirecional, a atuar como retificador ativo para integração em sistemas de carregamento *off-board multipoint*, onde se explorou a tecnologia de semicondutores *Silicon Carbide* (SiC). Inicialmente, foi realizada uma revisão bibliográfica sobre topologias de conversores CA-CC e estratégias de controlo aplicadas a estes. Seguiu-se a apresentação de resultados obtidos em ambiente de simulação para validação da topologia e do controlo implementado, a apresentação das diferentes fases de conceção do protótipo e a obtenção de resultados experimentais em ambiente laboratorial que confirmam o correto funcionamento do mesmo.

Palavras-Chave: Veículo Elétrico (VE), *MegaWatt Charging Systems* (MCS), Conversor CA-CC Trifásico, Retificador Ativo, *Smart Grids*.

Abstract

Electric mobility emerges as a solution to the environmental challenges in the transport sector, supported by technological advances, government policies, and economic transformations. By reducing dependence on fossil fuels, it contributes to a more sustainable transport system, aligned with global environmental preservation goals. This transition has been driven by regulatory measures and incentives promoting the adoption of electric vehicles, reinforcing commitment to decarbonization and low-impact mobility. Consequently, the increased uptake of electric mobility has fostered market growth, resulting in a greater diversity of electric vehicle models. Among these, some exhibit different charging characteristics, requiring charging systems capable of adapting to these profiles.

Simultaneously, the demand for higher driving ranges requires increased charging power to reduce vehicle charging time and make this mobility more competitive compared to conventional transport. As a result, the so-called MegaWatt Charging Systems (MCS) have emerged. At the same time, the evolution of electrical grids towards smart grids imposes stricter energy quality requirements on electrical equipment connected to the grid. This implies that charging systems must operate with a unity power factor and low grid-side current harmonic distortion. Additionally, the bidirectional operation capability of these systems becomes particularly valuable. Taking this into account, off-board multipoint MCS have thus been developed, combining flexibility with the ability to operate at high power levels in the megawatt range.

In this context, the work carried out consisted of the design and implementation of a 25 kW laboratory-scale prototype, corresponding to a three-phase full-bridge bidirectional AC-DC converter, acting as an active rectifier for integration into off-board multipoint charging systems, exploiting Silicon Carbide (SiC) semiconductor technology. Initially, a literature review was conducted on AC-DC converter topologies and control strategies applied to these systems. This was followed by the presentation of simulation results to validate the topology and control implementation, a description of the different design phases of the prototype, and experimental results obtained in a laboratory environment, confirming the proper operation of the system.

Keywords: Electric Vehicle (EV), MegaWatt Charging Systems (MCS), Three-Phase AC-DC Converter, Active Rectifier, Smart Grids.

ÍNDICE

Agradecimentos iv
Resumo vi
Abstract vii
Lista de Figuras xi
Lista de Tabelas xviii
Acrónimos e Siglas xix
Nomenclatura xxi
Capítulo 1 Introdução 1
1.1 Veículos Elétricos: Evolução Histórica e Tecnológica 1
1.2 Contextualização 6
1.3 Motivações 11
1.4 Objetivos 11
1.5 Organização da Dissertação 12
Capítulo 2 Sistemas de Carregamento de Veículos Elétricos: Conversores de Eletrónica de Potência, Técnicas de Controlo e Tecnologias de Semicondutores 14
2.1 Introdução 14
2.2 Conversores CA-CC 14
2.3 Conversores CA-CC nos Sistemas de Carregamento de Veículos Elétricos 16
2.3.1 Conversor CA-CC *Full-Bridge* 18
2.3.2 Conversor CA-CC *T-type* 24
2.3.3 Conversor CA-CC NPC 30
2.3.4 Comparação das Topologias de Conversores CA-CC Trifásicos 33
2.4 Técnicas de Controlo por Corrente para Retificadores Ativos 34
2.4.1 Controlo de Corrente por Histerese 34
2.4.2 Controlo de Corrente por *Periodic Sampling* 37
2.4.3 Controlo de Corrente Proporcional-Integral (PI) Estacionário 39
2.4.4 Controlo de Corrente Proporcional-Integral (PI) Síncrono 41
2.4.5 Controlo de Corrente Preditivo 43
2.5 Semicondutores de Potência para Retificadores Ativos 45
2.6 Conclusão 47
Capítulo 3 Simulações Computacionais do Conversor 48
3.1 Introdução 48
3.2 Conversor CA-CC *Full-Bridge* 49
3.2.1 Princípio de Funcionamento do Conversor CA-CC Trifásico *Full-Bridge* 49
3.3 Estratégias de Controlo Implementadas 56
3.3.1 Estratégia de Controlo Aplicada à Tensão do Barramento CC 57
3.3.2 Estratégia de Controlo Aplicada às Correntes Provenientes da Rede Elétrica 58

3.4 Estratégia de Modulação Implementada 59
3.5 Sistema de Sincronização com a Rede Elétrica 61
3.6 Modelo de Simulação Ideal 66
3.7 Operação do Conversor em Regime Ideal 71
3.7.1 Operação do Conversor como Inversor 72
3.7.2 Operação do Conversor como Retificador Ativo 74
3.8 Modelo de Simulação Real 78
3.9 Operação do Conversor em Regime Real 82
3.9.1 Operação do Conversor como Inversor 83
3.9.2 Operação do Conversor como Retificador Ativo 84
3.10 Análise de Sensibilidade e Desempenho do Conversor 88
3.11 Conclusão 90
Capítulo 4 Desenvolvimento e Implementação do Protótipo de um Conversor Trifásico CA-CC *Full-Bridge* 93
4.1 Introdução 93
4.2 Requisitos do Sistema e Abordagem ao seu Desenvolvimento 94
4.2.1 Requisitos do Sistema 94
4.2.2 Abordagem ao Desenvolvimento do Protótipo 95
4.3 Sistema de Controlo 96
4.3.1 Alimentação do Sistema de Controlo 97
4.3.2 Plataforma de Desenvolvimento 100
4.3.3 Sensores de Corrente 103
4.3.4 Sensores de Tensão 106
4.3.5 Circuitos de Condicionamento de Sinal e Proteção 108
4.3.6 Circuito de *Driver* dos Semicondutores de Potência 117
4.3.7 Desenvolvimento das PCBs do Sistema de Controlo 122
4.4 Sistema de Potência 129
4.4.1 Semicondutores de Potência 129
4.4.2 Condensadores 135
4.4.3 Dissipadores de Calor 140
4.4.4 Filtros de Acoplamento à Rede Elétrica 142
4.4.5 Desenvolvimento da PCB do Sistema de Potência 143
4.5 Interface Gráfica com o Utilizador 148
4.6 Integração das Diferentes Partes do Protótipo 154
4.7 Conclusão 159
Capítulo 5 Resultados Experimentais Obtidos com o Protótipo de um Conversor Trifásico CA-CC *Full-Bridge* 163
5.1 Introdução 163
5.2 Metodologia e Condições de Ensaio 163
5.2.1 Metodologia Experimental 164
5.2.2 Condições de Ensaio 166
5.3 Resultados Experimentais do Sistema de Controlo 170
5.4 Resultados Experimentais do Sistema de Sincronização com a Rede Elétrica 173
5.5 Resultados Experimentais na Operação do Conversor como Inversor 177
5.5.1 Resultados Experimentais em Modo *Off-Grid* 177
5.5.2 Resultados Experimentais em Modo *On-Grid* 182
5.6 Resultados Experimentais na Operação do Conversor como Retificador 183
5.6.1 Resultados Experimentais com Controlo das Correntes da Rede Elétrica 185
5.6.2 Resultados Experimentais com Controlo das Correntes da Rede Elétrica e da Tensão do Barramento CC

.....188
5.7 Conclusão 192
Capítulo 6 Conclusão.....195
6.1 Conclusões.....195
6.2 Sugestões de Trabalho Futuro.....201
Lista de Referências 205

Lista de Figuras

Figura 1-1: VE desenvolvido por Robert Anderson em 1832 [4]. 2

Figura 1-2: VE desenvolvido por William Morrison, apresentado na Feira de Chicago em 1893 [7]. 3

Figura 1-3: *La Jamais Contente*, o primeiro automóvel a ultrapassar a barreira dos 100 km/h [9]. 3

Figura 1-4: *Toyota Prius* lançado em outubro de 1997 [12]. 4

Figura 1-5: *Tesla Roadster* lançado pela *Tesla Motors* em 2006 [15]. 5

Figura 1-6: Divisão por tipo dos postos de carregamento da rede de acesso público em Portugal à data de 3 de setembro de 2025 7

Figura 1-7: Comparação mensal do número de carregamentos realizados nos anos de 2024 e 2025, baseado em [21]. 7

Figura 1-8: Comparação mensal da energia consumida nos anos de 2024 e 2025, baseado em [21]. 8

Figura 1-9: Evolução dos pontos de ligação à rede elétrica destinados a postos de carregamento de VEs em Portugal, baseado em [22] 8

Figura 2-1: Esquemático de um retificador trifásico passivo a díodos. 16

Figura 2-2: Estágios de conversão necessários para efetuar o carregamento de um VE a partir da rede elétrica. 17

Figura 2-3: Divisão categórica das diferentes topologias de retificadores trifásicos. 18

Figura 2-4: Esquemático do conversor CA-CC monofásico *full-bridge*. 19

Figura 2-5: Percursos da corrente que atravessa o conversor CA-CC monofásico *full-bridge* nos diferentes estados de operação: (a) conversor com tensão de saída positiva e corrente positiva; (b) conversor com tensão de saída zero e corrente positiva; (c) conversor com tensão de saída zero e corrente negativa; (d) conversor com tensão de saída negativa e corrente negativa. 20

Figura 2-6: Esquemático do conversor CA-CC trifásico *full-bridge*: (a) com ponto médio no barramento CC; (b) sem ponto médio no barramento CC. 22

Figura 2-7: Esquemático do conversor CA-CC monofásico *t-type*. 24

Figura 2-8: Esquemático da célula bidirecional e bipolar na configuração: (a) emissor comum; (b) coletor comum. 25

Figura 2-9: Percursos possíveis para a corrente na célula bidirecional e bipolar com a configuração: (a) emissor comum; (b) coletor comum. 25

Figura 2-10: Esquemático de outras configurações existentes de células bidirecionais e bipolares: (a) utilizando um semicondutor totalmente controlado e quatro díodos; (b) utilizando dois semicondutores totalmente controlados e dois díodos. 26

Figura 2-11: Percursos possíveis para a corrente nas células bidirecionais e bipolares: (a) utilizando um semicondutor totalmente controlado e quatro díodos; (b) utilizando dois semicondutores totalmente controlados e dois díodos. 26

Figura 2-12: Percursos da corrente que atravessa o conversor CA-CC monofásico *t-type* nos diferentes estados de operação: (a) conversor com tensão de saída positiva e corrente positiva; (b) conversor com tensão de saída zero e corrente positiva; (c) conversor com tensão de saída zero e corrente negativa; (d) conversor com tensão de saída negativa e corrente negativa. 28

Figura 2-13: Esquemático do conversor CA-CC trifásico *t-type*. 29

Figura 2-14: Esquemático do conversor CA-CC monofásico NPC. 30

Figura 2-15: Percursos da corrente que atravessa o conversor CA-CC monofásico NPC nos diferentes estados de operação: (a) conversor com tensão de saída positiva e corrente positiva; (b) conversor com tensão de saída zero e corrente

positiva; (c) conversor com tensão de saída zero e corrente negativa; (d) conversor com tensão de saída negativa e corrente negativa. 31

Figura 2-16: Esquemático do conversor CA-CC trifásico NPC. 32

Figura 2-17: Forma de onda da corrente que percorre o conversor controlado recorrendo à técnica de histerese, com um sinal de referência constante, onde o sinal a vermelho representa a corrente de referência, o sinal azul a corrente controlada, as linhas pretas tracejadas os limites, superior e inferior, da margem de histerese, e o sinal verde o sinal de comando dos semicondutores: (a) para uma margem de histerese de 10 A; (b) para uma margem de histerese de 5 A. 36

Figura 2-18: Forma de onda da corrente que percorre o conversor controlado recorrendo à técnica de histerese, com um sinal de referência sinusoidal, onde o sinal a vermelho representa a corrente de referência, o sinal azul a corrente controlada, as linhas pretas tracejadas os limites, superior e inferior, da margem de histerese, e o sinal verde o sinal de comando dos semicondutores: (a) para uma margem de histerese de 2,5 A; (b) para uma margem de histerese de 1,5 A. 36

Figura 2-19: Forma de onda da corrente que percorre o conversor controlado recorrendo à técnica de controlo por amostragem periódica, com um sinal de referência constante onde, no primeiro gráfico, o sinal a vermelho representa a corrente de referência e o sinal azul corresponde à corrente controlada. No segundo gráfico, são apresentados os instantes de amostragem e os valores do sinal amostrado. No terceiro gráfico, o sinal verde representa o sinal de comando dos semicondutores, quando utilizada uma frequência de amostragem de (a) 10 Hz; (b) 20 Hz. 38

Figura 2-20: Relação entre a frequência de amostragem e a frequência máxima de comutação na técnica de controlo por amostragem periódica. 38

Figura 2-21: Forma de onda da corrente que percorre o conversor controlado recorrendo à técnica de controlo por amostragem periódica, com um sinal de referência sinusoidal onde, no primeiro gráfico, o sinal a vermelho representa a corrente de referência e o sinal azul corresponde à corrente controlada. No segundo gráfico, são apresentados os instantes de amostragem e os valores do sinal amostrado. No terceiro gráfico, o sinal verde representa o sinal de comando dos semicondutores, quando utilizada uma frequência de amostragem de (a) 50 Hz; (b) 100 Hz. 39

Figura 2-22: Diagrama de blocos do controlador PI estacionário para o controlo de corrente de conversores de eletrónica de potência. 40

Figura 2-23: Diagrama de blocos do controlador PI síncrono para o controlo de corrente de conversores de eletrónica de potência. 43

Figura 2-24: Esquemático do conversor CA-CC monofásico *full-bridge* para análise do controlo de corrente preditivo. 44

Figura 2-25: Diagrama de blocos do controlador preditivo para o controlo de corrente de conversores de eletrónica de potência. 45

Figura 2-26: Intervalos de frequência de comutação e de potência que podem ser alcançados pelas diferentes tecnologias de semicondutores, baseado em [59]. 46

Figura 3-1: Conversor CA-CC trifásico *full-bridge*. 49

Figura 3-2: Forma de onda da tensão fase-neutro gerada pelo conversor *full-bridge* trifásico (v_{xn}). 51

Figura 3-3: Forma de onda da tensão presente entre os terminais do semicondutor: (a) superior (V_{S1}); (b) inferior (V_{S2}) do braço do conversor correspondente à fase A da rede elétrica. 51

Figura 3-4: Corrente da fase A que percorre a bobina (i_a) e respetiva referência (i_a^*). 54

Figura 3-5: Detalhe das formas de onda das grandezas relevantes para a compreensão do comportamento do conversor, nomeadamente: o sinal de *gate* dos semicondutores superior (v_{gS1}) e inferior (v_{gS2}) do braço correspondente à fase A da rede elétrica, a tensão simples da fase A da rede (v_a), a tensão fase-neutro gerada pelo conversor (v_{xn}), a corrente da fase A que percorre a bobina (i_a) e a respetiva referência (i_a^*); e as correntes que percorrem os semicondutores superior (i_{S1}) e inferior (i_{S2}) do braço correspondente à fase A. 55

Figura 3-6: Forma de onda da tensão fase-fase gerada pelo conversor *full-bridge* trifásico (v_{xy}). 56

Figura 3-7: Diagrama de blocos do controlador PI aplicado à tensão do barramento CC. 57

Figura 3-8: Formas de onda mais comuns para o sinal portador. 60

Figura 3-9: Princípio de funcionamento da modulação SPWM: (a) o sinal a vermelho representa a portadora e o sinal azul corresponde à moduladora; (b) o sinal resultante da comparação entre ambos, que será aplicado aos semicondutores. 61

Figura 3-10: Diagrama de blocos da PLL α-β implementada. 62

Figura 3-11: Forma de onda da tensão simples da fase A (v_a) e evolução temporal da estimativa do ângulo da tensão simples da fase A da rede elétrica (ωt). 64

Figura 3-12: Forma de onda da tensão simples da fase A (v_a) e sinal de saída do sistema de sincronização com a rede elétrica (v_{aPLL}). 64

Figura 3-13: Forma de onda da tensão simples da fase A afetada de conteúdo harmónico (v_a) e evolução temporal da estimativa do ângulo da tensão simples da fase A da rede elétrica (ωt). 65

Figura 3-14: Forma de onda da tensão simples da fase A afetada de conteúdo harmónico (v_a) e sinal de saída do sistema de sincronização com a rede elétrica (v_{aPLL}). 65

Figura 3-15: Esquema elétrico do andar de potência desenvolvido em *PSIM*, em regime ideal. 67

Figura 3-16: Formas de onda ideais das tensões simples da rede elétrica das fases A (v_a), B (v_b) e C (v_c). 68

Figura 3-17: Modelo de simulação ideal dos filtros de acoplamento à rede elétrica. 68

Figura 3-18: Modelo de simulação de uma carga puramente resistiva e variável. 69

Figura 3-19: Modelo de simulação de uma carga com perfil de potência ajustável. 70

Figura 3-20: Esquema elétrico do andar de controlo desenvolvido no simulador computacional. 71

Figura 3-21: Formas de onda ideais das tensões simples da rede elétrica das fases A (v_a), B (v_b) e C (v_c), e das correntes das fases A (i_a), B (i_b) e C (i_c), em regime ideal de funcionamento no modo inversor. 73

Figura 3-22: Formas de onda da corrente da fase A (i_a) e da respetiva referência (i_a^*), apresentadas ao longo de três períodos e, em detalhe, evidenciando o *ripple* em regime ideal de funcionamento no modo inversor. 74

Figura 3-23: Formas de onda ideais das tensões simples da rede elétrica das fases A (v_a), B (v_b) e C (v_c), e das correntes das fases A (i_a), B (i_b) e C (i_c), em regime ideal de funcionamento no modo retificador ativo. 75

Figura 3-24: Formas de onda da corrente da fase A (i_a) e da respetiva referência (i_a^*), apresentadas ao longo de três períodos e, em detalhe, evidenciando o *ripple* em regime ideal de funcionamento no modo retificador ativo. 76

Figura 3-25: Formas de onda da tensão do barramento CC (V_{cc}) e da respetiva referência (V_{cc}^*), em regime ideal de funcionamento no modo retificador ativo. 76

Figura 3-26: Formas de onda ideais das tensões simples da rede elétrica das fases A (v_a), B (v_b) e C (v_c), e das correntes das fases A (i_a), B (i_b) e C (i_c), em regime ideal de funcionamento no modo retificador ativo, em resposta a variações da energia absorvida pela carga CC. 77

Figura 3-27: Forma de onda da tensão do barramento CC (V_{cc}), em regime ideal de funcionamento no modo retificador ativo, em resposta a variações da energia absorvida pela carga CC. 78

Figura 3-28: Esquema elétrico do andar de potência desenvolvido em *PSIM*, em regime real. 79

Figura 3-29: Modelo de simulação: (a) dos semicondutores de potência; (b) do circuito térmico equivalente. 80

Figura 3-30: Modelo de simulação da rede trifásica com conteúdo harmónico. 81

Figura 3-31: Formas de onda das tensões simples da rede elétrica das fases A (v_a), B (v_b) e C (v_c) afetadas por conteúdo harmónico. 81

Figura 3-32: Modelo de simulação real dos filtros de acoplamento à rede elétrica. 82

Figura 3-33: Formas de onda das tensões simples da rede elétrica das fases A (v_a), B (v_b) e C (v_c), e das correntes das fases A (i_a), B (i_b) e C (i_c), em regime real de funcionamento no modo inversor. 83

Figura 3-34: Formas de onda da corrente da fase A (i_a) e da respetiva referência (i_a^*), apresentadas ao longo de três períodos e, em detalhe, evidenciando o *ripple* em regime real de funcionamento no modo inversor. 84

Figura 3-35: Formas de onda das tensões simples da rede elétrica das fases A (v_a), B (v_b) e C (v_c), e das correntes das fases A (i_a), B (i_b) e C (i_c), em regime real de funcionamento no modo retificador ativo. 85

Figura 3-36: Formas de onda da corrente da fase A (i_a) e da respetiva referência (i_a^*), apresentadas ao longo de três períodos e, em detalhe, evidenciando o *ripple* em regime real de funcionamento no modo retificador ativo. 85

Figura 3-37: Formas de onda da tensão do barramento CC (V_{cc}) e da respetiva referência (V_{cc}^*), em regime real de funcionamento no modo retificador ativo 86

Figura 3-38: Formas de onda das tensões simples da rede elétrica das fases A (v_a), B (v_b) e C (v_c), e das correntes das fases A (i_a), B (i_b) e C (i_c), em regime real de funcionamento no modo retificador ativo, em resposta a variações da energia absorvida pela carga CC. 87

Figura 3-39: Forma de onda da tensão do barramento CC (V_{cc}), em regime real de funcionamento no modo retificador ativo, em resposta a variações da energia absorvida pela carga CC. 87

Figura 3-40: Influência do valor da indutância das bobinas de acoplamento à rede e do aumento da potência da carga CC no THD das correntes do lado CA. 88

Figura 3-41: Influência da tensão do barramento CC e da potência da carga CC no THD das correntes do lado CA. 89

Figura 3-42: Influência da tensão do barramento de corrente contínua e da potência da carga CC no *ripple* das correntes do lado CA. 89

Figura 3-43: Influência da potência da carga CC no rendimento do conversor. 90

Figura 3-44: Influência da frequência de comutação no rendimento do conversor. 90

Figura 4-1: Conversor CA-CC trifásico: (a) *full-Bridge*; (b) *t-type*. 95

Figura 4-2: Diagrama de blocos dos principais constituintes do sistema. 96

Figura 4-3: Modelo físico da fonte de alimentação comutada *TXL 035-1515D*. 98

Figura 4-4: Modelo físico do regulador CC-CC comutado: (a) *OKI-78SR-5/1.5-W36-C*; (b) *OKI-78SR-3.3/1.5-W36-C*. 99

Figura 4-5: Plataforma de desenvolvimento *LaunchPad* com o DSP *TMS320F28379D*. 100

Figura 4-6: Mapa de sinais e de alimentação atribuídos aos pinos da plataforma de desenvolvimento *LaunchPad* DSP *TMS320F28379D*, baseado em [69]. 103

Figura 4-7: (a) Esquema do sensor *MCA1101-50-5* ; (b) Modelo físico do sensor *MCA1101-50-5*. 104

Figura 4-8: Regressão linear do sensor de corrente da fase A. 106

Figura 4-9: (a) Esquema de ligação do sensor *Si8920BC-IP*; (b) Modelo físico do sensor *Si8920BC-IP*. 107

Figura 4-10: Regressão linear do sensor de tensão da fase A. 108

Figura 4-11: Instrumentação relativa aos sensores de corrente - filtro passivo RC diferencial passa-baixo. 109

Figura 4-12: Instrumentação relativa aos sensores de corrente – amplificador diferencial. 110

Figura 4-13: Instrumentação relativa aos sensores de corrente: filtro ativo passa-baixo de 2ª ordem do tipo *Sallen–Key*. 112

Figura 4-14: Resposta em frequência do filtro passa-baixo em cascata, composto pelo filtro *Sallen–Key* de 2ª ordem seguido do filtro RC de 1ª ordem, equivalente a um filtro de 3ª ordem com frequência de corte aproximada de 50 kHz. 113

Figura 4-15: Instrumentação relativa aos sensores de corrente: filtro passivo RC passa-baixo e circuito de proteção do ADC. 113

Figura 4-16: Instrumentação relativa aos sensores de corrente. 114

Figura 4-17: Instrumentação relativa aos sensores de tensão referentes à medição das tensões simples da rede elétrica. 114

Figura 4-18: (a) Esquema do *gate* driver *1EDI60N12AF*; (b) Modelo físico do *gate driver 1EDI60N12AF*. 119

Figura 4-19: Modelo físico do conversor CC-CC isolado *MGJ2D151505SC*. 120

Figura 4-20: Lógica de controlo da saída dos *gate drivers*. 121

Figura 4-21: *Layout* das PCBs de controlo auxiliares desenvolvido no *software KiCad*.....123
Figura 4-22: *Layout* da PCB de controlo principal desenvolvido no *software KiCad*.....124
Figura 4-23: Modelo 3D das PCBs de controlo auxiliares: (a) face frontal; (b) face traseira. 125
Figura 4-24: Face frontal do modelo 3D da PCB de controlo principal. 125
Figura 4-25: Face traseira do modelo 3D da PCB de controlo principal. 126
Figura 4-26: PCB de controlo auxiliar após produção e assemblagem. 126
Figura 4-27: PCB de controlo principal após produção e assemblagem.....127
Figura 4-28: Interação entre as PCBs do sistema de controlo e entre estas e os restantes constituintes do protótipo. 128
Figura 4-29: Modelo físico do MOSFET SiC *MSC080SMA120B4*. 130
Figura 4-30: Circuito de proteção de *gate* dos semicondutores de potência.....131
Figura 4-31: Circuito de proteção de *gate* e circuito de resistências de *gate* aplicados aos semicondutores de potência....133
Figura 4-32: Circuito de proteção de *gate* e circuito de resistências de *gate* aplicados aos semicondutores de potência em paralelo.....133
Figura 4-33: Modelo físico do díodo Schottky *C4D08120E*.....134
Figura 4-34: Esquema elétrico simplificado de um braço do conversor, incluindo os circuitos de proteção de *gate*, os circuitos de resistências de *gate* aplicados aos semicondutores de potência, os díodos Schottky, bem como os circuitos de proteção contra sobretensões implementados com díodos TVS. 135
Figura 4-35: Modelo equivalente de um condensador real. 135
Figura 4-36: Esquema representativo da disposição dos condensadores no barramento de corrente contínua. 139
Figura 4-37: Modelo físico do condensador *B32778Z4107*: (a) vista superior; (b) vista lateral. 139
Figura 4-38: (a) Esquema elétrico simplificado de um braço do conversor, incluindo os circuitos de proteção de *gate*, os circuitos de resistências de *gate* aplicados aos semicondutores de potência, os díodos Schottky, os circuitos de proteção contra sobretensões implementados com díodos TVS, bem como os condensadores de polipropileno em paralelo com o braço de semicondutores; (b) modelo físico de um condensador *A72QT3100AA02M*.....140
Figura 4-39: Modelo físico do dissipador *SK 645 150 AL*.....141
Figura 4-40: Modelo de simulação utilizado para o dissipador *SK 645 150 AL*.....141
Figura 4-41: Resultado da simulação efetuada, recorrendo ao *software Comsol Multiphysics.* 142
Figura 4-42: Filtro de acoplamento à rede elétrica utilizado. 143
Figura 4-43: *Layout* da PCB do sistema de potência desenvolvido no *software KiCad*.....145
Figura 4-44: Modelo 3D da PCB de potência: (a) face frontal; (b) face traseira. 146
Figura 4-45: Modelo físico da PCB de potência: (a) face frontal; (b) face traseira.....147
Figura 4-46:Modelo físico do *Raspberry Pi 4B*. 149
Figura 4-47: Modelo físico do *display* utilizado.....150
Figura 4-48: Telas da interface com o utilizador desenvolvida: (a) tela 1; (b) tela 2.....151
Figura 4-49: Telas da interface com o utilizador desenvolvida: (a) tela 3; (b) tela 4.....152
Figura 4-50: Telas da interface com o utilizador desenvolvida: (a) tela 5; (b) tela 6.....153
Figura 4-51: Conversor CA-CC trifásico desenvolvido. 155
Figura 4-52: Diagrama de blocos do protótipo desenvolvido.....156
Figura 4-53: Invólucro para o protótipo, em fase de desenvolvimento. 157
Figura 4-54: Invólucro desenvolvido para o protótipo. 157
Figura 4-55: Principais elementos que constituem o protótipo desenvolvido. 158

Figura 4-56: Interfaces de potência do invólucro para: (a) ligação à rede elétrica trifásica; (b) ligação à rede elétrica monofásica e à carga do lado CC. 158

Figura 4-57: Painel de interface do invólucro. 159

Figura 5-1: Diagrama de blocos da metodologia experimental utilizada. 166

Figura 5-2: Bancada de trabalho para a realização dos ensaios experimentais em ambiente laboratorial. 166

Figura 5-3: Transformadores de Isolamento utilizados. 167

Figura 5-4: Interface do circuito de *soft start*. 168

Figura 5-5: Esquema de ligação do protótipo à rede elétrica. 169

Figura 5-6: Forma de onda do sinal PWM medido à saída da plataforma de desenvolvimento, relativo ao semicondutor superior do braço do conversor CA-CC da: fase A (V_{DSP_S1}: 1 V/div); fase B (V_{DSP_S3}: 1 V/div); fase C (V_{DSP_S5}: 1 V/div) para uma escala temporal de 5 µs/div. 171

Figura 5-7: Forma de onda do sinal PWM medido à saída da plataforma de desenvolvimento, correspondente ao braço da fase A do conversor CA-CC: (a) semicondutor superior (V_{DSP_S1}: 1 V/div); semicondutor inferior (V_{DSP_S2}: 1 V/div) para uma escala temporal de 2 µs/div; (b) *dead time* de 399,6 ns entre os sinais de comando dos semicondutores superior e inferior, para uma escala temporal de 500 ns/div. 172

Figura 5-8: Forma de onda do sinal *gate-source* correspondente ao semicondutor superior do braço do conversor da: fase A (V_{GS_S1}: 5 V/div); fase B (V_{GS_S3}: 5 V/div); fase C (V_{GS_S5}: 5 V/div) para uma escala temporal de 5 µs/div. 172

Figura 5-9: (a) Forma de onda da tensão simples da rede elétrica da fase A (v_a: 20 V/div) para uma escala temporal de 5 ms/div; (b) Espetro harmónico e valor do THD da tensão simples da rede elétrica da fase A. 173

Figura 5-10: Forma de onda da tensão simples da rede elétrica da: fase A (v_a: 20 V/div); fase B (v_b: 20 V/div); fase C (v_c: 20 V/div) para uma escala temporal de 5 ms/div. 174

Figura 5-11: Forma de onda da tensão simples da rede elétrica da fase A (v_a: 20 V/div) e estimativa do ângulo da tensão simples da fase A (ωt: 2 rad/div) para uma escala temporal de 5 ms/div. 175

Figura 5-12: Forma de onda da tensão simples da rede elétrica da fase A (v_a: 20 V/div) e sinal de saída do sistema de sincronização com a rede elétrica correspondente à fase A (v_{aPLLu}: 500 mV/div) para uma escala temporal de 10 ms/div. 175

Figura 5-13: Desfasamento observado de 2,151° entre o sinal de saída do sistema de sincronização com a rede elétrica correspondente à fase A (v_{aPLLu}: 1 V/div) e a tensão simples da rede elétrica da fase A (v_a: 20 V/div) para uma escala temporal de 10 ms/div. 176

Figura 5-14: (a) Sinal de saída do sistema de sincronização com a rede elétrica correspondente à fase A (v_{aPLLu}: 500 mV/div) para uma escala temporal de 5 ms/div; (b) Espetro harmónico e valor do THD do sinal de saída do sistema de sincronização com a rede elétrica. 176

Figura 5-15: Modelo físico das resistências *WH50-33RJI*. 177

Figura 5-16: Forma de onda da tensão gerada pelo conversor correspondente à: fase A (v_{xn}: 40 V/div); fase B (v_{yn}: 40 V/div); fase C (v_{zn}: 40 V/div) para uma escala temporal de 5 µs/div, durante a operação do conversor como inversor, em modo *off-grid*, em malha aberta. 178

Figura 5-17: Forma de onda da tensão sinusoidal aos terminais da carga resistiva da: fase A (v_a: 10 V/div); fase B (v_b: 10 V/div); fase C (v_c: 10 V/div) para uma escala temporal de 5 ms/div, durante a operação do conversor como inversor, em modo *off-grid*, em malha aberta. 179

Figura 5-18: Forma de onda da tensão sinusoidal aos terminais da carga resistiva da fase A (v_a: 2 V/div), para uma escala temporal de 20 µs/div, durante a operação do conversor como inversor, em modo *off-grid*, em malha aberta. 180

Figura 5-19: Forma de onda da tensão da fase A da rede elétrica (v_a: 20 V/div) e da corrente que percorre a carga resistiva da: fase A (i_a: 1 A/div); fase B (i_b: 1 A/div); fase C (i_c: 1 A/div) para uma escala temporal de 5 ms/div, durante a operação do conversor como inversor, em modo *off-grid*, em malha fechada. 181

Figura 5-20: Forma de onda da tensão da fase A da rede elétrica (v_a: 20 V/div) e da corrente do lado da rede elétrica da: fase A (i_a: 1 A/div); fase B (i_b:1 A/div); fase C (i_c: 1 A/div) para uma escala temporal de 5 ms/div, durante a operação do conversor como inversor, em modo *on-grid*, em malha fechada.....182

Figura 5-21: Elemento de aquecimento tubular com uma resistência de 26,4 Ω. 183

Figura 5-22: Forma de onda da tensão da fase A da rede elétrica (v_a: 20 V/div) e da corrente do lado da rede elétrica da: fase A (i_a: 1 A/div); fase B (i_b: 1 A/div); fase C (i_c: 1 A/div) para uma escala temporal de 5 ms/div, durante a operação do conversor como retificador passivo. 184

Figura 5-23: (a) Forma de onda da corrente da rede elétrica da fase A (i_a: 1 A/div) para uma escala temporal de 5 ms/div; (b) Espetro harmónico e valor do THD corrente da rede elétrica da fase A, durante a operação do conversor como retificador passivo. 184

Figura 5-24: Forma de onda da tensão da fase A da rede elétrica (v_a: 20 V/div) e da corrente do lado da rede elétrica da: fase A (i_a: 1 A/div); fase B (i_b: 1 A/div); fase C (i_c: 1 A/div) para uma escala temporal de 5 ms/div, durante a operação do conversor como retificador ativo, com controlo das correntes da rede elétrica.....186

Figura 5-25: (a) Forma de onda da corrente da rede elétrica da fase A (i_a: 1 A/div) para uma escala temporal de 5 ms/div; (b) Espetro harmónico e valor do THD da corrente da rede elétrica da fase A, durante a operação do conversor como retificador ativo, com controlo das correntes da rede elétrica. 187

Figura 5-26: Forma de onda da tensão do barramento CC (V_{cc}: 40 V/div) e da corrente do lado da rede elétrica da: fase A (i_a: 2 A/div); fase B (i_b: 2 A/div); fase C (i_c: 2 A/div) para uma escala temporal de 5 ms/div, durante a operação do conversor como retificador ativo, com controlo das correntes da rede elétrica.....187

Figura 5-27: Forma de onda da componente alternada da tensão do barramento CC ($V_{cc(CA)}$: 4 V/div) para uma escala temporal de 20 ms/div, durante a operação do conversor como retificador ativo, com controlo das correntes da rede elétrica. 188

Figura 5-28: Forma de onda da tensão do barramento CC (V_{cc}: 20 V/div) para uma escala temporal de 2 s/div, durante o processo de regulação da mesma. 190

Figura 5-29: Forma de onda da componente alternada da tensão do barramento CC ($V_{cc(CA)}$: 4 V/div) para uma escala temporal de 10 ms/div, durante a operação do conversor como retificador ativo, com controlo das correntes da rede elétrica e da tensão do barramento CC. 190

Figura 5-30: Forma de onda da tensão do barramento CC (V_{cc}: 20 V/div) para uma escala temporal de 2 s/div, durante a variação da referência de tensão do barramento CC 191

Figura 5-31: Forma de onda da tensão fase-neutro gerada pelo conversor (v_{xn}: 50 V/div): (a) para uma escala temporal de 5 ms/div; (b) para uma escala temporal de 10 µs/div. 191

Figura 5-32: Forma de onda da tensão fase-fase gerada pelo conversor (v_{xy}: 50 V/div): (a) para uma escala temporal de 5 ms/div; (b) para uma escala temporal de 10 µs/div. 192

Figura 6-1: (a) Desfasamento entre a tensão simples da rede elétrica da fase A (v_a: 20 V/div) e a estimativa do ângulo da tensão simples da fase A (ωt: 2 rad/div) para uma escala temporal de 5 ms/div; (b) Desfasamento entre a tensão simples da rede elétrica da fase A (v_a: 20 V/div) e a corrente do lado da rede elétrica da fase A (v_a: 1 A/div) para uma escala temporal de 5 ms/div. 203

Lista de Tabelas

Tabela 2-1: Comparação entre as diferentes topologias de retificadores trifásicos, baseado em [28]. 33
Tabela 3-1: Parâmetros adotados nas simulações em regime ideal.....71
Tabela 3-2: Parâmetros adotados nas simulações em regime real para estimar as perdas do conversor. 82
Tabela 4-1: Parâmetros de operação que o protótipo deve cumprir.....95
Tabela 5-1: Parâmetros adotados nos ensaios experimentais. 170

Acrónimos e Siglas

Acrónimo / Sigla	Significado
ADC	*Analog-to-Digital Converter*
AFE	*Active Front-End*
AMR	*Anisotropic Magneto Resistive*
CA	Corrente Alternada
CAD	*Computer-Aided Design*
CC	Corrente Contínua
CLB	*Configurable Logic Block*
DAC	*Digital-to-Analog Converter*
DSP	*Digital Signal Processor*
EMI	*Electromagnetic Interference*
ESL	*Equivalent Series Inductance*
ESR	*Equivalent Series Resistance*
FPU	*Floating Point Unit*
G2V	*Grid-to-Vehicle*
GaN	*Gallium Nitride*
GPIO	*General Purpose Input/Output*
HDMI	*High-Definition Multimedia Interface*
IDE	*Integrated Development Environment*
IGBT	*Insulated Gate Bipolar Transistor*
MOSFET	*Metal Oxide Semiconductor Field Effect Transistor*
MSC	*Megawatt Charging Systems*
NPC	*Neutral Point Clamped*
PCB	*Printed Circuit Board*

PI	*Proporcional-Integral*
PLL	*Phase-Locked Loop*
PWM	*Pulse Width Modulation*
SAR	*Successive Approximation Register*
Si	*Silicon*
SiC	*Silicon Carbide*
SMD	*Surface Mount Device*
SPWM	*Sinusoidal Pulse Width Modulation*
THD	*Total Harmonic Distortion*
TMU	*Trigonometric Math Unit*
USB	*Universal Serial Bus*
VE	Veículo Elétrico
V2G	*Vehicle-to-Grid*
ZCS	*Zero Current Switching*
ZOH	*Zero-Order Hold*
ZVS	*Zero Voltage Switching*

Nomenclatura

C	Capacidade de um condensador	F
f	Frequência	Hz
f_{res}	Frequência de ressonância	Hz
f_{sw}	Frequência de comutação	Hz
i	Valor instantâneo da corrente	A
i^*	Valor instantâneo de referência da corrente	A
$i_{\{a,b,c\}}$	Valor instantâneo da corrente da fase $\{A, B, C\}$ da rede elétrica	A
$i_{\{a,b,c\}}{}^*$	Valor instantâneo de referência da corrente da fase $\{A, B, C\}$ da rede elétrica	A
i_g	Valor instantâneo da corrente da rede elétrica	A
$i_g{}^*$	Valor instantâneo de referência da corrente da rede elétrica	A
i_L	Valor instantâneo da corrente na bobina	A
k_i	Ganho integral do controlador PI	-
k_p	Ganho proporcional do controlador PI	-
L	Indutância de uma bobina	H
L_s	Indutância série equivalente de um condensador	H
P_{cc}	Valor da potência a transferir ao barramento de corrente contínua	W
P_g	Valor da potência trifásica a absorver da rede elétrica	W
R_p	Resistência paralelo equivalente de um condensador	Ω
R_s	Resistência série equivalente de um condensador	Ω
T_s	Período de amostragem	s
v	Valor instantâneo da tensão	V
$v_{\{a,b,c\}}$	Valor instantâneo da tensão simples da fase $\{A, B, C\}$ da rede elétrica	V
V_{cc}	Valor instantâneo da tensão do barramento de corrente contínua	V
$V_{cc}{}^*$	Valor instantâneo de referência da tensão do barramento de corrente contínua	V
v_g	Valor instantâneo da tensão simples da rede elétrica	V
v_{gPLLu}	Valor instantâneo do sinal normalizado gerado pelo sistema de sincronização (PLL)	-

$v_{\{a,b,c\}PLLu}$	Valor instantâneo do sinal normalizado gerado pelo sistema de sincronização (PLL), referente à fase $\{A, B, C\}$ da rede elétrica	-
v_{gPLL}	Valor instantâneo do sinal gerado pelo sistema de sincronização (PLL) escalado pelo valor de pico da tensão simples da rede elétrica	-
$v_{\{a,b,c\}PLL}$	Valor instantâneo do sinal gerado pelo sistema de sincronização (PLL) escalado pelo valor de pico da tensão simples da rede elétrica referente à fase $\{A, B, C\}$	-
v_L	Valor instantâneo da tensão na bobina	V
V_{gRMS}	Valor eficaz da tensão simples da rede elétrica	V
$v_{\{xn,yn,zn\}}$	Valor instantâneo da tensão fase-neutro, medida entre os pontos $\{xn, yn, zn\}$, gerada pelo conversor	V
$v_{\{xy,yz,zx\}}$	Valor instantâneo da tensão fase-fase, medida entre os pontos $\{xy, yz, zx\}$, gerada pelo conversor	V
ωt	Ângulo instantâneo da tensão simples da fase A, estimado pelo algoritmo PLL	rad
X_C	Reatância capacitiva	Ω
X_L	Reatância indutiva	Ω
Z	Impedância	Ω

Capítulo 1

Introdução

1.1 Veículos Elétricos: Evolução Histórica e Tecnológica

Nos últimos anos, os veículos elétricos (VEs) têm adquirido grande relevância e são frequentemente mencionados em debates sobre o futuro da mobilidade. Contudo, a mobilidade elétrica não é um conceito recente. Pelo contrário, trata-se de um tema com mais de dois séculos de história, embora marcada por ciclos de inovação, esquecimento e redescoberta, refletindo os desafios e aspirações da sociedade em cada época.

Na década de 1830, surgiram os primeiros protótipos de VEs, ainda que estes se encontrassem longe da viabilidade para uma produção em larga escala. O auge da sua popularidade verificou-se entre 1890 e 1920, altura em que ganharam destaque sobretudo nas áreas urbanas, sendo valorizados pela simplicidade de operação e pelo facto de serem mais silenciosos em comparação com os veículos que recorriam a motores de combustão interna. No final da década de 1920, aproximadamente um terço dos veículos registados eram elétricos [1]. No entanto, a partir desse período, assistiu-se a um declínio acentuado na popularidade dos VEs, devido ao desenvolvimento dos motores de combustão, ao custo relativamente baixo da gasolina e à maior autonomia proporcionada pelos automóveis movidos a combustíveis fósseis. Durante este intervalo de tempo, os carros elétricos praticamente desapareceram do mercado. Somente a partir da década de 1970, com a crise do petróleo de 1973, é que a mobilidade elétrica voltou a ganhar atenção, impulsionada pela busca de alternativas aos combustíveis fósseis e pelas crescentes preocupações ambientais [2].

Apesar de alguns protótipos terem sido desenvolvidos anteriormente, acredita-se que Robert Anderson tenha sido o primeiro a construir um veículo digno do título de "veículo elétrico", por volta de 1832 [3]. Este veículo (Figura 1-1) assemelhava-se mais a uma carruagem do que a um automóvel, uma vez que, à época, as carruagens puxadas por cavalos eram o principal meio de transporte. Desta forma, este novo VE representava uma evolução da carruagem tradicional, sendo alimentado por baterias rudimentares, o que limitava significativamente a sua autonomia. Além disso, estas baterias não eram recarregáveis, o que obrigava à sua substituição após a descarga completa, tornando-o uma solução pouco prática.



Figura 1-1: VE desenvolvido por Robert Anderson em 1832 [4].

Em 1860, o cientista francês Gaston Planté desenvolveu a primeira bateria recarregável, uma bateria de chumbo-ácido [5]. Esta invenção representou uma solução para um dos principais entraves enfrentados pelo VE criado por Robert Anderson, que utilizava baterias não recarregáveis. A bateria de Planté permitiu, pela primeira vez, que os VEs pudessem reutilizar as suas baterias, abrindo caminho para avanços substanciais no desenvolvimento de VEs mais funcionais e práticos. Este avanço constituiu um marco histórico para a mobilidade em geral, sendo que as baterias de chumbo-ácido, apesar da sua antiguidade, ainda são amplamente utilizadas nos veículos de combustão interna atuais.

Em 1881, o engenheiro francês Camille Faure realizou melhorias significativas nas baterias de chumbo-ácido desenvolvidas por Planté, tornando-as ainda mais adequadas para a mobilidade elétrica da época [3]. As inovações de Faure aumentaram a capacidade de armazenamento e durabilidade das baterias, fortalecendo a viabilidade dos VEs.

Nos Estados Unidos, o primeiro automóvel elétrico de sucesso foi criado por William Morrison em 1890. Este químico de origem escocesa construiu uma bateria inovadora, de peso reduzido, que utilizou para desenvolver uma carruagem elétrica. O veículo (Figura 1-2), capaz de transportar até seis passageiros e atingir uma velocidade máxima de 14 milhas por hora, o equivalente a 23 km/h, foi apresentado ao público na Feira de Chicago em 1893 [6]. Esta exibição despertou grande interesse pelo transporte elétrico, sobretudo ao ser comparado com o único outro automóvel em exposição, que funcionava a gasolina. A clara superioridade do VE em termos de eficiência e operação silenciosa atraiu a atenção dos visitantes e marcou o início de um novo capítulo na história da mobilidade elétrica.



Figura 1-2: VE desenvolvido por William Morrison, apresentado na Feira de Chicago em 1893 [7].

Em 1899, um automóvel elétrico desenvolvido pelo belga Camille Jenatzy, denominado *La Jamais Contente* (Figura 1-3), em português, "O Nunca Satisfeito" atingiu a marca histórica de 100 km/h, tornando-se o primeiro veículo a superar essa barreira de velocidade [8]. O nome simbolizava a constante insatisfação de Jenatzy com os resultados obtidos, refletindo a sua incessante busca pelo aperfeiçoamento do seu protótipo. O veículo era propulsionado por 100 baterias de 2 V e equipado com dois motores elétricos, que em conjunto geravam uma potência de 67 CV, aproximadamente 50 kW [3]. De forma notável, *La Jamais Contente* já utilizava pneus pneumáticos, uma característica bastante rara para a época.

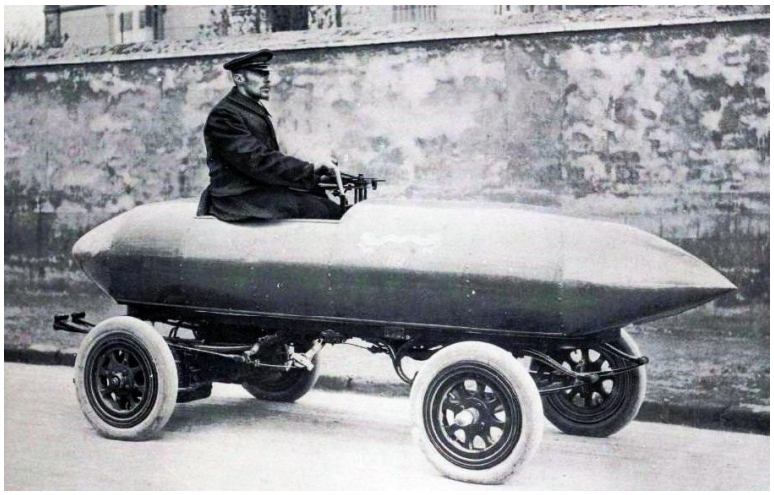


Figura 1-3: *La Jamais Contente*, o primeiro automóvel a ultrapassar a barreira dos 100 km/h [9].

Em 1903, Clyde Coleman obteve a patente para o motor de arranque elétrico destinado a automóveis movidos por combustíveis fósseis. Posteriormente, um engenheiro da *Delco Company*, em parceria com a *General Motors*, aperfeiçoou o projeto original de Coleman, permitindo que o modelo Cadillac de 1912

se tornasse o primeiro automóvel a incorporar este sistema de arranque elétrico [10]. Este progresso representou um marco decisivo, mas trágico, para a mobilidade elétrica, pois uma das grandes limitações dos veículos a combustão até então era o processo de arranque manual por manivela. Com o advento do motor de arranque elétrico, o ato de ligar o motor tornou-se significativamente mais simples, o que acelerou a popularidade dos automóveis a combustão interna.

Ironicamente, os mesmos motores e baterias, inicialmente desenvolvidos com o intuito de impulsionar a mobilidade elétrica, acabaram por fomentar o avanço dos sistemas de arranque elétrico, o que resultou num retrocesso para os VEs. Estes, por sua vez, entraram num período de declínio acentuado, exacerbado pela crescente expansão das redes de postos de combustível e pelo baixo custo da gasolina, ao passo que o acesso à eletricidade fora dos grandes centros urbanos permanecia limitado.

Em 1973, com a crise do petróleo e o aumento das preocupações ambientais associadas à poluição, os fabricantes de automóveis voltaram-se para a exploração de novas formas de mobilidade. Foi a partir deste momento que o interesse pela mobilidade elétrica, que havia estado adormecido durante décadas, assistiu a uma revitalização.

Embora ao longo dos anos diversos protótipos tenham sido desenvolvidos, a evolução da mobilidade elétrica não ocorreu de forma imediata, uma vez que os VEs da época apresentavam desempenho e autonomia limitados. Contudo, em outubro de 1997, a *Toyota* lançou o *Toyota Prius* (Figura 1-4), o primeiro veículo híbrido produzido em massa, que se tornou um marco no setor e desempenhou um papel crucial na popularização da tecnologia híbrida [11].



Figura 1-4: *Toyota Prius* lançado em outubro de 1997 [12].

Em 2003, foi fundada na Califórnia a *Tesla Motors*, cujo nome é uma homenagem a Nikola Tesla, sérvio cujas contribuições foram fundamentais para o avanço do conhecimento sobre eletricidade. Em 2004, teve início o desenvolvimento do projeto *Tesla Roadster*, que foi revelado em 2006, marcando um ponto de viragem no setor automóvel e incentivando alguns dos maiores fabricantes a explorar o mercado dos carros elétricos [13].

O *Tesla Roadster* é um veículo totalmente elétrico, capaz de acelerar dos 0 aos 100 km/h em apenas 3,9 segundos, com uma bateria de 53 kWh, que lhe conferia uma autonomia impressionante, para a época, de 393 km. A semelhança do *design* com a linha da fabricante *Lotus* não é mera coincidência, uma vez que a *Lotus* esteve envolvida no desenvolvimento deste modelo [14], [15].



Figura 1-5: *Tesla Roadster* lançado pela *Tesla Motors* em 2006 [15].

Subsequentemente, a *Tesla Motors* lançou uma série de modelos que consolidaram a sua posição como uma das marcas mais conhecidas no setor automóvel. Em 2012, apresentou o *Model S*, seguido pelo *Model X* em 2015 e pelo *Model 3* em 2017, tendo este último atingindo a marca de 1 milhão de unidades vendidas em 2021 [16]. Em 2020, foi lançado o *Model Y*, seguido pelo *Tesla Semi* em 2022 e pelo *Cybertruck* em 2023. Com estes lançamentos, a *Tesla* estabeleceu-se como líder no mercado de VEs em 2023.

As grandes marcas automóveis que outrora se dedicavam exclusivamente à fabricação de veículos com motores de combustão interna adaptaram-se às novas tendências do mercado e, hoje, produzem também os seus próprios modelos de VEs. Exemplos disso são a *Mercedes-Benz*, com a sua linha *EQ*; a *BMW*, com a gama *i*; e a *Audi*, com a série *e-tron*. Estas marcas tradicionais têm investido fortemente em inovação tecnológica, visando competir com fabricantes pioneiras no setor elétrico, como a *Tesla*, e assegurar o seu lugar no futuro da mobilidade sustentável.

1.2 Contextualização

Num mundo em que a energia e a mobilidade se entrelaçam de forma indissociável com o futuro do planeta, a questão central deixa de ser simplesmente como transportar pessoas, transformando-se numa reflexão sobre como fazê-lo de modo a preservar e sustentar a própria vida na Terra. É precisamente neste contexto de responsabilidade e interdependência que a mobilidade elétrica se afirma como uma solução estratégica para enfrentar os desafios ambientais e de sustentabilidade no setor dos transportes [17], registando uma adoção crescente devido a uma conjugação de fatores, nomeadamente a sensibilização ambiental, os avanços tecnológicos, as políticas governamentais e as transformações económicas. Um dos principais motores deste crescimento prende-se com a crescente consciencialização acerca dos impactos das alterações climáticas e da poluição atmosférica, amplamente associados aos veículos movidos a combustíveis fósseis [18]. Para além disso, a eletrificação do setor dos transportes constitui um passo determinante na redução da dependência energética face aos combustíveis fósseis, contribuindo para a consolidação de um sistema de mobilidade mais sustentável e produzindo impactos relevantes tanto no setor energético como no económico [19].

Neste contexto, a expansão da mobilidade elétrica torna-se fundamentalmente ligada às políticas e medidas implementadas por governos e indústrias para apoiar esta transição. Esta realidade tem levado à crescente valorização dos veículos elétricos como um instrumento na diminuição do impacto ambiental do setor dos transportes, traduzindo-se na implementação de regulamentos e incentivos que promovem a transição energética, incluindo a futura proibição de veículos a combustão em determinadas áreas, subsídios financeiros, isenções fiscais e descontos para os utilizadores que adotam esta forma de mobilidade, assim como incentivos direcionados às indústrias envolvidas neste setor [20].

Se até aqui a discussão pode parecer abstrata ou distante, o caso português oferece um retrato concreto da velocidade com que esta transformação se materializa. No plano prático, conforme informações disponibilizadas pela *Mobi.E*, a rede de postos de carregamento de acesso público em Portugal conta, à data de três de setembro de 2025, com 6 928 postos, totalizando 12 928 pontos de carregamento. A distribuição dos postos de carregamento de acesso público em Portugal por tipo encontra-se representada na Figura 1-6, segmentando o número total de postos em quatro categorias, sendo elas, carregamento lento, médio, rápido e ultrarrápido.

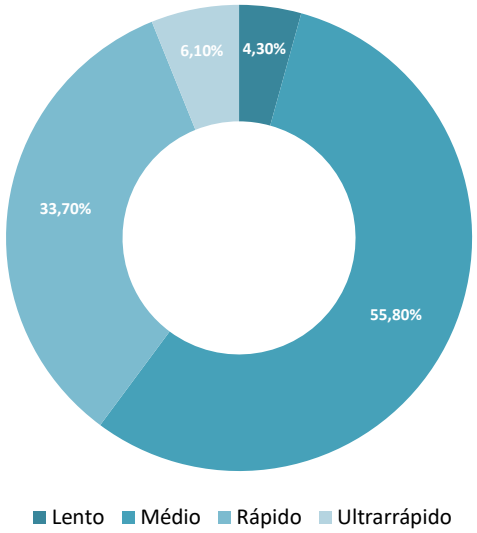


Figura 1-6: Divisão por tipo dos postos de carregamento
da rede de acesso público em Portugal à data de 3 de setembro de 2025.

No decurso do ano de 2025, até ao dia três do mês de setembro, foram registados 5 715 196 carregamentos na rede *Mobi.E*, correspondendo a um aumento projetado de 48% em relação ao número de carregamentos realizados em 2024 [21], considerando que os dados de 2025 se baseiam em estimativas para a parte do ano ainda não concluída. Uma comparação mensal do número de carregamentos realizados nos anos de 2024 e 2025 é disponibilizada na Figura 1-7, permitindo visualizar a evolução da procura ao longo do tempo e identificar padrões sazonais ou tendências emergentes.

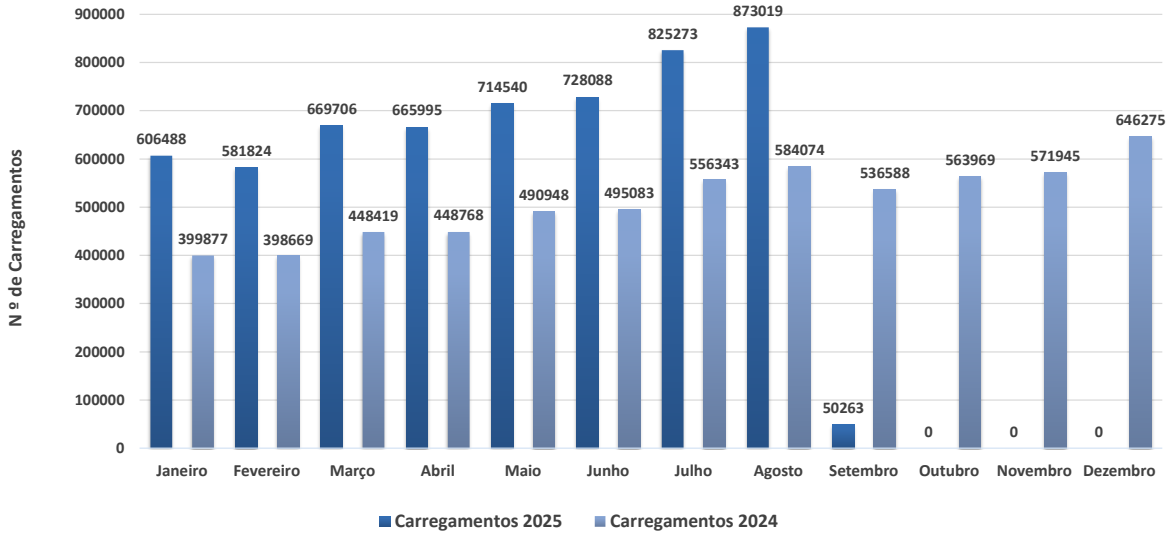


Figura 1-7: Comparação mensal do número de carregamentos realizados nos anos de 2024 e 2025, baseado em [21].

Até à data do dia três de setembro de 2025, os carregamentos efetuados na rede *Mobi.E*, durante o ano de 2025, resultaram num consumo total de energia de 128,28 GWh, representando um aumento projetado de 62% face ao ano anterior, considerando que os dados de 2025 se baseiam em estimativas

para a parte do ano ainda não concluída. A distribuição mensal deste consumo, assim como a comparação entre os anos de 2024 e 2025, é apresentada na Figura 1-8 [21].

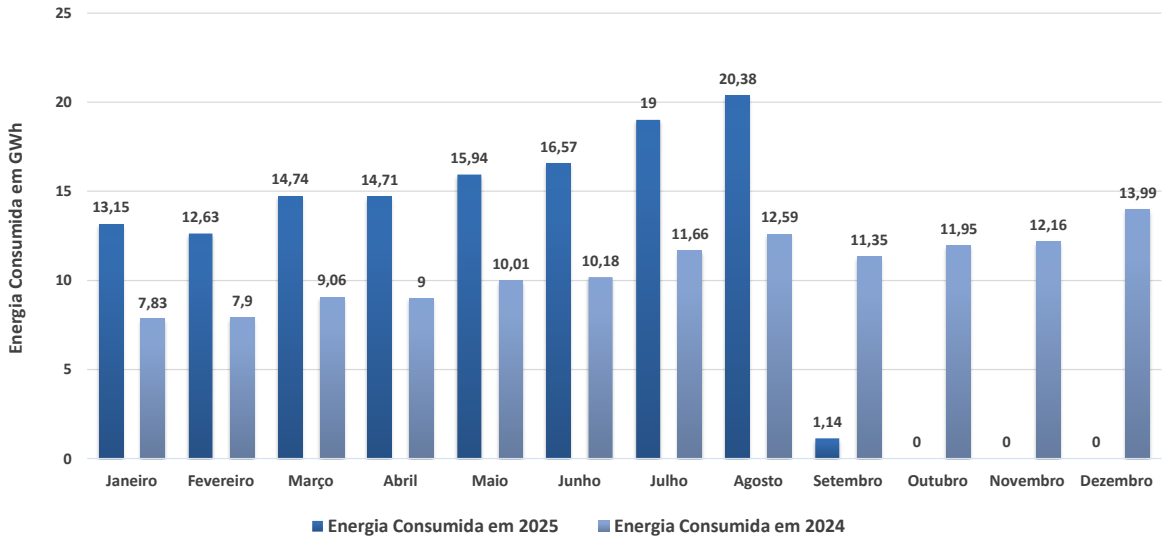


Figura 1-8: Comparação mensal da energia consumida nos anos de 2024 e 2025, baseado em [21].

Como testemunho da efetiva expansão da mobilidade elétrica e da rede de infraestruturas de carregamento em Portugal, os dados fornecidos pela *Mobi.E* revelam que, ao longo de 2025, tem-se registado uma média de 35 postos de carregamento instalados por semana. Esta tendência é corroborada pela Figura 1-9, que ilustra a evolução dos pontos de ligação à rede elétrica destinados a postos de carregamento de VEs no país, distribuídos por trimestre, segundo informação disponibilizada pelo portal *Open Data* da *E-Redes* [22]. A análise destes dados evidencia de forma clara e inequívoca um aumento contínuo no número de pontos de ligação, refletindo o dinamismo e a consolidação da mobilidade elétrica em território nacional.

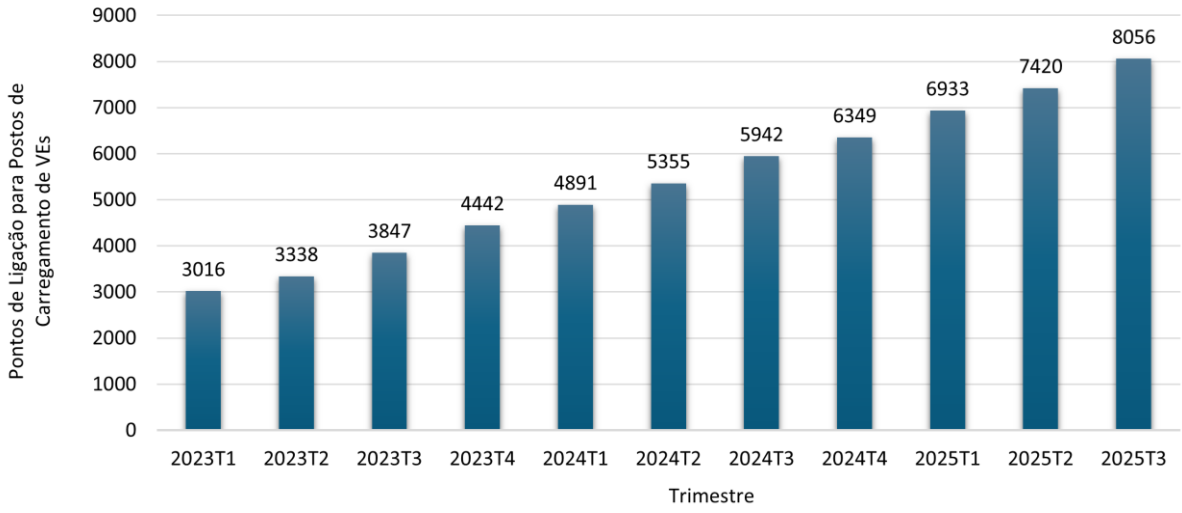


Figura 1-9: Evolução dos pontos de ligação à rede elétrica destinados a postos de carregamento de VEs em Portugal, baseado em [22].

Apesar deste progresso visível, a transição não decorre sem fricções. Não obstante o crescimento notável da rede de carregamento e a expansão da mobilidade elétrica, a adoção em massa de VEs não está isenta de desafios. Um dos entraves mais notáveis é o elevado custo dos VEs em comparação com os veículos a combustão, o que pode desencorajar uma parte significativa dos consumidores. Além disso, a ainda limitada autonomia destes veículos, em comparação com os veículos tradicionais, gera apreensão no que diz respeito à viabilidade de viagens longas, especialmente em regiões onde a infraestrutura de carregamento é escassa ou pouco desenvolvida. Outro fator crítico são os custos elevados associados à substituição das baterias e a sua durabilidade, o que pode influenciar negativamente a decisão de compra de um VE. Paralelamente, toda a cadeia do setor automóvel enfrenta repercussões profundas, com concessionários a precisarem de ajustar os seus modelos de negócio, oficinas desafiadas a adquirir competências e equipamentos especializados e fornecedores de componentes tradicionais a verificarem uma diminuição da procura pelos seus produtos, evidenciando que a transição para a mobilidade elétrica não representa apenas uma mudança, mas sim um processo de reorganização estrutural de todo o ecossistema automóvel.

A infraestrutura de carregamento representa, igualmente, um desafio complexo, uma vez que se revela insuficiente para responder plenamente às necessidades atuais, constituindo uma limitação relevante no contexto português. Além disso, à medida que os VEs aumentam a sua autonomia, torna-se imprescindível elevar a potência das estações de carregamento, de forma a reduzir o tempo necessário para carregar as baterias [23], aumentando assim a competitividade face aos veículos movidos a combustíveis fósseis. No entanto, este aumento de potência levanta desafios técnicos significativos no campo da eletrónica de potência. Adicionalmente, a diversidade de VEs no mercado, cada um com características distintas de carregamento, aumenta a complexidade envolvida no desenvolvimento de sistemas de carregamento.

É neste cenário que surgem os sistemas de carregamento *multipoint*, concebidos para dar resposta a diferentes tipos de VEs, cujas exigências de tensão e corrente de carregamento podem variar consideravelmente. Estes sistemas, face à necessidade de realizar carregamentos em tempos reduzidos, devem suportar potências muito elevadas, variando de centenas de kW a vários MW, originando os denominados *MegaWatt Charging Systems* (MCS).

Com a transformação em curso no setor dos transportes, também as redes elétricas evoluem no sentido das *smart grids*, nas quais a qualidade de energia assume um papel fundamental. Estes sistemas impõem requisitos rigorosos de operação, como o consumo de correntes com fator de potência próximo

da unidade, baixos níveis de distorção harmónica e um adequado balanceamento entre fases. Acresce ainda que os veículos elétricos se comportam, do ponto de vista da rede, como cargas dinâmicas, dado que não estão associados a um ponto fixo de ligação nem a um período regular de carregamento, ao contrário das cargas convencionais, como as residenciais. No entanto, esta característica pode ser explorada de forma vantajosa através da utilização de carregadores bidirecionais. Nestes casos, em períodos de maior disponibilidade de energia gerada face ao consumo, os VEs podem armazenar energia nas suas baterias, operando em modo *Grid-to-Vehicle* (G2V). Por sua vez, em momentos de maior procura, podem restituir energia à rede, operando em modo *Vehicle-to-Grid* (V2G), contribuindo, de acordo com a solicitação da rede elétrica para a compensação de harmónicos e para a melhoria global da qualidade de energia elétrica [24], [25].

Surge, assim, a questão de identificar qual a arquitetura de carregamento capaz de, de forma integrada, responder à heterogeneidade de veículos elétricos com diferentes perfis de carregamento, assegurar potências suficientemente elevadas para permitir tempos reduzidos de carregamento e, simultaneamente, cumprir os requisitos de qualidade de energia atualmente impostos pelas *smart grids*, garantindo a possibilidade de serem bidirecionais.

A resposta a este desafio passa, em primeiro lugar, pela implementação de sistemas de carregamento *off-board multipoint* MCS. Neste âmbito, e considerando que os VEs operam em corrente contínua (CC), torna-se necessário um primeiro estágio de conversão da tensão da rede elétrica, de corrente alternada (CA) para CC, ou seja, é necessária a utilização de um estágio retificador. Dentro deste contexto, os retificadores ativos destacam-se por permitirem o controlo das correntes extraídas da rede, assegurando um fator de potência próximo da unidade e reduzindo significativamente a distorção harmónica, em contraste com os retificadores passivos. Estas propriedades permitem que o sistema de carregamento opere em conformidade com os requisitos de qualidade de energia das *smart grids*. Face às potências elevadas envolvidas, a eficiência na conversão de energia torna-se um critério determinante. Para atender a esta exigência, esta dissertação propõe a utilização de semicondutores de *Silicon Carbide* (SiC), os quais possuem a capacidade de operar com menos perdas.

A dissertação centra-se, assim, no desenvolvimento de um protótipo de escala laboratorial de um conversor CA-CC com topologia *full-bridge*, ou seja, de um retificador ativo bidirecional com tecnologia SiC, destinado à integração em sistemas de carregamento *off-board multipoint* MCS.

1.3 Motivações

Dada a crescente importância da mobilidade elétrica como uma solução preponderante no combate à poluição, a sua adoção tem registado um aumento exponencial. Este fenómeno tem impulsionado a expansão do mercado de VEs, culminando numa maior diversidade de modelos, cada um com características de carregamento distintas. Paralelamente, os avanços nas tecnologias de baterias têm permitido uma autonomia cada vez maior, enquanto a procura por tempos de carregamento mais rápidos se tem intensificado, exigindo, assim, a utilização de potências de carregamento mais elevadas.

Neste contexto, a principal motivação subjacente a esta dissertação reside na possibilidade de contribuir para o desenvolvimento de sistemas de carregamento de VEs que possam abranger um leque mais amplo de veículos e que, simultaneamente, sejam capazes de operar a potências elevadas. Contudo, dado o elevado nível de potência envolvido, torna-se imperativo que estes sistemas sejam altamente eficientes e alinhados com os requisitos impostos pelas *smart grids*. Neste enquadramento, a presente dissertação contribui com o desenvolvimento de eletrónica de potência orientada para a resolução dos desafios supracitados, através do projeto e implementação de um protótipo de um conversor CA-CC trifásico *full-bridge* a operar como retificador ativo bidirecional.

Para além das motivações anteriormente referidas, este trabalho caracteriza-se pela sua natureza multidisciplinar, integrando diferentes áreas da engenharia eletrónica. O tema em análise exige uma compreensão de eletrónica de potência, técnicas de controlo de conversores e programação de microcontroladores. A conjugação destas competências constitui não apenas um desafio técnico, mas também uma oportunidade para o aprofundamento de conhecimentos em múltiplos domínios da engenharia eletrónica.

Do ponto de vista pessoal, o desenvolvimento desta dissertação representa mais do que um desafio técnico. Trata-se de uma oportunidade para aliar o interesse pelo setor automóvel à preocupação com a sustentabilidade ambiental. Participar na criação de soluções que promovam uma mobilidade elétrica mais eficiente e, simultaneamente, contribuam para a preservação do ambiente confere à investigação um sentido de propósito e motivação.

1.4 Objetivos

A presente dissertação de mestrado tem como objetivo principal o desenvolvimento de um conversor CA-CC trifásico *full-bridge*, para atuar como interface entre a parte CC de um *off-board multipoint* MCS e

a rede elétrica. O trabalho visa explorar e implementar diferentes tecnologias com o intuito de otimizar a eficiência do conversor CA-CC, contribuindo para o aprimoramento do desempenho global do sistema de carregamento. Entre as tecnologias a considerar, destacam-se os semicondutores de potência baseados em SiC.

Assim, pretende-se projetar, desenvolver e validar um protótipo de um conversor CA-CC trifásico *full-bridge* para uma potência de 25 kW, com capacidade de operar com correntes sinusoidais e balanceadas, mantendo um THD inferior a 5% para potências superiores a 50% da carga nominal e assegurando um fator de potência próximo da unidade. O conversor também deve permitir a regulação da tensão no lado CC. Para a concretização destes objetivos, o desenvolvimento desta dissertação foi estruturado nas seguintes etapas:

- Pesquisa e revisão bibliográfica das topologias de conversores de eletrónica de potência mais adequadas ao problema (conversores CA-CC), juntamente com as técnicas de controlo e teorias de potência correspondentes;
- Estudo, com recurso a modelos de simulação, utilizando a ferramenta *PSIM*, das topologias de conversores selecionadas e técnicas de controlo associadas;
- Familiarização com a plataforma de desenvolvimento do sistema de controlo, nomeadamente o *LaunchPad* TMS320F28379D da *Texas Instruments*, visando a implementação dos algoritmos de controlo do conversor;
- Desenvolvimento de um protótipo laboratorial, incluindo a implementação do sistema de potência e de controlo do conversor, a criação de *Printed Circuit Board*s (PCB), circuitos de condicionamento de sinal e circuitos de comando;
- Realização de ensaios experimentais no conversor desenvolvido, em regime permanente e transitório, para validar o seu desempenho de acordo com requisitos específicos, como a operação com correntes sinusoidais e balanceadas, distorção harmónica reduzida e a possibilidade de ajuste da tensão no lado CC.

1.5 Organização da Dissertação

Este documento está organizado em seis capítulos. No presente capítulo, faz-se uma abordagem à história da mobilidade elétrica, enquadra-se o problema central desta dissertação e analisa-se a sua relevância no contexto quotidiano. Apresentam-se ainda as motivações desta dissertação, os objetivos da mesma, bem como a organização do presente documento.

No segundo capítulo, procede-se a uma revisão bibliográfica sobre topologias de conversores CA-CC monofásicos e trifásicos, com particular ênfase na sua aplicação em sistemas de carregamento de VEs, assim como uma análise dos métodos de controlo mais frequentemente utilizados neste tipo de conversores. Apresenta-se ainda um curto estado-da-arte relativo aos semicondutores de potência mais utilizados atualmente nos conversores de eletrónica de potência aplicados à mobilidade elétrica.

O terceiro capítulo dedica-se à demonstração das simulações realizadas utilizando o *software PSIM*, procurando aproximar as condições simuladas às de aplicabilidade real, onde se discutem os resultados obtidos. Efetua-se ainda uma análise de sensibilidade e de desempenho do conversor face a alguns dos seus parâmetros intrínsecos.

No quarto capítulo, descreve-se o desenvolvimento e a implementação do protótipo, baseado num conversor CA-CC trifásico destinado a sistemas de carregamento de VEs.

No quinto capítulo, são apresentados os resultados experimentais obtidos a partir do protótipo desenvolvido que permitem avaliar o funcionamento do conversor.

Finalmente, no sexto e último capítulo, apresentam-se as conclusões gerais desta dissertação, bem como sugestões de trabalhos futuros que poderão contribuir para o aperfeiçoamento do protótipo desenvolvido.

Capítulo 2

Sistemas de Carregamento de Veículos Elétricos: Conversores de Eletrónica de Potência, Técnicas de Controlo e Tecnologias de Semicondutores

2.1 Introdução

Ao longo deste capítulo são apresentados os conversores de eletrónica de potência CC-CA mais utilizados no desenvolvimento de sistemas de carregamento para VEs. Tendo em conta o atual paradigma energético e tecnológico dá-se especial destaque aos conversores CA-CC ativos, também conhecidos como retificadores ativos. É apresentada uma descrição do funcionamento das diferentes topologias destes conversores, seguida de uma comparação entre elas. Posteriormente, são abordadas as principais técnicas de controlo aplicadas neste tipo de conversores, bem como uma comparação entre as mesmas. Por fim, é realizada uma breve exposição sobre as principais tecnologias de semicondutores de potência utilizadas no desenvolvimento contemporâneo de sistemas de carregamento de VEs, destacando-se as respetivas vantagens e desvantagens.

2.2 Conversores CA-CC

Nas últimas décadas, tem-se observado um crescimento expressivo tanto no desenvolvimento quanto na utilização de equipamentos eletrónicos que operam em CC [26]. Todavia, a infraestrutura pública de distribuição de energia elétrica opera em CA, o que se deve, entre outros fatores, ao facto de grande parte da energia gerada provir de máquinas síncronas trifásicas. Diante desta incompatibilidade, torna-se essencial estabelecer um estágio de conversão de energia elétrica para possibilitar a interface entre as cargas CC e a rede de distribuição em CA. A estes dispositivos, encarregues de realizar a conversão de energia em CA, disponibilizada pela rede, para energia em CC, adequada às cargas, denominam-se retificadores [27].

Existem diversas categorias para a distinção entre este tipo de conversores, sendo as principais a unidirecionalidade ou bidirecionalidade, número de níveis que estes conseguem gerar na sua saída e a classificação dos mesmos em passivos, ativos ou híbridos [28].

Conversores unidirecionais permitem que a corrente flua apenas num sentido, enquanto os conversores bidirecionais possibilitam a sua circulação em dois sentidos, denominando-se de retificadores quando efetuam a conversão de energia de CA para CC e inversores quando efetuam a referida conversão no sentido oposto. Esta distinção assume particular relevância no contexto do carregamento de baterias em VEs. Um conversor unidirecional apenas permite a transferência de energia da rede elétrica para a bateria do VE, limitando-se ao processo de carregamento. Em contraste, os conversores bidirecionais permitem que a energia seja transferida tanto da rede para a bateria quanto da bateria para a rede [29]. Esta capacidade bidirecional é especialmente vantajosa na atualidade, pois permite uma maior flexibilidade na gestão de energia e na qualidade da mesma, por exemplo, na mitigação de picos de consumo ou *peak shaving* [28], [30].

Relativamente ao número de níveis que os retificadores conseguem gerar na sua saída, estes podem ser classificados como de dois níveis ou multinível. Denominam-se retificadores multinível aqueles que conseguem gerar, na sua saída, pelo menos três níveis de tensão distintos, diferenciando-se dos retificadores de dois níveis, que, como o nome indica, geram apenas dois níveis de tensão na sua saída. Os retificadores multinível têm a vantagem de reduzir as taxas de variação da tensão, o que é extremamente útil. Assim, oferecem benefícios em relação aos de dois níveis, especialmente em termos de qualidade de energia, tamanho dos filtros passivos, interferências eletromagnéticas, designadas, em inglês, de *Electromagnetic Interference* (EMI), e distorção harmónica [31], [32]. Além disso, os retificadores multinível podem operar com uma frequência de comutação inferior à dos retificadores de dois níveis para alcançar resultados equivalentes, o que permite diminuir as perdas de comutação nos semicondutores, tornando-os mais eficientes [33].

Como supramencionado, quanto à sua constituição, os retificadores podem ser classificados como passivos, ativos ou híbridos. Os retificadores passivos são constituídos por componentes passivos e semicondutores não controlados, como é o caso dos retificadores a díodos, amplamente utilizados devido à sua simplicidade, baixo custo e à ausência de necessidade de estratégias de controlo [34]. Contudo, uma limitação significativa desta topologia é o elevado conteúdo harmónico presente na corrente absorvida, o que compromete a qualidade da energia da rede elétrica. Uma abordagem frequentemente adotada para mitigar este efeito consiste na utilização de filtros passivos junto com o conversor, no

entanto, a corrente resultante continua a apresentar uma aproximação inferior à forma sinusoidal pura quando comparada com retificadores ativos ou híbridos, motivo pelo qual os retificadores passivos são normalmente descartados em aplicações que impõem requisitos rigorosos de qualidade de energia. Na Figura 2-1 pode ser visualizado um exemplo de um retificador passivo, nomeadamente um retificador trifásico a díodos, também denominado de ponte de *Graetz* trifásica. Neste exemplo recorre-se à utilização de filtros de acoplamento à rede elétrica do tipo indutivo.

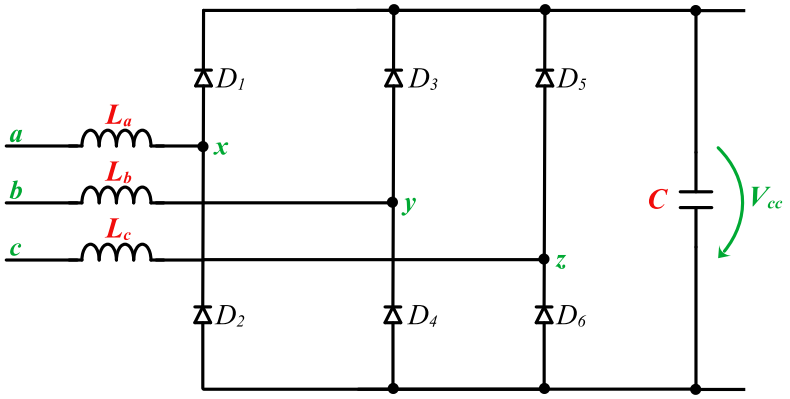


Figura 2-1: Esquemático de um retificador trifásico passivo a díodos.

Em contrapartida, os retificadores ativos utilizam semicondutores controlados, ou seja, dispositivos que podem ser ligados e desligados por sinais de comando externos. Esta capacidade de controlo permite regular a corrente CA do conversor, aproximando a sua forma de onda de uma sinusoidal pura. Assim, reduz-se o conteúdo harmónico nas correntes consumidas e obtém-se um fator de potência mais próximo da unidade, melhorando a qualidade da energia da rede elétrica. Por fim, os retificadores híbridos representam uma combinação parcial ou total de retificadores passivos e ativos [30].

2.3 Conversores CA-CC nos Sistemas de Carregamento de Veículos Elétricos

Com o avanço das *smart grids*, a necessidade de assegurar elevados padrões de qualidade de energia tornou-se imprescindível para todos os equipamentos ligados à rede elétrica. No caso dos VEs, esta exigência assume particular importância, dado o crescimento expressivo da adesão a estes veículos e a consequente necessidade de integração dos sistemas de carregamento na rede elétrica [35].

Uma incompatibilidade fundamental surge devido ao facto de que a infraestrutura pública de distribuição de energia é baseada em CA, enquanto as baterias dos VEs operam em CC. Esta diferença implica que os sistemas de carregamento de VEs necessitem de estágios de conversão para realizar a interface entre a rede elétrica e as referidas baterias. É aqui que os conversores CA-CC, ou seja, os retificadores,

desempenham um papel essencial, convertendo a tensão CA da rede em CC, compatível com as necessidades das baterias dos VEs. A Figura 2-2 permite verificar os estágios de conversão necessários para efetuar o carregamento de um VE a partir da rede elétrica, sendo esta dissertação referente ao primeiro estágio de conversão apresentado na figura (CA/CC).

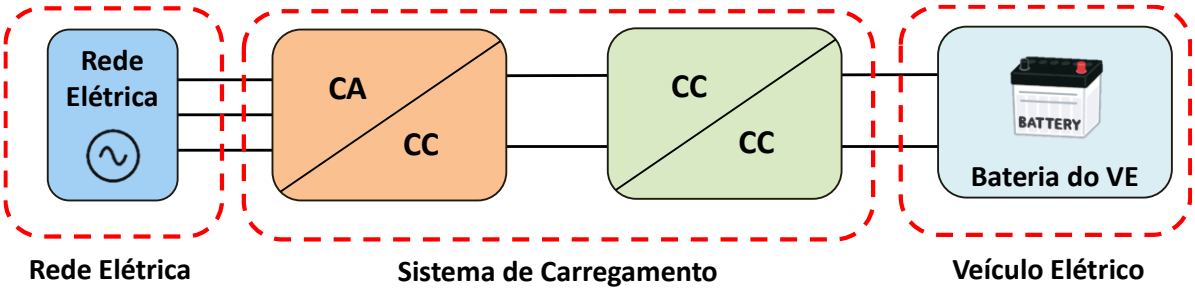


Figura 2-2: Estágios de conversão necessários para efetuar o carregamento de um VE a partir da rede elétrica.

Para além da função básica de conversão, os sistemas de carregamento de VEs devem também atender a determinados critérios para evitar problemas como distorções harmónicas e operação com fatores de potência elevados. Para responder a estas exigências e facilitar a integração dos VEs na rede, a utilização de retificadores ativos revela-se especialmente vantajosa. Este controlo mais rigoroso permite que o consumo energético dos carregadores de VEs seja menos impactante para a rede. Assim, o uso de retificadores ativos nos sistemas de carregamento de VEs não só mitiga os potenciais efeitos adversos na rede elétrica, como também promove um funcionamento em consonância com os requisitos das *smart grids*.

Desta forma, surge o conceito dos retificadores *Active Front-End* (AFE), entre os quais se destacam o conversor CA-CC *full-bridge*, o conversor CA-CC *t-type* e o conversor CA-CC *Neutral Point Clamped* (NPC). Uma apresentação e análise extensiva destes retificadores AFE pode ser consultada em [28]. Contrastando com o retificador trifásico a díodos, estes retificadores são conversores ativos, bidirecionais e do tipo *boost*, permitindo que a tensão no barramento CC seja superior ao valor de pico da tensão da rede CA. Estas características tornam-nos particularmente adequados para aplicações em sistemas de carregamento de veículos elétricos, consolidando-os como alguns dos conversores CA-CC mais utilizados nas soluções de carregamento para mobilidade elétrica na atualidade. Tendo tudo isto em consideração, apresenta-se, na Figura 2-3, uma divisão categórica das diferentes topologias de retificadores trifásicos supramencionadas.

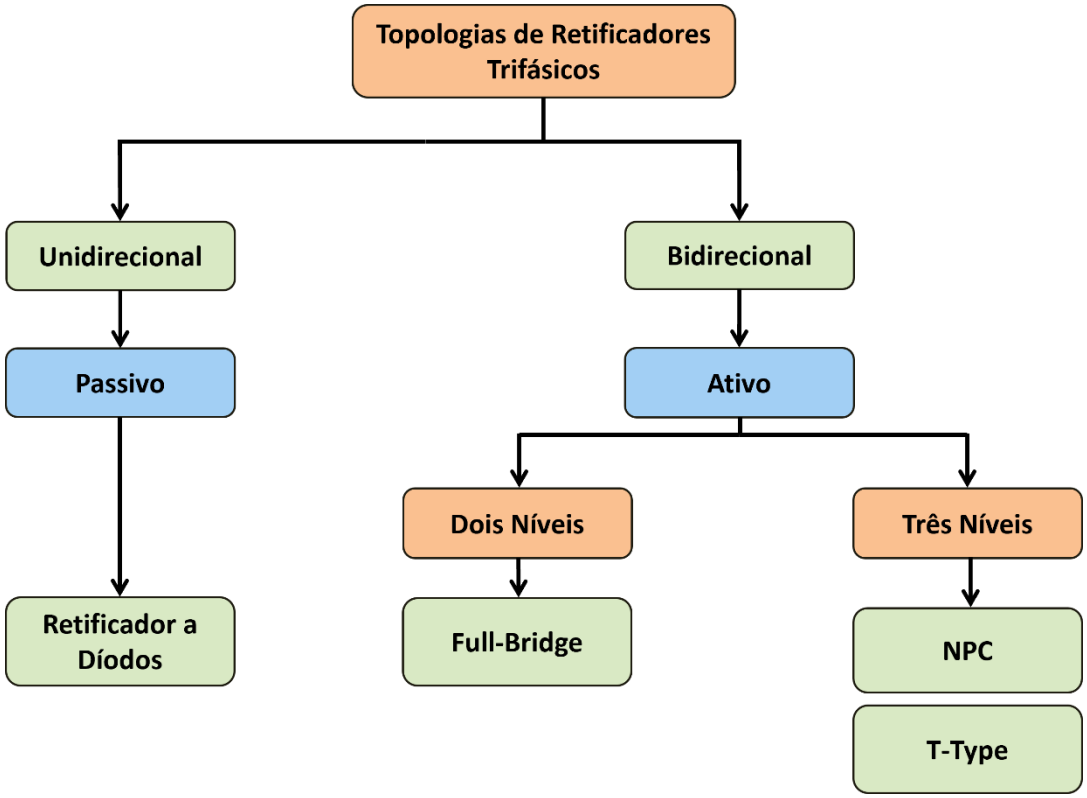


Figura 2-3: Divisão categórica das diferentes topologias de retificadores trifásicos.

Posto isto, efetua-se, subsequentemente, uma apresentação acerca do funcionamento de cada uma das diferentes topologias de retificadores ativos, seguida de uma comparação entre elas.

2.3.1 Conversor CA-CC *Full-Bridge*

Uma das topologias de conversores CA-CC mais reconhecidas é a denominada *full-bridge*, disponível tanto na sua versão monofásica como trifásica. A análise será conduzida de forma individual para cada uma destas variantes.

Conversor CA-CC Monofásico *Full-Bridge*

A versão monofásica do conversor *full-bridge*, também conhecido como conversor em ponte completa monofásico, apresentado na Figura 2-4, é composto por dois braços, sendo cada um deles composto por dois semicondutores totalmente controlados, totalizando, portanto, quatro semicondutores de potência totalmente controlados.

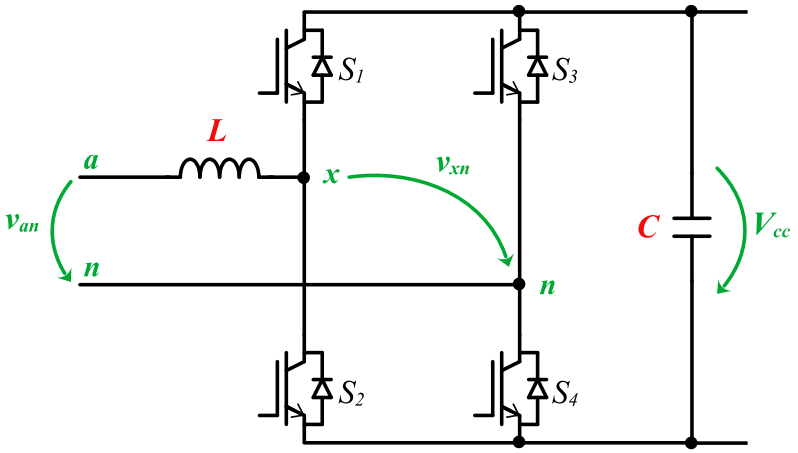


Figura 2-4: Esquemático do conversor CA-CC monofásico *full-bridge*.

Dependendo da forma como o conversor é controlado, ele pode ser classificado como um conversor de dois ou três níveis. Esta classificação está relacionada com o número de diferentes valores de tensão, ou seja, níveis de tensão, que o conversor é capaz de gerar entre o ponto médio de cada braço do conversor. Por outras palavras, a classificação corresponde ao número de níveis que a tensão v_{xn} pode assumir.

No caso de operar como um conversor de dois níveis, ou seja, quando o controlo denominado de bipolar lhe é aplicado, a tensão v_{xn} pode assumir apenas dois valores, sendo eles $-V_{cc}$ ou $+V_{cc}$. Por outro lado, quando opera como um conversor de três níveis, ou seja, quando o controlo denominado de unipolar lhe é aplicado, tem a capacidade de gerar três valores distintos de tensão, $-V_{cc}$, 0 V ou $+V_{cc}$ [36].

No que se refere aos trajetos possíveis para a corrente, estes encontram-se devidamente representados na Figura 2-5. Adotou-se, para fins de análise, o sentido positivo da corrente como aquele que se origina na rede elétrica e se dirige ao conversor. Além disso, embora este conversor possa operar tanto como retificador quanto como inversor, graças à sua característica de bidirecionalidade, a análise subsequente dos trajetos possíveis para a corrente, tanto deste conversor quanto dos demais conversores CA-CC apresentados neste capítulo, concentra-se exclusivamente no modo de operação relevante para esta dissertação, ou seja, no funcionamento em modo retificador.

Cumpre salientar que os estados de operação descritos correspondem ao regime de controlo unipolar, caracterizado pelo funcionamento do conversor como um dispositivo de três níveis. No entanto, quando o controlo é bipolar, os estados de operação permanecem similares, diferindo apenas pelo facto do conversor apresentar apenas dois níveis de tensão. Consequentemente, os estados em que a tensão v_{xn} assume o valor de 0 V deixam de ser considerados nesse caso específico.

Inicialmente, no primeiro estado, em que $v_{xn} = V_{cc}$, a energia é transferida para o barramento de corrente contínua do conversor com recurso aos díodos em antiparalelo aos semicondutores S_1 e S_4, conforme ilustrado na Figura 2-5 (a). O nível de tensão $v_{xn} = 0$ V pode ser alcançado de duas formas distintas, apresentadas nas Figura 2-5 (b) e Figura 2-5 (c), dependendo se se opta pela utilização dos semicondutores superiores ou inferiores, respetivamente. A seleção entre estes estados de operação é determinada pelo semiciclo da tensão da rede, ou seja, se se tratar do semiciclo positivo, deve optar-se pelo apresentado na Figura 2-5 (b), caso contrário, deve-se recorrer ao estado apresentado pela Figura 2-5 (c). Por fim, no último estado, em que $v_{xn} = -V_{cc}$, a energia é transferida para o barramento de corrente contínua com recurso aos díodos em antiparalelo aos semicondutores S_2 e S_3, conforme representado na Figura 2-5 (d).

Para a operação do conversor enquanto retificador ativo, os dois primeiros estados de operação devem ser aplicados quando a tensão da rede, v_{an}, apresenta valores positivos. Inversamente, os dois últimos estados devem ser aplicados quando esta assume valores negativos. Desta forma, é possível controlar a corrente que flui pelo conversor, aproximando a sua forma de onda a uma sinusoide pura.

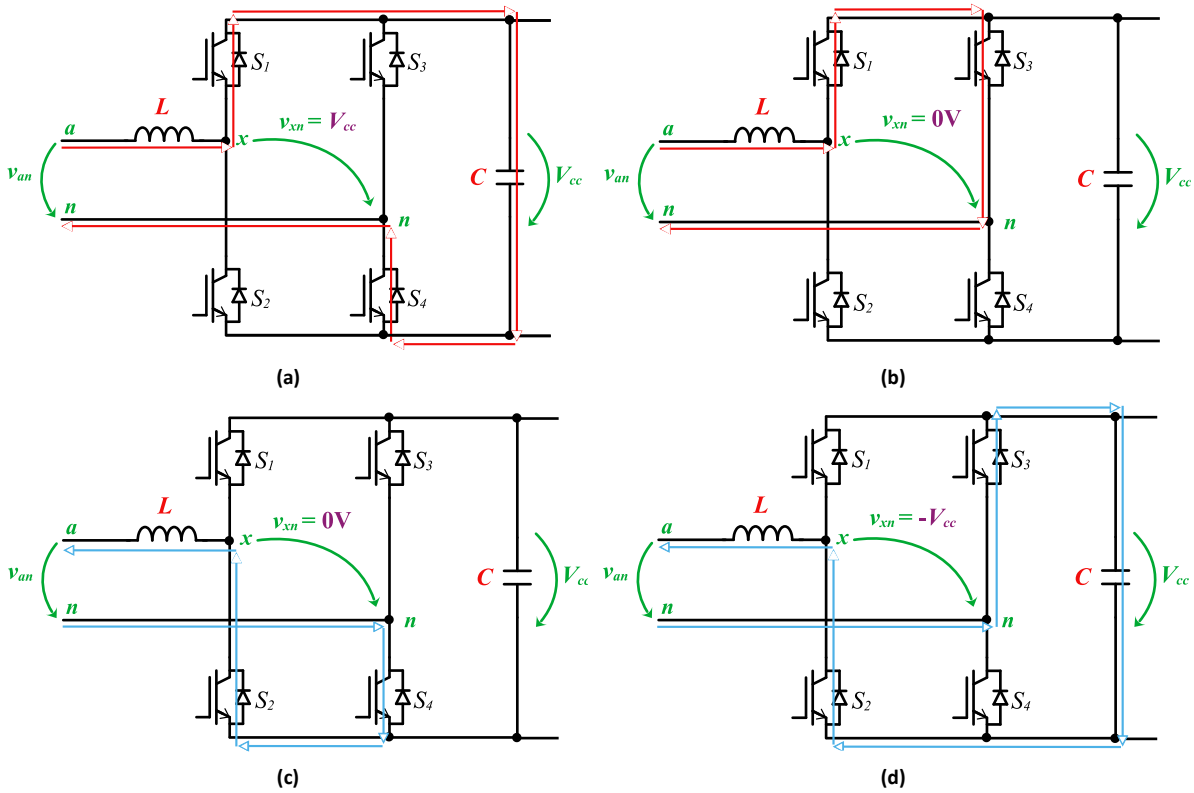


Figura 2-5: Percursos da corrente que atravessa o conversor CA-CC monofásico *full-bridge* nos diferentes estados de operação: (a) conversor com tensão de saída positiva e corrente positiva; (b) conversor com tensão de saída zero e corrente positiva; (c) conversor com tensão de saída zero e corrente negativa; (d) conversor com tensão de saída negativa e corrente negativa.

Nos conversores CA-CC *full-bridge*, tanto na sua versão monofásica quanto na trifásica, bem como nas outras topologias de retificadores ativos que são analisadas na presente dissertação, é comum utilizar bobinas de acoplamento à rede elétrica. Estas bobinas cumprem funções, como a filtragem de harmónicos e a proteção contra eventos transitórios. Embora seja possível utilizar filtros de acoplamento de segunda ou terceira ordem, como os filtros LC e LCL, respetivamente, em muitas situações, o filtro indutivo simples revela-se suficiente. A escolha entre a utilização de um destes filtros deve ser feita tendo em conta o compromisso entre custo, complexidade e desempenho [37].

No que se refere à filtragem de harmónicos, a operação dos retificadores ativos gera harmónicos na corrente elétrica, devido ao processo de comutação dos semicondutores. Como as bobinas têm a propriedade de limitar a taxa de variação da corrente, di/dt, a sua presença ajuda a suavizar a forma de onda da corrente. Esta suavização é essencial para reduzir a presença de harmónicos na corrente, contribuindo para uma melhoria da qualidade da energia elétrica fornecida à rede e aos dispositivos conectados à mesma [38].

Além da filtragem de harmónicos, as bobinas de acoplamento atuam também na absorção de picos de corrente e outros transitórios indesejados que podem ocorrer durante a comutação dos semicondutores no retificador ativo [39]. Cabe ainda ressaltar que os conversores analisados são, em essência, conversores do tipo *boost*, ou seja, conversores que possuem uma tensão de saída superior à tensão disponibilizada na sua entrada, pelo que a presença das bobinas de acoplamento é essencial.

Paralelamente, é comum observar a presença de condensadores no barramento de corrente contínua do retificador. Durante o funcionamento do conversor, existe uma variação natural na tensão de saída devido à comutação dos semicondutores, o que pode introduzir oscilações de tensão indesejadas. denominadas, na gíria técnica, de *ripple*. Os condensadores atuam para reduzir o referido *ripple*, proporcionando uma tensão de saída mais estável [40]. Tal é especialmente importante para a integridade de equipamentos sensíveis ou de outros estágios de conversão (CC-CC) que são alimentados por esta tensão.

Conversor CA-CC Trifásico *Full-Bridge*

O conversor CA-CC trifásico *full-bridge*, também conhecido como conversor em ponte completa trifásico, é constituído por três braços, cada um composto por dois semicondutores totalmente controlados, somando, portanto, um total de seis semicondutores totalmente controlados. É importante destacar que cada braço corresponde a uma das fases da rede elétrica trifásica. Este pode ser apresentado em duas

configurações distintas, com ou sem a presença de um ponto médio no barramento de corrente contínua. Em ambas as configurações, a tensão fase-neutro gerada pelo conversor, medida entre o ponto médio de cada braço do mesmo e o ponto neutro, apresenta dois níveis, enquanto a tensão fase-fase evidencia três níveis. Contudo, estas configurações apresentam diferenças, tanto no funcionamento quanto nos requisitos de implementação. As duas configurações são apresentadas na Figura 2-6.

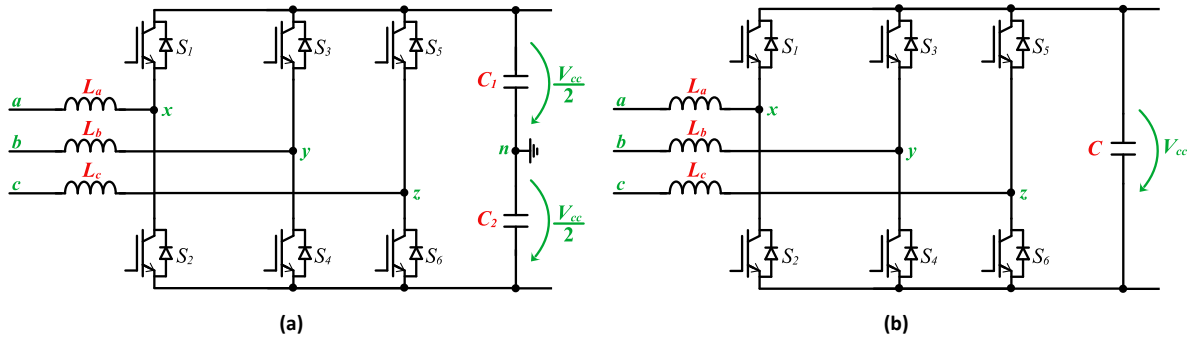


Figura 2-6: Esquemático do conversor CA-CC trifásico *full-bridge*: (a) com ponto médio no barramento CC; (b) sem ponto médio no barramento CC.

Na configuração com ponto médio no barramento de corrente contínua, Figura 2-6 (a), a tensão fase-neutro gerada pelo conversor, tal como v_{xn}, varia entre $-V_{cc}/2$ e $+V_{cc}/2$. Esta solução requer a utilização de dois condensadores no barramento de corrente contínua conectados em série, em vez de um único condensador. Tal disposição resulta numa redução da capacidade total equivalente, o que implica a necessidade de selecionar condensadores com maior capacidade unitária para assegurar que o conjunto em série apresente uma capacidade equivalente à de um único condensador utilizado na configuração sem ponto médio. Contudo, esta configuração apresenta a vantagem de reduzir a tensão suportada por cada condensador para $V_{cc}/2$, em contraste com os V_{cc} necessários no caso da configuração que prescinde do ponto médio, apresentada na Figura 2-6 (b). Esta abordagem é estruturalmente mais simplificada, uma vez que requer apenas um condensador.

Em ambas as configurações, os semicondutores que integram o conversor devem ser selecionados para suportar uma tensão de bloqueio igual a V_{cc}. Além disso, o número reduzido de níveis de tensão apresentado por esta topologia, em comparação com outras que são abordadas neste capítulo, exige o uso de bobinas de acoplamento à rede elétrica com coeficientes de autoindução mais elevados para alcançar o mesmo valor de THD na corrente elétrica.

Para compreender a necessidade de utilizar uma bobina com um coeficiente de autoindução maior, é necessário partir da análise das equações fundamentais que descrevem o comportamento desta. A tensão aplicada aos terminais da bobina, v_L, é descrita equação (2.1).

$$v_L(t) = L\frac{di_L(t)}{dt} \tag{2.1}$$

Nesta equação, L representa o coeficiente de autoindução da bobina, enquanto di_L/dt descreve a taxa de variação da corrente elétrica que percorre a bobina em função do tempo. Além disso, verifica-se que a tensão nos terminais da bobina é determinada pela diferença entre a tensão simples da rede elétrica, v_{an}, e a tensão de saída do conversor na fase em questão, v_{xn}. Para exemplificar, considerando apenas uma das fases da rede elétrica, resulta a equação (2.2).

$$v_L(t) = v_{an}(t) - v_{xn}(t) \tag{2.2}$$

Relativamente aos conversores de apenas dois níveis, devido à menor quantidade de níveis discretos de tensão disponíveis, a amplitude da tensão aplicada à bobina tende a ser maior. Por outro lado, à medida que o número de níveis de tensão aumenta, como ocorre em conversores multinível, a amplitude da tensão aplicada entre os terminais da bobina diminui, reduzindo os valores instantâneos de v_L. A partir de manipulações algébricas sucessivas da equação (2.2) juntamente com a equação (2.1), pode expressar-se a variação da corrente que percorre a bobina ao longo de um intervalo de tempo dt pela equação (2.3).

$$di_L(t) = \big(v_{an}(t) - v_{xn}(t)\big)\frac{dt}{L} \tag{2.3}$$

A relação evidencia que o *ripple* da corrente que percorre a bobina, ou seja, a variação de corrente num determinado intervalo de tempo dt, depende de três fatores principais, sendo eles o coeficiente de autoindução L, a tensão v_L e o período de comutação dt, que é inversamente proporcional à frequência de comutação. O aumento da frequência de comutação reduz o intervalo dt, diminuindo, consequentemente, o *ripple* de corrente. De forma análoga, o aumento do valor de L também contribui para a redução do *ripple*. Contudo, maiores amplitudes de v_L aumentam o *ripple* de corrente, uma vez que a tensão aplicada à bobina é diretamente proporcional a di_L.

Assim, num conversor de dois níveis, onde a amplitude da tensão aplicada à bobina é maior, o *ripple* de corrente resultante é mais elevado, caso os valores de L e da frequência de comutação sejam mantidos constantes. Para mitigar esse *ripple*, é necessário aumentar o coeficiente de autoindução da bobina. Todavia, tal medida implica um aumento no tamanho físico e no custo do componente [41]. Por outro lado, em conversores com mais níveis de tensão disponíveis, a amplitude de v_L vê-se reduzida, permitindo que o mesmo *ripple* de corrente seja obtido com valores menores de L.

Em suma, o conversor trifásico *full-bridge* distingue-se das topologias que se apresentam subsequentemente pela simplicidade do seu projeto e pela menor quantidade de semicondutores necessários, o que o torna uma solução mais acessível em termos económicos e de conceção. Relativamente à configuração sem ponto médio, esta caracteriza-se pela menor capacidade exigida ao condensador do barramento CC, embora este deva suportar uma tensão igual a V_{cc}. Por sua vez, a configuração com ponto médio reduz a tensão suportada por cada condensador para $V_{cc}/2$, embora imponha a necessidade de dois condensadores e de maior capacidade unitária. Em ambas as configurações, a tensão de bloqueio dos semicondutores deve ser igual à tensão total presente no barramento de corrente contínua. Adicionalmente, ambos requerem a utilização de bobinas com coeficientes de autoindução superiores, como consequência direta do reduzido número de níveis de tensão, o que realça o compromisso entre simplicidade estrutural e requisitos de filtragem.

2.3.2 Conversor CA-CC *T-type*

Além da topologia previamente descrita, destaca-se também a topologia denominada de *t-type*. Tal como no conversor CA-CC *full-bridge*, esta topologia também possui a sua versão monofásica e trifásica.

Conversor CA-CC Monofásico *T-type*

No caso da versão monofásica do conversor CA-CC *t-type*, apresentada na Figura 2-7, esta é composta essencialmente por quatro dispositivos semicondutores totalmente controlados.

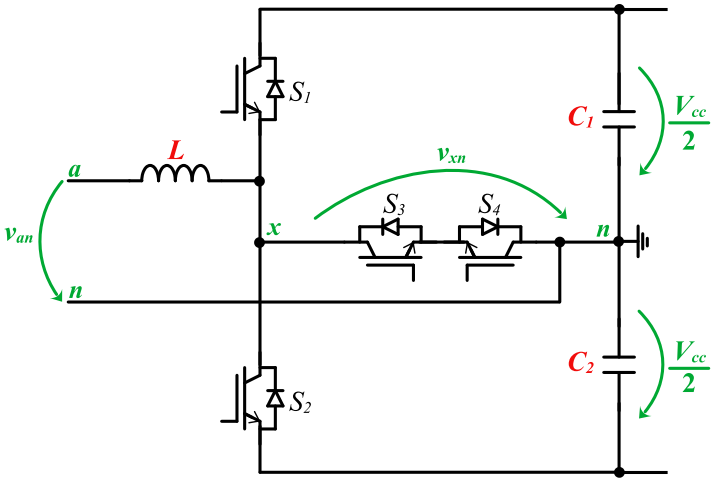


Figura 2-7: Esquemático do conversor CA-CC monofásico *t-type*.

Tal configuração assemelha-se à tradicional topologia *half-bridge*, porém com a adição de dois semicondutores que conectam o ponto médio do braço do conversor ao ponto médio do barramento de corrente contínua. Este par de semicondutores, que desempenha o papel de interligação, é denominado

de célula bidirecional e bipolar, devido à sua capacidade de conduzir corrente em ambos os sentidos e de bloquear tensões inversas. A célula bidirecional e bipolar admite diferentes configurações, sendo duas delas mais utilizadas, as quais utilizam apenas semicondutores totalmente controlados, sendo elas, a configuração de emissor comum ou *common emitter*, apresentada na Figura 2-8 (a) e a de coletor comum ou *common collector*, apresentada na Figura 2-8 (b).



Figura 2-8: Esquemático da célula bidirecional e bipolar na configuração: (a) emissor comum; (b) coletor comum.

Na Figura 2-9 demostram-se os percursos possíveis para a corrente em cada uma das configurações de células bidirecionais e bipolares supramencionadas.

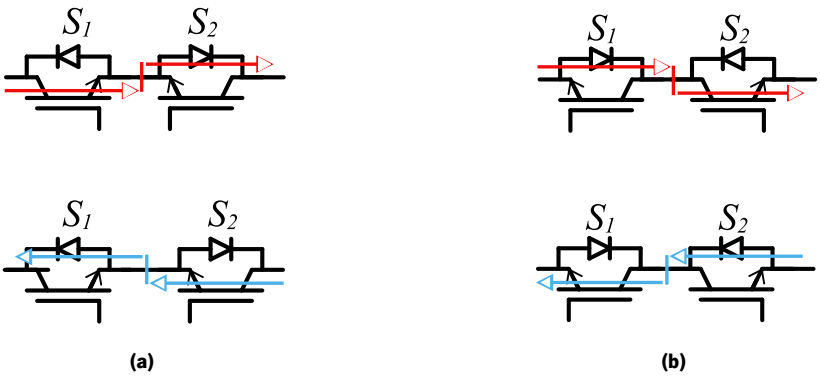


Figura 2-9: Percursos possíveis para a corrente na célula bidirecional e bipolar com a configuração: (a) emissor comum; (b) coletor comum.

Em geral, a preferência recai sobre a configuração de emissor comum, pela economia de componentes, como fontes isoladas para alimentação dos *gate drivers*, quando comparada com a configuração de coletor comum. Tal economia decorre do facto de que a tensão do sinal de comando do semicondutor é referenciada ao seu emissor. Com isto, na configuração de emissor comum, ambos os sinais de comando dos semicondutores compartilham uma referência única, sendo ela o ponto médio da célula bidirecional e bipolar. Já na configuração de coletor comum, os emissores dos dois semicondutores não possuem o mesmo potencial elétrico, pelo que a referência dos sinais de comando dos mesmos não é comum, exigindo fontes isoladas adicionais. Este requisito aumenta os custos e a dimensão final do conversor, tornando a configuração de emissor comum mais vantajosa em termos de praticidade e economia de custos.

Como mencionado anteriormente, existem outras configurações de células bidirecionais e bipolares que são utilizadas em alguns conversores, cujo esquemático é apresentado na Figura 2-10.

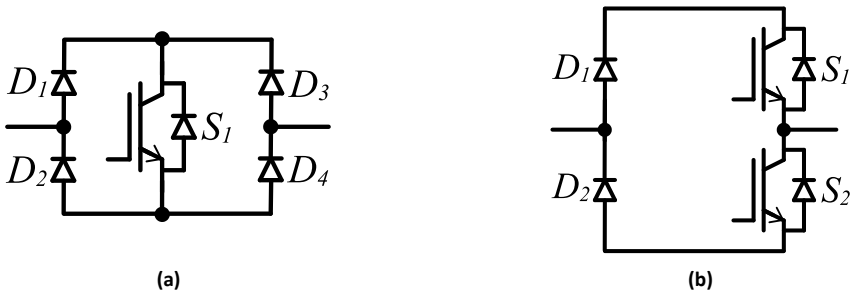


Figura 2-10: Esquemático de outras configurações existentes de células bidirecionais e bipolares: (a) utilizando um semicondutor totalmente controlado e quatro díodos; (b) utilizando dois semicondutores totalmente controlados e dois díodos.

Tal como as células em emissor comum e coletor comum, apresentadas na Figura 2-8, as apresentadas na Figura 2-10 também possuem a característica de serem bidirecionais e bipolares. Assim, apresentam-se, na Figura 2-11, os percursos possíveis para a corrente para cada uma das configurações.

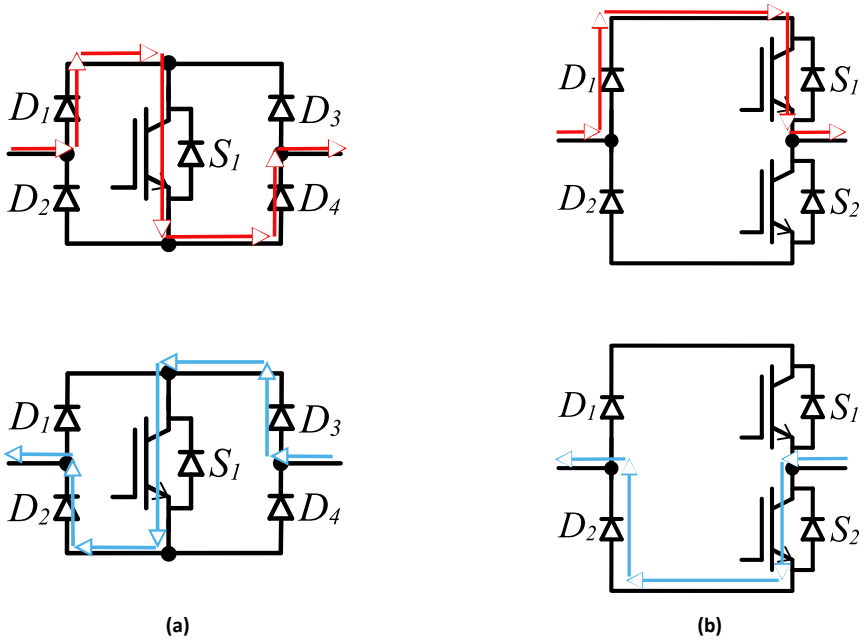


Figura 2-11: Percursos possíveis para a corrente nas células bidirecionais e bipolares: (a) utilizando um semicondutor totalmente controlado e quatro díodos; (b) utilizando dois semicondutores totalmente controlados e dois díodos.

Servindo-se das células bidirecionais e bipolares, o conversor CA-CC *t-type* é classificado como um conversor de três níveis, ou seja, é capaz de fornecer três níveis diferentes de tensão na saída. Por outras palavras, v_{xn} pode assumir três valores, sendo eles -V_{cc}/2, 0 V e +V_{cc}/2 [42]. Contudo, ressalta aqui uma limitação significativa quando comparado com o conversor CA-CC monofásico *full-bridge*. Enquanto este último é capaz de produzir uma tensão cujo valor coincide integralmente com a tensão do

barramento, o conversor monofásico *t-type* é apenas capaz de gerar uma tensão de pico, em valor absoluto, correspondente a metade da tensão do barramento de corrente contínua.

No que diz respeito aos percursos possíveis para a corrente, estes encontram-se representados na Figura 2-12. Relembre-se que se adotou o sentido positivo da corrente como aquele que se origina na rede elétrica e se dirige ao retificador ativo.

Relativamente ao primeiro estado de operação, em que $v_{xn} = V_{cc}/2$, a energia é transferida para o barramento de corrente contínua do conversor com recurso ao díodo disposto em antiparalelo ao semicondutor S_1, tal como representado na Figura 2-12 (a). O nível de tensão $v_{xn} = 0$ V pode ser alcançado mediante dois estados de operação distintos, apresentados na Figura 2-12 (b) e na Figura 2-12 (c), recorrendo, para tal, à célula bidirecional e bipolar do conversor. De referir que a seleção entre estes estados de operação depende do semiciclo da tensão da rede, ou seja, perante o semiciclo positivo, deve optar-se pelo estado da Figura 2-5 (b), caso contrário, deve-se recorrer ao estado da Figura 2-12 (c).

Já no último estado, em que $v_{xn} = -V_{cc}/2$, a energia é transferida para o barramento de corrente contínua com recurso ao díodo disposto em antiparalelo ao semicondutor S_2, conforme representado na Figura 2-12 (d).

Novamente, para a operação do conversor enquanto retificador ativo, os dois primeiros estados de operação devem ser aplicados quando a tensão da rede, v_{an}, apresenta valores positivos. Contrariamente, os dois últimos estados devem ser aplicados quando esta assume valores negativos, permitindo assim a aproximação da forma de onda da corrente a uma onda sinusoidal pura.

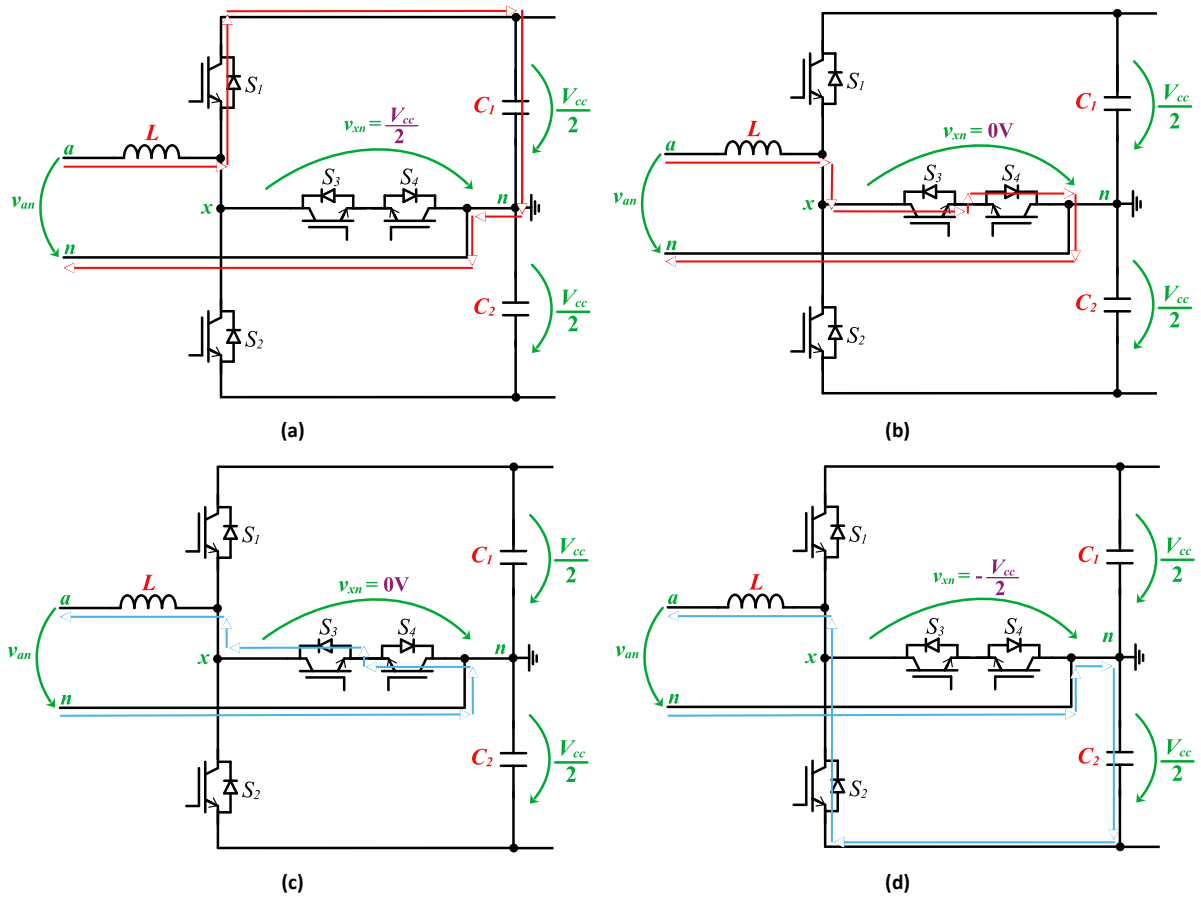


Figura 2-12: Percursos da corrente que atravessa o conversor CA-CC monofásico *t-type* nos diferentes estados de operação: (a) conversor com tensão de saída positiva e corrente positiva; (b) conversor com tensão de saída zero e corrente positiva; (c) conversor com tensão de saída zero e corrente negativa; (d) conversor com tensão de saída negativa e corrente negativa.

Conversor CA-CC Trifásico *T-type*

O conversor CA-CC trifásico *t-type* corresponde, essencialmente, a uma combinação de três conversores monofásicos desta tipologia, cada um dedicado a uma fase. O esquemático correspondente é apresentado na Figura 2-13. Destacam-se, de imediato, as semelhanças com o retificador trifásico *Vienna*, que, diferentemente, utiliza díodos nos três braços do conversor, em vez de semicondutores totalmente controlados. No entanto, o conversor *t-type* apresenta a vantagem de ser bidirecional, uma característica ausente no retificador *Vienna*, cuja operação é limitada à unidirecionalidade [43], [44].

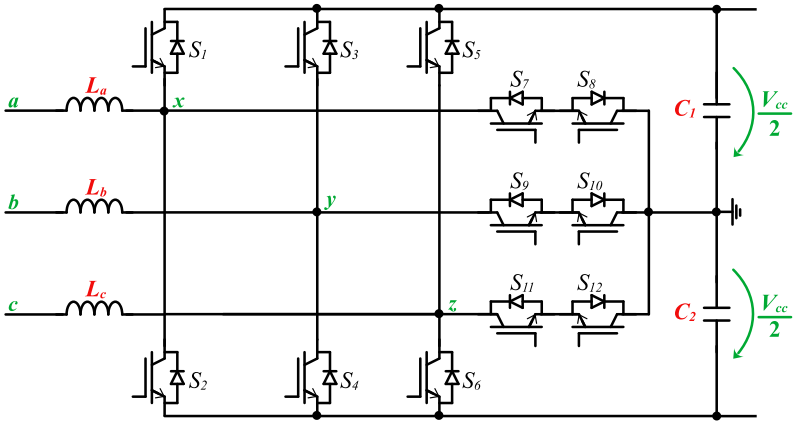


Figura 2-13: Esquemático do conversor CA-CC trifásico *t-type.*

Adicionalmente, o conversor *t-type* apresenta-se semelhante ao conversor trifásico *full-bridge*, no entanto, distingue-se pela inclusão de uma célula bidirecional e bipolar em cada braço. É constituído por um total de doze semicondutores, configurando-se como uma topologia que permite gerar uma tensão fase-neutro de três níveis [45], o que resulta numa tensão fase-fase, gerada pelo conversor, composta por cinco níveis. Para o seu correto funcionamento, é imprescindível a existência de um ponto médio no barramento de corrente contínua, o que impõe a utilização de dois condensadores. Cada condensador deve ser selecionado de forma a suportar metade da tensão total do barramento, $V_{cc}/2$.

Uma característica distintiva desta topologia é a necessidade de semicondutores com diferentes capacidades de bloqueio de tensão. Os semicondutores integrados na célula bidirecional e bipolar estão sujeitos a uma tensão de bloqueio de $V_{cc}/2$, enquanto os restantes semicondutores devem ser capazes de suportar a totalidade da tensão do barramento, isto é, V_{cc}.

Devido ao maior número de níveis de tensão gerados pelo conversor *t-type*, em comparação com a topologia *full-bridge*, as bobinas de acoplamento à rede elétrica podem ser projetadas com coeficientes de autoindução menores. Esta particularidade traduz-se em volumes reduzidos e custos inferiores associados às bobinas.

Todavia, a maior quantidade de semicondutores e componentes inerentes torna o conversor *t-type* substancialmente mais complexo de implementar e mais oneroso face à topologia *full-bridge*. Relativamente à fiabilidade, esta pode ser potencialmente comprometida pelo maior número de semicondutores, contudo, tal impacto pode ser mitigado pelo facto de alguns destes operarem sob tensões de bloqueio mais reduzidas.

2.3.3 Conversor CA-CC NPC

Além dos dois conversores mencionados anteriormente, existe outro amplamente utilizado sendo denominado de conversor CA-CC *Neutral Point Clamped* (NPC). À semelhança das topologias descritas anteriormente, este conversor apresenta-se tanto na sua versão monofásica como trifásica.

Conversor CA-CC Monofásico NPC

A versão monofásica desta topologia é composta por quatro semicondutores totalmente controlados e dois díodos. O esquemático da mesma pode ser visualizado na Figura 2-14.

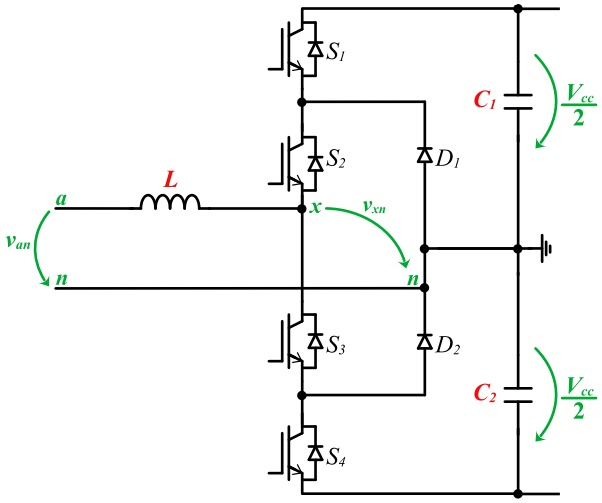


Figura 2-14: Esquemático do conversor CA-CC monofásico NPC.

Este conversor é também classificado de três níveis, sendo capaz de gerar três níveis distintos de tensão de saída, ou seja, $-V_{cc}/2$, 0 V e $+V_{cc}/2$. Tal como o conversor CA-CC monofásico *t-type*, este conversor apenas consegue gerar uma tensão de pico, em valor absoluto, correspondente a metade da tensão do barramento de corrente contínua, ou seja, $V_{cc}/2$ [46], [47]. Relativamente aos percursos possíveis para a corrente, estes encontram-se representados na Figura 2-15. Novamente, adotou-se, para fins de análise, o sentido positivo da corrente como aquele que se origina na rede elétrica e se dirige ao retificador ativo.

Analisando os diferentes estados de operação do conversor, verifica-se que no primeiro estado, em que $v_{xn} = V_{cc}/2$, a energia é transferida para o barramento de corrente contínua do conversor com recurso aos díodos em antiparalelo aos semicondutores S_1 e S_2, tal como apresentado na Figura 2-15 (a). De forma análoga às outras topologias apresentadas, o nível de tensão $v_{xn} = 0$ V pode ser obtido mediante dois estados de operação distintos, apresentados nas Figura 2-15 (b) e Figura 2-15 (c), dependendo se se opta pela utilização do semicondutor S_3 e do díodo D_2 ou pela utilização do semicondutor S_2 e do

díodo D_1, respetivamente. Novamente, deve-se ter em atenção que a seleção entre estes estados de operação depende do semiciclo da tensão da rede, ou seja, perante o semiciclo positivo, deve optar-se pelo estado da Figura 2-15 (b), caso contrário, deve-se recorrer ao estado da Figura 2-15 (c). Já no último estado, em que $v_{xn} = -V_{cc}/2$, a energia é transferida para o barramento de corrente contínua com recurso aos díodos em antiparalelo aos semicondutores S_3 e S_4, conforme representado na Figura 2-15 (d).

Em suma, para a operação do conversor enquanto retificador ativo, os dois primeiros estados de operação devem ser aplicados quando a tensão da rede, v_{an}, apresenta valores positivos. Contrariamente, os dois últimos estados devem ser aplicados quando esta assume valores negativos, permitindo assim a o controlo da forma de onda da corrente que percorre o conversor.

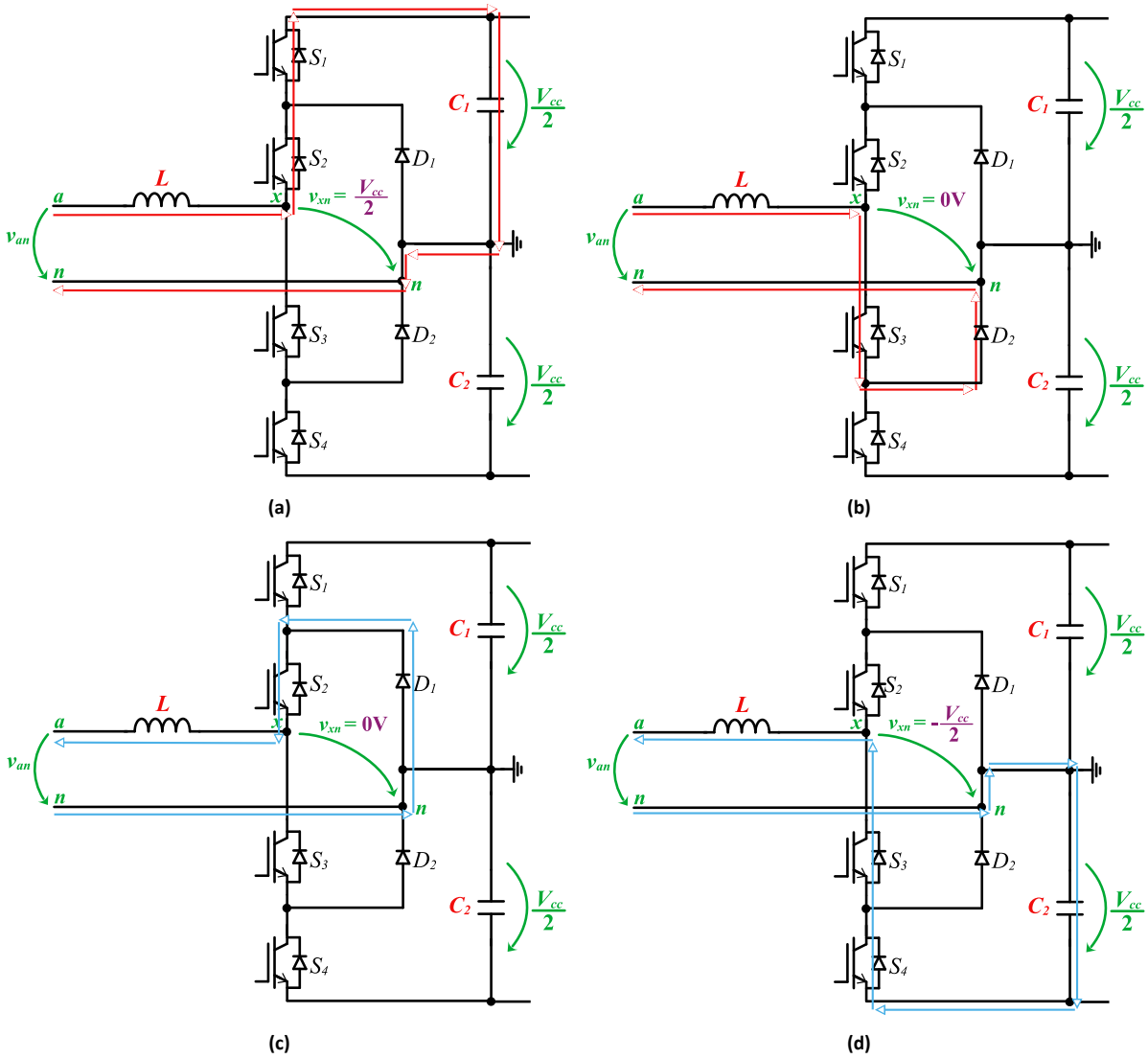


Figura 2-15: Percursos da corrente que atravessa o conversor CA-CC monofásico NPC nos diferentes estados de operação: (a) conversor com tensão de saída positiva e corrente positiva; (b) conversor com tensão de saída zero e corrente positiva; (c) conversor com tensão de saída zero e corrente negativa; (d) conversor com tensão de saída negativa e corrente negativa.

Conversor CA-CC NPC Trifásico

O conversor CA-CC trifásico NPC é uma topologia bidirecional composta por doze semicondutores totalmente controlados e seis díodos, tal como apresentado na Figura 2-16.

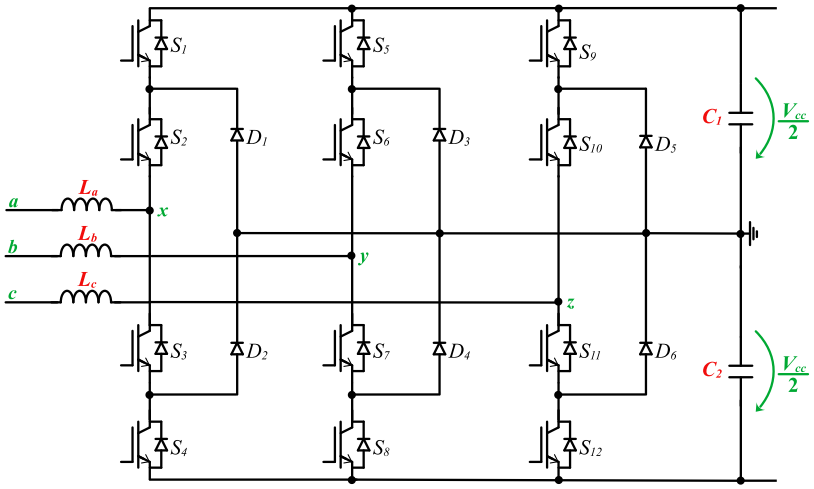


Figura 2-16: Esquemático do conversor CA-CC trifásico NPC.

Para o seu correto funcionamento, assim como o retificador trifásico *t-type*, é imprescindível a existência de um ponto médio no barramento de corrente contínua, o que implica a utilização de dois condensadores. Além disso, à semelhança da topologia *t-type*, a NPC tem a capacidade de produzir uma tensão fase-neutro com três níveis [48], resultando numa tensão fase-fase, gerada pelo conversor, de cinco níveis. Esta característica permite a utilização de bobinas com coeficientes de autoindução mais baixos, quando comparado com a topologia *full-bridge*. Uma distinção notável desta topologia reside no facto da tensão de bloqueio exigida aos semicondutores ser limitada a $V_{cc}/2$ para todos os semicondutores totalmente controlados.

Contudo, o conversor NPC enfrenta desafios significativos no que respeita ao projeto, sendo considerado o mais complexo entre as soluções analisadas. Tal complexidade decorre do elevado número de componentes ativos e passivos que este utiliza, o que também torna esta topologia potencialmente mais dispendiosa devido à necessidade de uma maior quantidade de componentes eletrónicos. Além disso, apesar de cada semicondutor estar sujeito a uma tensão de bloqueio menor ($V_{cc}/2$), a fiabilidade global da topologia pode ser inferior em comparação com as outras soluções, dada a maior probabilidade de falha associada ao elevado número de componentes.

2.3.4 Comparação das Topologias de Conversores CA-CC Trifásicos

Após uma análise das diversas topologias de conversores CA-CC, tanto monofásicas quanto trifásicas, aplicáveis a sistemas de carregamento de VEs, procede-se agora à apresentação de uma comparação estruturada e sintetizada entre as diferentes configurações trifásicas, visível na Tabela 2-1.

Cumpre salientar que, no caso específico do conversor CA-CC trifásico do tipo *full-bridge*, opta-se por apresentar exclusivamente a configuração sem ponto médio, uma vez que esta é amplamente reconhecida como a solução mais adotada na prática. Recorde-se que a primeira topologia apresentada na Tabela 2-1, o retificador trifásico a díodos, corresponde a um retificador passivo, enquanto as restantes topologias apresentadas consistem em retificadores ativos.

Tabela 2-1: Comparação entre as diferentes topologias de retificadores trifásicos, baseado em [28].

	Retificador a Díodos	**Conversor *Full-Bridge***	**Conversor *T-type***	**Conversor NPC**
Fluxo da Corrente	Unidirecional	Bidirecional	Bidirecional	Bidirecional
THD	Elevado	Reduzido	Reduzido	Reduzido
Nº de Semicondutores Ativos	0	6	12	12
Nº de Semicondutores Passivos	6	0	0	6
Tensão de Bloqueio dos Semicondutores	V_{cc}	V_{cc}	V_{cc} ou $V_{cc}/2$[1]	$V_{cc}/2$
Nº de Condensadores no Barramento CC	1	1	2	2
Tensão Estipulada para os Condensadores do Barramento CC	V_{cc}	V_{cc}	$V_{cc}/2$	$V_{cc}/2$
Coeficiente de Autoindução das Bobinas de Acoplamento	Elevado	Moderado	Reduzido	Reduzido
Custo	Reduzido	Moderado	Elevado	Elevado

[1] Os semicondutores da célula bidirecional e bipolar devem suportar uma tensão de bloqueio de $V_{cc}/2$, enquanto os demais semicondutores devem suportar uma tensão de bloqueio de V_{cc}.

2.4 Técnicas de Controlo por Corrente para Retificadores Ativos

A maioria dos conversores de eletrónica de potência requer técnicas de controlo para desempenharem adequadamente as funções para as quais foram concebidos. No que diz respeito aos retificadores ativos, em geral, a variável controlada é a corrente, sendo o objetivo principal mitigar os harmónicos e operar com um fator de potência próximo da unidade [49].

Deste modo, serão expostas quatro técnicas de controlo de corrente amplamente aplicadas a retificadores ativos. Distinguem-se pelas suas características intrínsecas, vantagens e limitações, mas todas convergem para um propósito comum, a minimização do erro, ou seja, assegurar a máxima aproximação possível entre a corrente do conversor e a corrente de referência definida.

2.4.1 Controlo de Corrente por Histerese

A técnica de controlo de corrente por histerese é uma das mais utilizadas no que diz respeito ao controlo de conversores de eletrónica de potência. A sua aplicação abrange desde filtros ativos de potência e sistemas de acionamento de máquinas elétricas até uma vasta gama de aplicações que utilizam conversores de eletrónica de potência [50].

Existem diversas variantes desta técnica de controlo, contudo, a abordagem tradicional, conhecida como histerese de dois níveis, distingue-se pela sua simplicidade de implementação e robustez. Esta simplicidade decorre do facto de não exigir qualquer conhecimento prévio do modelo do sistema no qual será aplicada [51]. Além disso, esta técnica apresenta uma proteção direta contra sobreintensidades que possam ocorrer, aliada a uma resposta célere perante fenómenos transitórios [52].

Em contrapartida, esta técnica apresenta uma desvantagem significativa quando comparada a métodos de controlo de corrente lineares, como o controlador PI. A frequência de comutação é variável, o que pode resultar num aumento do conteúdo harmónico e indefinição do espetro do mesmo. Este efeito exige o desenvolvimento de filtros de acoplamento à rede mais complexos para mitigar os harmónicos, o que, geralmente, conduz a um aumento do custo total do conversor.

Tal como ocorre em todos os sistemas de controlo, neste caso também existem variáveis de controlo, nomeadamente o sinal de referência, o sinal controlado e o sinal de saída. No contexto específico do controlo de corrente de um conversor, o sinal de referência corresponde à corrente que se deseja atingir. O sinal controlado é o valor medido da corrente que percorre o conversor num determinado instante. O

sinal de saída, por sua vez, é o sinal, ou sinais, que, irão atuar sobre os semicondutores do conversor para ajustar a corrente conforme desejado.

Nesta estratégia de controlo, são definidos dois limites, denominados de limite superior e limite inferior da margem de histerese. A diferença entre o limite superior e o limite inferior é chamada de margem de histerese. Estes limites são estabelecidos em torno do sinal de referência, ou seja, em torno da corrente desejada.

Quando a corrente que percorre o conversor atinge o limite superior da margem de histerese, o sinal de saída do sistema de controlo assume um valor específico, normalmente o estado *off*, permitindo que esta corrente diminua até alcançar o limite inferior da margem de histerese. Quando o limite inferior é atingido, o sinal de saída comuta para o estado oposto, geralmente o estado *on*, fazendo com que a corrente aumente até atingir o limite superior novamente. Este ciclo de comutação repete-se continuamente, garantindo o controlo da corrente dentro da margem definida [53].

Na Figura 2-17, apresenta-se um exemplo do funcionamento do controlo de corrente de um conversor por histerese, com um sinal de referência constante. O sinal a vermelho representa a corrente de referência, o sinal azul corresponde à corrente controlada, as linhas pretas tracejadas indicam os limites superior e inferior da margem de histerese, e o sinal verde representa o sinal de comando dos semicondutores, ou seja, a saída do sistema de controlo. Em ambos os casos, a corrente de referência possui um valor constante e idêntico, sendo neste exemplo de 5 A. No entanto, na Figura 2-17 (a), a margem de histerese tem um valor de 10 A, enquanto na Figura 2-17 (b), a margem de histerese é de 5 A.

Analisando cada um dos casos, é possível perceber que, na Figura 2-17 (a), o erro de corrente, ou seja, a amplitude da diferença entre a referência e o valor da corrente controlada, é superior ao caso da Figura 2-17 (b). No entanto, a frequência de comutação é maior neste último caso. Assim, conclui-se que diferentes margens de histerese resultam em diferentes valores de frequência de comutação, o que pode ser considerado uma grande limitação. Isto porque, devido à vasta gama de frequências de comutação possíveis no controlo por histerese, qualquer aumento na frequência resulta diretamente num aumento das perdas de comutação.

Portanto, cada caso deve ser analisado cuidadosamente, tendo em conta que uma margem de histerese elevada reduz a frequência de comutação, o que, por sua vez, diminui as perdas de comutação e aumenta a vida útil dos semicondutores, mas acarreta um aumento do erro. Por outro lado, uma

diminuição dessa margem reduz o erro, mas eleva a frequência de comutação, o que leva ao aumento das perdas associadas e à diminuição da vida útil dos semicondutores [49].

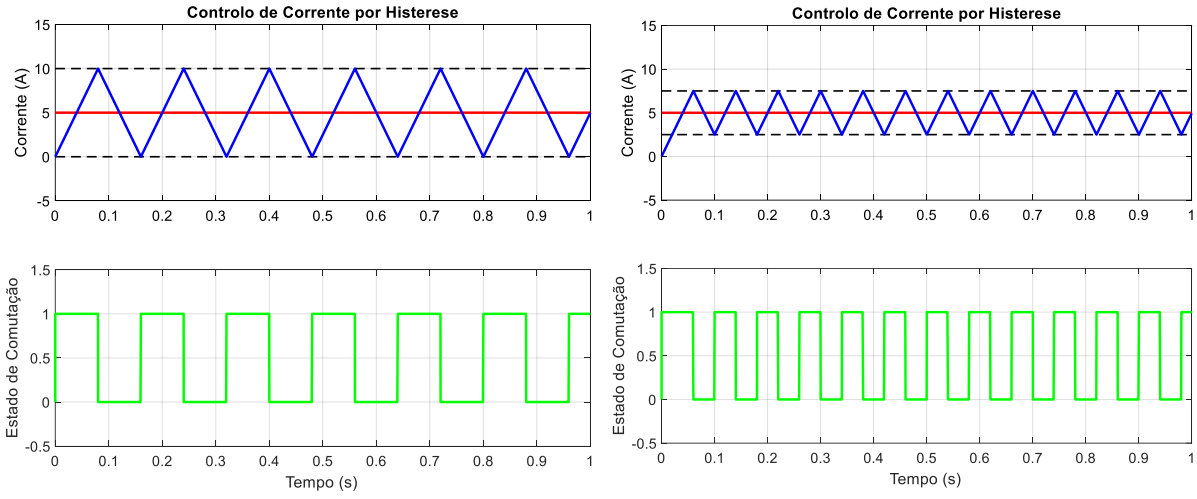


Figura 2-17: Forma de onda da corrente que percorre o conversor controlado recorrendo à técnica de histerese, com um sinal de referência constante, onde o sinal a vermelho representa a corrente de referência, o sinal azul a corrente controlada, as linhas pretas tracejadas os limites, superior e inferior, da margem de histerese, e o sinal verde o sinal de comando dos semicondutores: (a) para uma margem de histerese de 10 A; (b) para uma margem de histerese de 5 A.

Na Figura 2-18, apresenta-se outro exemplo do funcionamento do controlo de corrente de um conversor por histerese, desta vez com um sinal de referência sinusoidal. Na Figura 2-18 (a), a margem de histerese é de 2,5 A, enquanto na Figura 2-18 (b) é de 1,5 A. Pode ser realizada uma análise semelhante à anterior, chegando-se a conclusões equivalentes.

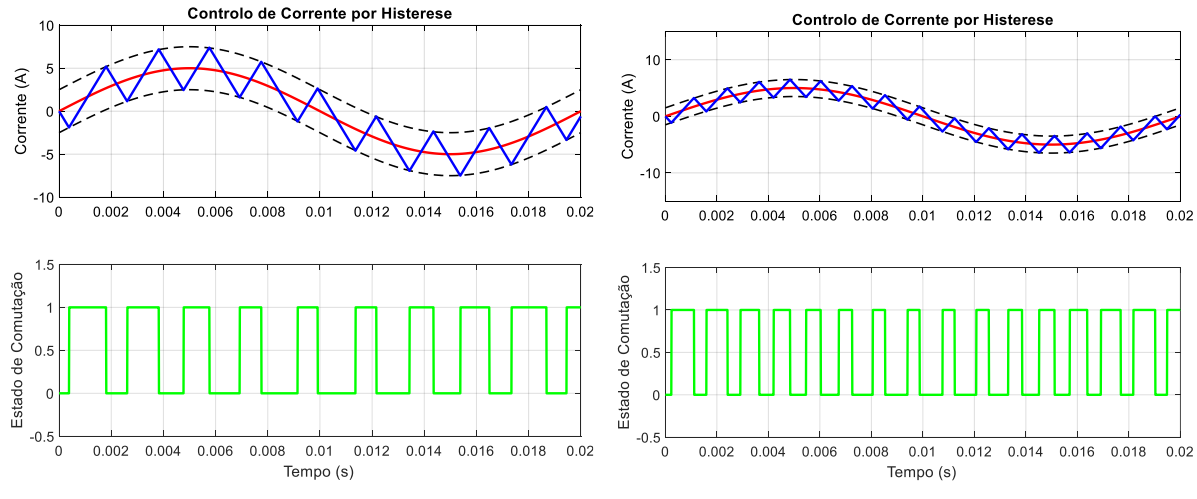


Figura 2-18: Forma de onda da corrente que percorre o conversor controlado recorrendo à técnica de histerese, com um sinal de referência sinusoidal, onde o sinal a vermelho representa a corrente de referência, o sinal azul a corrente controlada, as linhas pretas tracejadas os limites, superior e inferior, da margem de histerese, e o sinal verde o sinal de comando dos semicondutores: (a) para uma margem de histerese de 2,5 A; (b) para uma margem de histerese de 1,5 A.

2.4.2 Controlo de Corrente por *Periodic Sampling*

A técnica de controlo de corrente por *periodic sampling*, também designada por amostragem periódica, tal como a técnica anteriormente apresentada, é amplamente utilizada no controlo de conversores de potência, sendo reconhecida pela sua simplicidade.

Tal como no controlo de corrente por histerese, na técnica de amostragem periódica ocorre uma comparação entre a corrente de referência e a corrente controlada, que corresponde à corrente que percorre o conversor. Contudo, nesta abordagem, não existe qualquer margem de histerese. Como o próprio nome sugere, é realizada uma amostragem periódica da corrente controlada, sendo o intervalo de tempo entre amostras designado por período de amostragem, e o seu inverso por frequência de amostragem.

A cada instante de amostragem, caso a corrente controlada seja superior à corrente de referência, o sinal de saída do sistema de controlo assume um valor predefinido, geralmente o estado *off*, permitindo que a corrente diminua. Importa sublinhar que o sinal de saída permanece inalterado até ao instante de amostragem seguinte. Por outro lado, se a corrente controlada for inferior à corrente de referência, o sinal de saída assume o estado oposto, normalmente o estado *on*, fazendo com que a corrente aumente. Dependendo do resultado da comparação em cada instante de amostragem, o sinal de saída pode ser alterado ou permanecer inalterado. Este ciclo repete-se continuamente.

Na Figura 2-19, ilustra-se o funcionamento do controlo de corrente de um conversor por amostragem periódica, com um sinal de referência constante. Em ambos os casos apresentados pela Figura 2-19, no primeiro gráfico, o sinal a vermelho representa a corrente de referência, enquanto o sinal azul corresponde à corrente controlada. No segundo gráfico, são evidenciados os instantes de amostragem, bem como os valores do sinal amostrado. Por fim, no último gráfico, o sinal verde representa o sinal de comando dos semicondutores, ou seja, a saída do sistema de controlo.

Em ambos os cenários, a corrente de referência tem um valor fixo de 5 A. Contudo, na Figura 2-19 (a), a frequência de amostragem é de 10 Hz, enquanto na Figura 2-19 (b) assume o valor de 20 Hz. Averiguando os mesmos, verifica-se que quando a frequência de amostragem é superior, o *ripple* da corrente que percorre o conversor tende a diminuir.

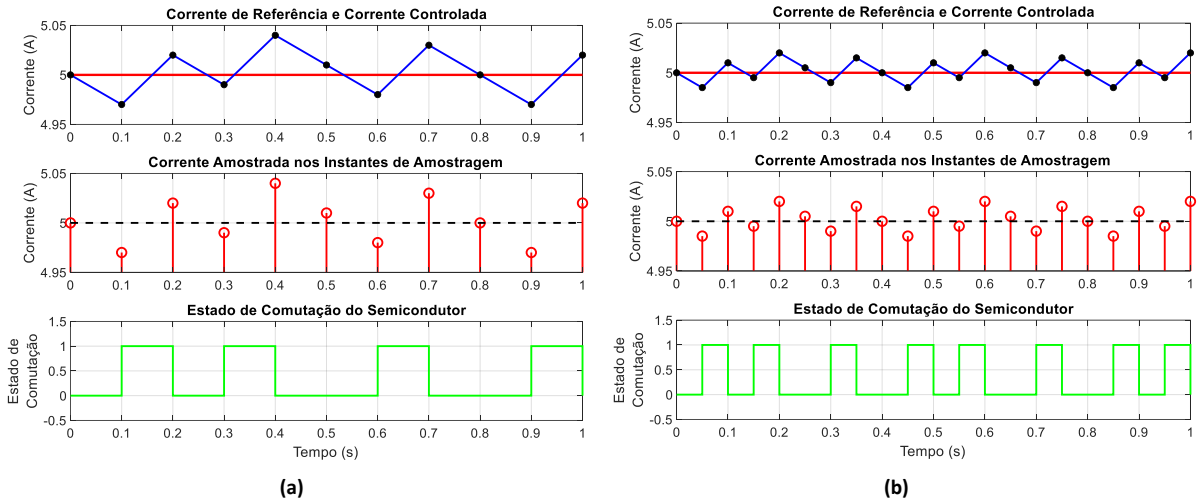


Figura 2-19: Forma de onda da corrente que percorre o conversor controlado recorrendo à técnica de controlo por amostragem periódica, com um sinal de referência constante onde, no primeiro gráfico, o sinal a vermelho representa a corrente de referência e o sinal azul corresponde à corrente controlada. No segundo gráfico, são apresentados os instantes de amostragem e os valores do sinal amostrado. No terceiro gráfico, o sinal verde representa o sinal de comando dos semicondutores, quando utilizada uma frequência de amostragem de (a) 10 Hz; (b) 20 Hz.

Esta técnica de controlo apresenta uma desvantagem semelhante à da técnica de histerese, nomeadamente a ausência de uma frequência de comutação fixa para os semicondutores. Contudo, na técnica de amostragem periódica, é possível estabelecer uma frequência de comutação máxima, que equivale a metade da frequência de amostragem. Isto ocorre porque o estado do sinal de saída do sistema de controlo apenas pode ser alterado nos instantes de amostragem, exigindo, no mínimo, dois períodos de amostragem para completar um ciclo do sinal de comutação [54]. Esta relação encontra-se ilustrada na Figura 2-19.

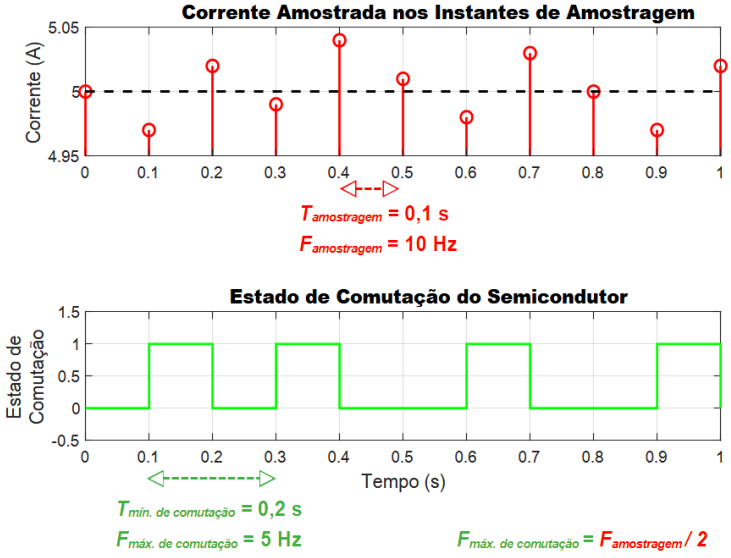


Figura 2-20: Relação entre a frequência de amostragem e a frequência máxima de comutação na técnica de controlo por amostragem periódica.

Na Figura 2-21, apresenta-se outro exemplo do funcionamento do controlo de corrente de um conversor por amostragem periódica, desta vez com um sinal de referência sinusoidal. Na Figura 2-21 (a), a frequência de amostragem é de 50 Hz, enquanto na Figura 2-21 (b) assume um valor de 100 Hz. Pode ser realizada uma análise semelhante à efetuada para a Figura 2.21, resultando em conclusões análogas.

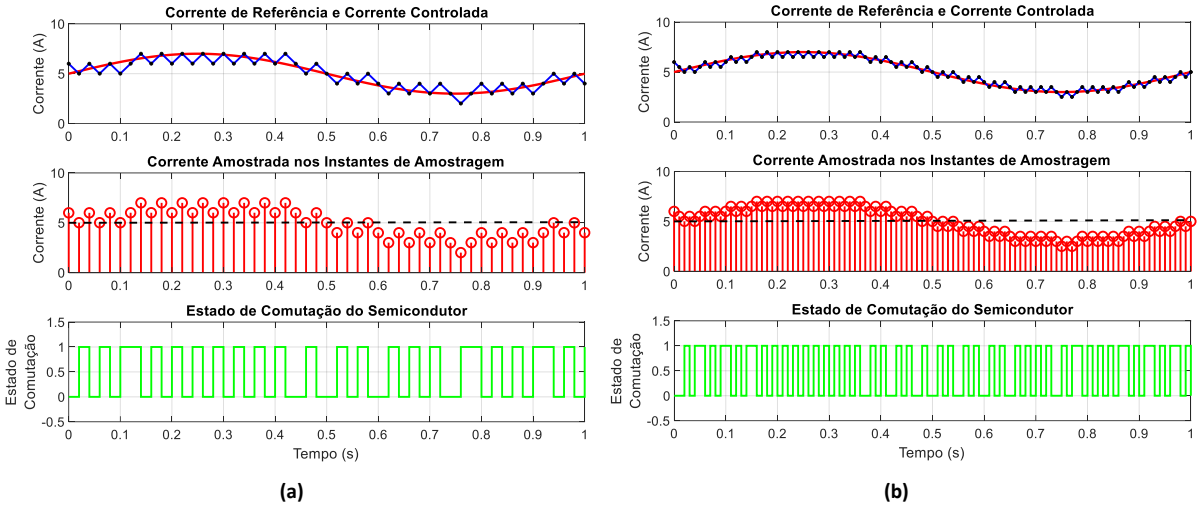


Figura 2-21: Forma de onda da corrente que percorre o conversor controlado recorrendo à técnica de controlo por amostragem periódica, com um sinal de referência sinusoidal onde, no primeiro gráfico, o sinal a vermelho representa a corrente de referência e o sinal azul corresponde à corrente controlada. No segundo gráfico, são apresentados os instantes de amostragem e os valores do sinal amostrado. No terceiro gráfico, o sinal verde representa o sinal de comando dos semicondutores, quando utilizada uma frequência de amostragem de (a) 50 Hz; (b) 100 Hz.

2.4.3 Controlo de Corrente Proporcional-Integral (PI) Estacionário

O controlo proporcional-integral (PI) estacionário, em contraste com as técnicas de controlo anteriormente abordadas, constitui uma abordagem linear de controlo. Este método é utilizado em diversas áreas, como a robótica e o controlo de motores elétricos, sendo também amplamente utilizado em conversores de eletrónica de potência. O funcionamento do controlador PI tradicional é descrito matematicamente pela equação (2.4).

$$u(t) = K_p\, e(t) + K_i \int_{\tau=0}^{t} e(\tau)\, d\tau \tag{2.4}$$

A equação 2.4, onde τ representa a variável de integração, relaciona o erro e, o sinal de comando u, o ganho proporcional K_p e o ganho integral K_i.

Neste contexto, o erro e é determinado pela diferença entre a corrente de referência e a corrente controlada, ou seja, a corrente que percorre o conversor, tal como apresentado na equação (2.5).

$$e(t) = i_{ref}(t) - i_{controlada}(t) \tag{2.5}$$

Idealmente, o valor de e deve tender para zero, o que implica que a corrente que percorre o conversor se aproxima do valor da referência estipulado.

Paralelamente, o erro e deve ser acumulado ao longo do tempo, permitindo a correção de desvios persistentes, tais como eventuais *offsets*. Esta acumulação é realizada pela componente integral do controlador, garantindo que o sistema possa corrigir erros que permanecem em regime permanente.

Na expressão apresentada por (2.4), a primeira componente da equação do controlador PI, designa-se por ação proporcional, uma vez que é diretamente proporcional ao erro e. Por outro lado, a segunda componente, é conhecida como ação integral, uma vez que é proporcional ao integral do erro acumulado ao longo do tempo.

Existem casos em que é utilizada apenas a componente proporcional do controlador (controlo de corrente proporcional), particularmente quando esta é suficiente para proporcionar uma resposta em regime permanente satisfatória, aliada a uma boa performance em regime transitório. Contudo, quando é necessário assegurar maior precisão em regime permanente, o controlador PI torna-se indispensável. A ação integral atua, essencialmente, para reduzir o erro em regime permanente.

Posteriormente o sinal de saída do sistema de controlo, ou seja, o sinal u, é comparado com uma portadora, tipicamente uma onda triangular ou dente de serra. A frequência desta portadora deve corresponder à frequência de comutação requerida para o sistema. Desta comparação, surge, por fim, o sinal de comando, sendo este um sinal do tipo *Pulse Width Modulation* (PWM), utilizado para controlar os semicondutores pertencentes ao conversor. Um diagrama de blocos que visa representar o algoritmo de controlo PI pode ser visualizado na Figura 2-22.

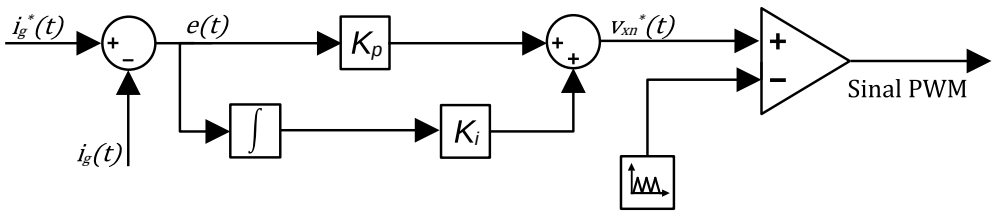


Figura 2-22: Diagrama de blocos do controlador PI estacionário
para o controlo de corrente de conversores de eletrónica de potência.

Tal como se pode analisar pela Figura 2-22, nesta técnica de controlo, a compensação do erro e a modulação encontram-se separadas, pelo que se considera esta técnica linear, tal como referido

anteriormente. Ora, isto acarreta algumas vantagens como a frequência de comutação constante, contrariamente às técnicas de controlo apresentadas anteriormente, o que permite definir o espetro harmónico, facilitando o dimensionamento de filtros para correção dos mesmos [55].

No entanto, existem algumas desvantagens relativas a esta técnica, sendo uma delas a dificuldade em ajustar os ganhos K_p e K_i. Existem alguns métodos que ajudam no ajuste dos mesmos, mas, mesmo recorrendo a estes, o seu ajuste não é trivial, principalmente em aplicações de eletrónica de potência. Por tal razão, muitas vezes, estes ganhos são ajustados empiricamente. Outra desvantagem reside na situação em que caso o modelo do sistema que se pretende controlar, neste caso, o conversor de eletrónica de potência, sofrer alterações, ou ligeiras mudanças de parâmetros ao longo da sua vida útil, os ganhos devem ser novamente ajustados, o que em algumas situações se pode tornar uma grande limitação.

Embora, nos dias atuais, a implementação desta técnica de controlo seja predominantemente realizada através de sistemas computacionais, como microcontroladores, importa referir que também é possível implementá-la de forma analógica. Contudo, os sistemas computacionais apresentam vantagens, nomeadamente a maior facilidade na modificação de parâmetros, uma vez que estas alterações são realizadas em *software*, enquanto na implementação analógica seria necessário proceder ao redimensionamento de determinados componentes de *hardware*. Além disso, os componentes de *hardware* são, geralmente, mais vulneráveis a variações nas condições externas do que os sistemas computacionais [56].

2.4.4 Controlo de Corrente Proporcional-Integral (PI) Síncrono

A técnica de controlo de corrente proporcional-integral (PI) síncrono segue o mesmo princípio da técnica de controlo de corrente PI estacionário, mas distingue-se pelo referencial em que é aplicado. Enquanto no método estacionário as correntes trifásicas são reguladas diretamente no domínio abc, no método síncrono estas são transformadas para o referencial d-q e é neste domínio que o controlador PI é aplicado.

Embora este método possa ser adaptado a conversores monofásicos, recorrendo a correntes virtuais que simulam um sistema trifásico, a sua utilização é particularmente relevante em sistemas trifásicos, pelo que nesta explicação será apresentado o caso trifásico do controlador.

Primeiramente, torna-se necessário que tanto as variáveis controladas como as variáveis de referência estejam no domínio d-q, ou seja, tanto as correntes que percorrem o conversor como as correntes de referência devem estar no referencial d-q para que o controlador PI atue sobre elas. Relativamente às primeiras, estas são normalmente medidas por sensores, que fornecem o seu valor instantâneo ao longo do tempo, pelo que se torna necessário converter as mesmas do domínio abc para o domínio d-q. Quanto às segundas, estas podem ser dadas diretamente no domínio d-q, ou então em abc, necessitando, neste último caso, de uma conversão para d-q [57]. Estas transformações do domínio abc para d-q são efetuadas a partir da transformada direta de *Park*, a qual consiste na aplicação da equação matricial (2.6).

$$\begin{bmatrix} i_d \\ i_q \\ i_0 \end{bmatrix} = \frac{2}{3} \begin{bmatrix} \cos(\theta) & \cos\left(\theta - \frac{2}{3}\pi\right) & \cos\left(\theta + \frac{2}{3}\pi\right) \\ -\sin(\theta) & -\sin\left(\theta - \frac{2}{3}\pi\right) & -\sin\left(\theta + \frac{2}{3}\pi\right) \\ \frac{1}{2} & \frac{1}{2} & \frac{1}{2} \end{bmatrix} \begin{bmatrix} i_a \\ i_b \\ i_c \end{bmatrix} \tag{2.6}$$

Posteriormente, o controlador PI é aplicado a estas variáveis já convertidas, resultando nas variáveis de saída do controlador PI, que correspondem às tensões de referência que o conversor deve gerar na sua saída, de forma a garantir que as correntes controladas sigam as correntes de referência. No entanto, estas tensões, à saída do controlador PI, estão no domínio d-q, pelo que se torna necessário aplicar a transformada inversa de *Park* de modo a converter novamente estas tensões em abc. A transformação é realizada com recurso à equação matricial apresentada pela equação (2.7).

$$\begin{bmatrix} v_{dConv}\,* \\ v_{qConv}\,* \\ v_{0Conv}\,* \end{bmatrix} = \begin{bmatrix} \cos(\theta) & -\sin(\theta) & 1 \\ \cos\left(\theta - \frac{2}{3}\pi\right) & -\sin\left(\theta - \frac{2}{3}\pi\right) & 1 \\ \cos\left(\theta + \frac{2}{3}\pi\right) & -\sin\left(\theta + \frac{2}{3}\pi\right) & 1 \end{bmatrix} \begin{bmatrix} v_{xn}\,* \\ v_{yn}\,* \\ v_{zn}\,* \end{bmatrix} \tag{2.7}$$

Um diagrama de blocos desta estratégia de controlo é apresentado na Figura 2-23.

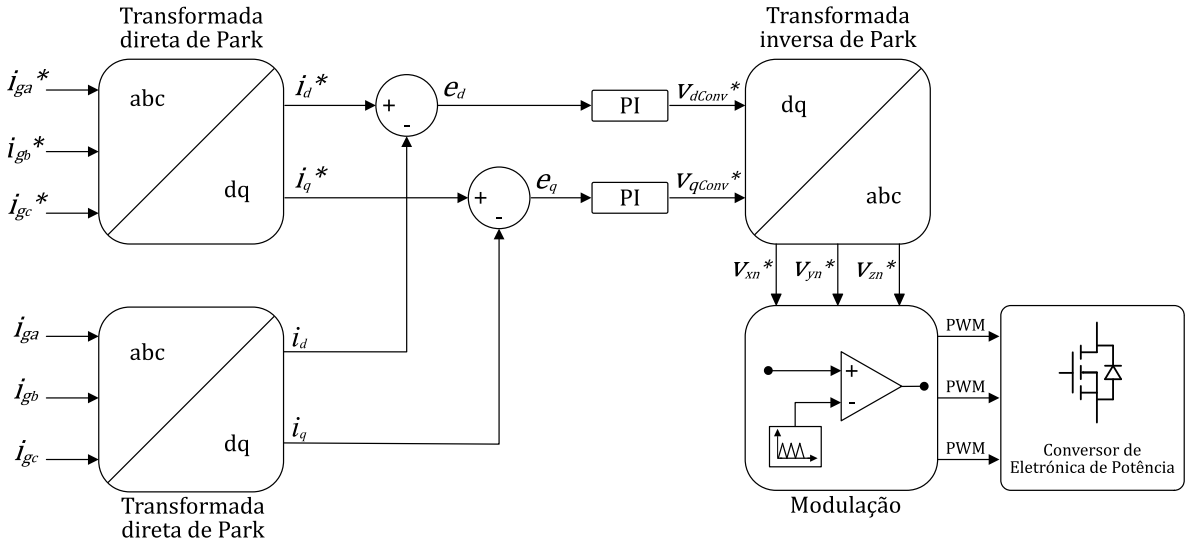


Figura 2-23: Diagrama de blocos do controlador PI síncrono para o controlo de corrente de conversores de eletrónica de potência.

Uma das vantagens desta técnica de controlo reside no facto de, no domínio d-q, as correntes se apresentarem como variáveis contínuas, enquanto no domínio abc são alternadas e sinusoidais. Assim, as referências de corrente em d-q correspondem essencialmente a sinais contínuos e constantes, ao passo que em abc são alternadas e sinusoidais [58]. Ora, como é sabido, um controlador PI apresenta um desempenho mais adequado para entradas de referência constantes do que para entradas sinusoidais, sendo, portanto, extremamente vantajoso implementar o controlo no referencial d-q. Esta abordagem permite que a variável controlada siga mais facilmente e mais fielmente a referência e facilita significativamente o ajuste dos ganhos do controlador. Como desvantagem, destaca-se o aumento do esforço computacional associado a esta técnica, uma vez que, devido à necessidade de realizar as transformadas de *Park* direta e inversa, o processamento requerido é mais elevado.

2.4.5 Controlo de Corrente Preditivo

O controlo preditivo é uma técnica de controlo baseada fundamentalmente no modelo matemático do sistema, ou seja, nas equações que descrevem ou regem o seu funcionamento. No caso em análise, trata-se de um conversor de eletrónica de potência. Esta técnica tem como principal objetivo determinar a tensão que o conversor deve gerar para eliminar o erro em regime permanente, isto é, a tensão que conduz a corrente controlada a convergir para o valor da corrente de referência.

Tendo em consideração que esta técnica de controlo depende diretamente do modelo do sistema, será utilizado, para fins de análise, o conversor CA-CC *full-bridge* monofásico descrito na secção 2.3.1. O esquema deste conversor encontra-se representado na Figura 2-24.

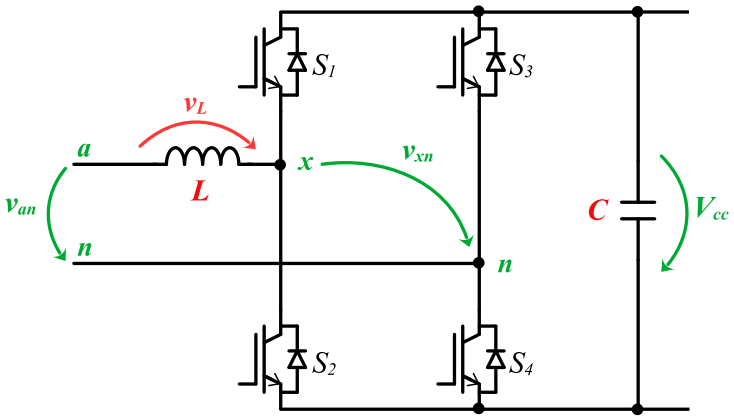


Figura 2-24: Esquemático do conversor CA-CC monofásico *full-bridge* para análise do controlo de corrente preditivo.

Pela análise da Figura 2-24, verifica-se que a tensão da rede, v_{an}, é igual à soma da queda de tensão na bobina, v_L, com a tensão produzida pelo conversor *full-bridge*, v_{xn}. Esta relação pode ser expressa pela equação (2.8).

$$v_{an}(t) = v_L(t) + v_{xn}(t) \tag{2.8}$$

A tensão presente nos terminais da bobina é dada pela equação (2.9), na qual i_g é a corrente que percorre a bobina e, consequentemente, o conversor.

$$v_L(t) = L\frac{di_g(t)}{dt} \tag{2.9}$$

Assim, substituindo v_L pela equação (2.9) na equação (2.8) e manipulando esta última de forma a isolar v_{xn}, obtém-se a equação (2.10).

$$v_{xn}(t) = v_{an}(t) - L\frac{di_g(t)}{dt} \tag{2.10}$$

Recorrendo ao método de *Euler forward* para calcular um valor aproximado da derivada da corrente que percorre a bobina em função do tempo, considerando um intervalo de tempo Δt, em tempo discreto, resulta a equação (2.11), a qual pode ser implementada digitalmente. Saliente-se que quanto menor for o intervalo de tempo Δt, mais precisa é a aproximação da solução numérica à solução analítica.

$$v_{xn}(k) = v_{an}(k) - L\frac{i_g(k+1) - i_g(k)}{\Delta t} \tag{2.11}$$

Por fim, tendo em conta que se pretende que a corrente que percorre o conversor, i_g, siga uma referência i_g^* específica, a corrente que circula pelo conversor no instante de tempo $k+1$, ou seja, $i_g(k+1)$, deverá

corresponder a $i_g^*(k)$. Além disso, considera-se Δt como o período de amostragem, T_s, que corresponde ao inverso da frequência de amostragem utilizada. Desta forma, surge a equação (2.12), que permite determinar a tensão que o conversor deve produzir para que a corrente controlada se aproxime da corrente de referência.

$$v_{xn}(k) = v_{an}(k) - L\frac{i_g^*(k) - i_g(k)}{T_s} \tag{2.12}$$

O diagrama de blocos que demonstra o funcionamento desta técnica de controlo pode ser visualizado na Figura 2-25.

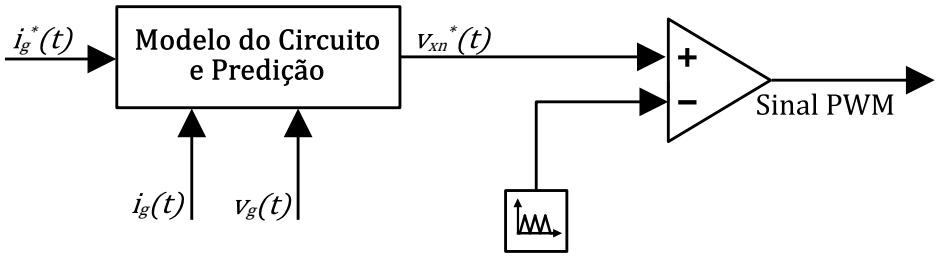


Figura 2-25: Diagrama de blocos do controlador preditivo para o controlo de corrente de conversores de eletrónica de potência.

De forma análoga à técnica de controlo PI, esta estratégia de controlo é linear, pelo que a tensão que o conversor deve produzir, ou seja, a saída v_{xn}, será comparada a uma portadora, originando, por fim, o sinal de comando do tipo PWM, utilizado para controlar os semicondutores do conversor.

Tal como as técnicas anteriores, esta abordagem também apresenta algumas desvantagens. Uma delas é a dependência do modelo do sistema, o qual, na prática, nem sempre é fácil de determinar. Além disso, alterações nos parâmetros do sistema, como, neste caso, o coeficiente de autoindução da bobina, podem afetar o desempenho do sistema de controlo.

2.5 Semicondutores de Potência para Retificadores Ativos

Tal como abordado no subcapítulo 2.3, os semicondutores de potência constituem a parte fundamental dos retificadores ativos, influenciando determinadas características destes conversores, como a eficiência e a fiabilidade. Atualmente, são utilizados essencialmente três materiais no desenvolvimento destes semicondutores, sendo eles, *Silicon* (Si), SiC e *Gallium Nitride* (GaN). Os dois últimos integram a terceira e mais recente geração de semicondutores de potência [59], [60].

O panorama atual evidencia uma crescente adoção de dispositivos baseados em SiC e GaN nos sistemas de carregamento de VEs, tanto no primeiro estágio de conversão, ou seja, a conversão CA-CC como nos subsequentes estágios. Isto deve-se, sobretudo, às notáveis vantagens proporcionadas por estas tecnologias, que incluem tensões de bloqueio mais elevadas, menores perdas durante os estados de condução e comutação, capacidade de suportar temperaturas mais elevadas e uma densidade de potência significativamente superior.

A incorporação de semicondutores SiC e GaN em carregadores de baterias para veículos elétricos tem possibilitado a obtenção de rendimentos notáveis, que já atingem 98,5% [28]. Adicionalmente, estas tecnologias viabilizam a operação dos conversores a frequências de comutação superiores às das tecnologias tradicionais. Importa salientar que, embora tanto os semicondutores SiC como os GaN apresentem esta característica, os dispositivos GaN destacam-se por suportarem frequências de comutação ainda mais elevadas, ao passo que os dispositivos SiC são preferidos para aplicações que exigem maior potência.

O aumento da frequência de comutação associado a estas tecnologias traduz-se numa redução do tamanho dos filtros de acoplamento à rede elétrica, o que contribui, como consequência, para a diminuição dos custos associados a estes. A Figura 2-26 ilustra, de forma comparativa, os intervalos de frequência de comutação e de potência que podem ser alcançados pelas diferentes tecnologias de semicondutores, evidenciando as vantagens inerentes a cada uma delas.

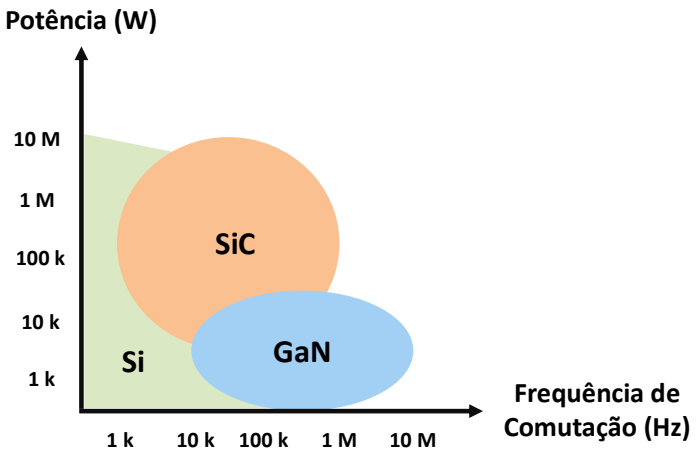


Figura 2-26: Intervalos de frequência de comutação e de potência que podem ser alcançados pelas diferentes tecnologias de semicondutores, baseado em [59].

2.6 Conclusão

Ao longo deste capítulo, definiu-se o conceito de retificador ativo, sublinhando-se a diferença em relação aos retificadores tradicionais. Concluiu-se que os retificadores ativos apresentam um comportamento mais adequado às exigências contemporâneas, dada a crescente preocupação com a qualidade da energia na rede elétrica. Estes dispositivos permitem reduzir o conteúdo harmónico da corrente que os atravessa, além de operar com um fator de potência próximo da unidade.

Procedeu-se ainda à apresentação das diferentes topologias de conversores de eletrónica de potência CA-CC mais utilizados em sistemas de carregamento de VEs. Entre as opções analisadas, foi apresentada uma topologia de retificador passivo e três topologias de retificadores ativos. Realizou-se, igualmente, uma comparação entre as características destas topologias, destacando-se que apenas uma delas era unidirecional, enquanto as restantes eram bidirecionais, uma característica relevante no atual paradigma das *smart grids*.

Adicionalmente, efetuou-se uma análise comparativa dos filtros de acoplamento à rede elétrica, constatando-se que os retificadores passivos requerem filtros indutivos com coeficientes de autoindução mais elevados para garantir o mesmo THD na corrente consumida que os retificadores passivos. Entre os retificadores ativos, verificou-se que aqueles com menor número de níveis necessitam de filtros indutivos de acoplamento à rede com valores superiores.

No que respeita às técnicas de controlo aplicáveis às topologias de conversores CA-CC apresentadas, foram examinadas as respetivas vantagens e desvantagens. Constatou-se que algumas técnicas de controlo permitem um desempenho superior na minimização da diferença entre a referência e a variável controlada, no entanto, tal melhoria está associada a uma maior complexidade dos algoritmos e a um aumento da necessidade de recursos computacionais. Foi ainda efetuada a distinção entre técnicas de controlo lineares e não lineares.

Por fim, realizou-se uma análise comparativa das principais tecnologias de semicondutores de potência utilizadas nos carregadores de VEs na atualidade. Estes dispositivos são fabricados a partir de materiais como o Si, SiC e GaN. Entre estes destaca-se o crescente uso de semicondutores baseados em SiC e GaN, cujas características proporcionam menores perdas, maior densidade de potência, capacidade de operar a temperaturas mais elevadas e frequências de comutação superiores permitindo desenvolver sistemas de carregamento com rendimentos mais elevados.

Capítulo 3

Simulações Computacionais do Conversor

3.1 Introdução

Após a análise da literatura relacionada com os conversores de eletrónica de potência, as técnicas de controlo e as tecnologias de semicondutores mais utilizadas no âmbito de sistemas de carregamento de VEs, torna-se necessário realizar simulações computacionais para validar a funcionalidade do conversor selecionado, bem como para identificar a técnica de controlo mais adequada, tanto para a topologia de retificador ativo adotada, neste caso, o conversor CA-CC trifásico *full-bridge*, como para a sua finalidade.

A realização prévia de simulações computacionais antes do desenvolvimento do protótipo físico reveste-se de especial importância, uma vez que permite avaliar as respostas do sistema e a sua sensibilidade a diferentes parâmetros intrínsecos a este. Este processo possibilita o dimensionamento dos componentes de *hardware* e a escolha e otimização das técnicas de controlo aplicadas aos conversores de forma a obter-se o melhor desempenho possível, de forma segura e sem risco de quaisquer danos. Além disso, as simulações computacionais permitem evitar custos adicionais que poderiam resultar da aquisição de *hardware* que, eventualmente, não seria aproveitado, adquirindo-se apenas os componentes que tornam o conversor mais adequado à sua utilização, reduzindo-se, portanto, os custos de desenvolvimento do protótipo, objetivo este, crucial na área de engenharia. Assim, de forma a desenvolver as referidas simulações computacionais, foi utilizada a ferramenta *PSIM*.

Ao longo deste capítulo é apresentada uma breve descrição do conversor a implementar, bem como das estratégias de controlo adotadas nas simulações computacionais. É igualmente apresentada e descrita a estratégia de modulação aplicada e ainda o sistema de sincronização com a rede elétrica utilizado. Por fim, são apresentados os resultados obtidos em diferentes simulações, acompanhados da respetiva análise, bem como um estudo de sensibilidade e de desempenho do conversor face a determinados parâmetros do sistema, realizado em ambiente de simulação.

As simulações foram realizadas com base em dois modelos distintos. Primeiramente um modelo ideal, cujo principal objetivo é ilustrar o princípio de funcionamento do conversor e evidenciar o seu

comportamento teórico. Posteriormente um modelo realista, que procura reproduzir de forma mais fiel o comportamento do protótipo físico. Neste último foram considerados aspetos como tensões da rede elétrica com conteúdo harmónico e perdas do conversor, permitindo obter resultados mais representativos e alinhados com a realidade experimental. Para finalizar apresenta-se uma análise de desempenho e sensibilidade do conversor face a determinados parâmetros do sistema.

3.2 Conversor CA-CC *Full-Bridge*

Conforme mencionado ao longo do presente documento, esta dissertação tem como principal objetivo o desenvolvimento de um retificador ativo trifásico, recorrendo à topologia *full-bridge*, previamente descrita na secção 2.3.1. Na presente secção, é efetuada uma descrição mais detalhada da mesma, dando mais enfase a pormenores que se enquadram com a implementação prática do conversor.

3.2.1 Princípio de Funcionamento do Conversor CA-CC Trifásico *Full-Bridge*

Na Figura 3-1 é apresentado o esquema elétrico do conversor, o qual é constituído por três braços, cada um composto por dois semicondutores totalmente controlados. É importante destacar que cada braço corresponde a uma das fases da rede elétrica trifásica.

Relativamente aos filtros de acoplamento à rede, são utilizados filtros do tipo L representados na Figura 3-1 por L_a, L_b e L_c. No entanto, poderiam ter sido utilizados outros filtros de acoplamento, tais como filtros LC ou LCL. No que diz respeito à interface com o lado CC, são utilizados dois condensadores em série, representados por C_1 e C_2, cujo ponto médio está conectado ao neutro do lado CA.

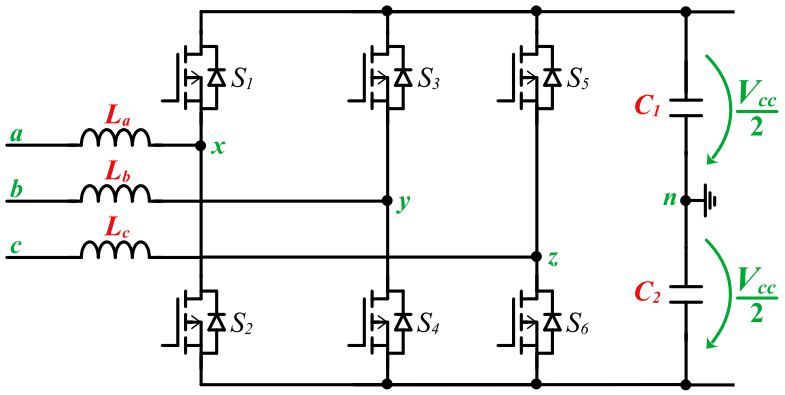


Figura 3-1: Conversor CA-CC trifásico *full-bridge*.

Iniciando pela comutação dos semicondutores que constituem este conversor, nesta é imperativo assegurar que, em cada braço do circuito, os dois semicondutores nunca se encontrem simultaneamente

em condução. Tal ocorrência provocaria um curto-circuito direto ao barramento CC, colocando em risco a integridade dos dispositivos de potência e do próprio sistema. Por conseguinte, os estados de condução dos semicondutores de cada braço devem ser sempre complementares, isto é, quando um se encontra em condução, o outro deve permanecer bloqueado. Para garantir esta condição e evitar comutações fora de tempo e indesejadas devido a tempos de resposta finitos dos dispositivos reais, na prática é introduzido um intervalo de tempo designado por *dead time*. Este é um intervalo curto e deliberado entre a desativação de um semicondutor de potência e a ativação do semicondutor complementar. Este intervalo é crucial para prevenir sobreposições de condução causadas por atrasos na comutação.

Antes de proceder com a restante análise ao conversor, deve-se salientar que, em operações do tipo *grid-tied*, como é o caso do projeto desenvolvido no âmbito desta dissertação, considerando a existência de um ponto médio no barramento CC, e assumindo que este é ligado ao ponto neutro da rede elétrica, a tensão mínima requerida em cada metade do barramento deve ser, pelo menos, igual ao valor de pico da tensão de fase da rede. Por exemplo, numa rede trifásica com tensão composta eficaz de 400 V, o valor de pico da tensão simples é aproximadamente 325 V, o que define a tensão mínima necessária por metade do barramento. No entanto, deve-se ter em atenção que, na implementação prática do conversor, existem quedas de tensão ao longo do circuito, tais como quedas devido às resistências parasitas presentes nos diferentes componentes do mesmo e tais como quedas de tensão em condução dos semicondutores de potência. Assim, a tensão mínima requerida em cada metade do barramento deve ter em atenção as referidas quedas de tensão, pelo que se recomenda a utilização de um valor de tensão superior ao pico da tensão simples do lado CA. É também comum encontrar um valor de tensão maior ao do pico da tensão simples da rede elétrica de forma a diminuir a distorção nas formas de onda das correntes do lado CA [28].

Tendo isto em consideração, neste conversor, a tensão fase-neutro, definida como a tensão entre o ponto médio de cada braço do conversor e o ponto neutro, tal como v_{xn}, apresenta dois níveis possíveis, sendo eles $-V_{cc}/2$ e $+V_{cc}/2$. Analisando o primeiro braço como exemplo, verifica-se que quando o semicondutor S_1 conduz, a tensão v_{xn} apresenta o referido valor $V_{cc}/2$. Por outro lado, quando conduz o semicondutor S_2, a tensão v_{xn}, apresenta o valor $-V_{cc}/2$. Assim, ao aplicar a S_1 um sinal de controlo com *duty-cycle* de 50%, e comandando S_2 com o sinal complementar, obtém-se uma forma de onda alternada entre os dois níveis mencionados, com frequência e *duty-cycle* igual à do sinal de comutação. A forma de onda da referida tensão pode ser visualizada na Figura 3-2.

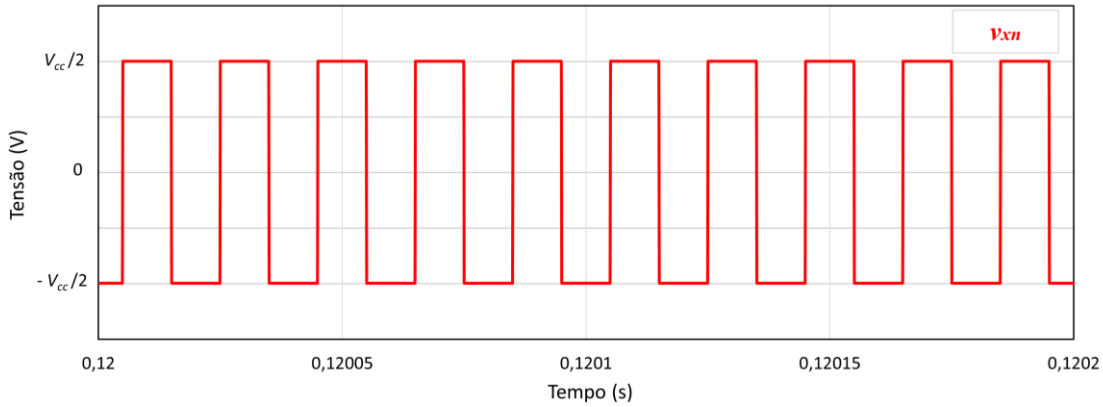


Figura 3-2: Forma de onda da tensão fase-neutro gerada pelo conversor *full-bridge* trifásico (v_{xn}).

Relativamente à tensão aplicada a cada semicondutor de potência, este pode assumir dois estados distintos, ou seja, pode apresentar entre os seus terminais a tensão do barramento de corrente contínua, V_{cc}, quando o semicondutor não está em condução, ou uma tensão próxima de zero, correspondente à sua tensão em condução, quando este se encontra ativo. Nesta análise considerou-se um dos braços do conversor CA-CC trifásico *full-bridge*, sendo a forma de onda da tensão entre os terminais de cada semicondutor desse braço apresentada na Figura 3-3.

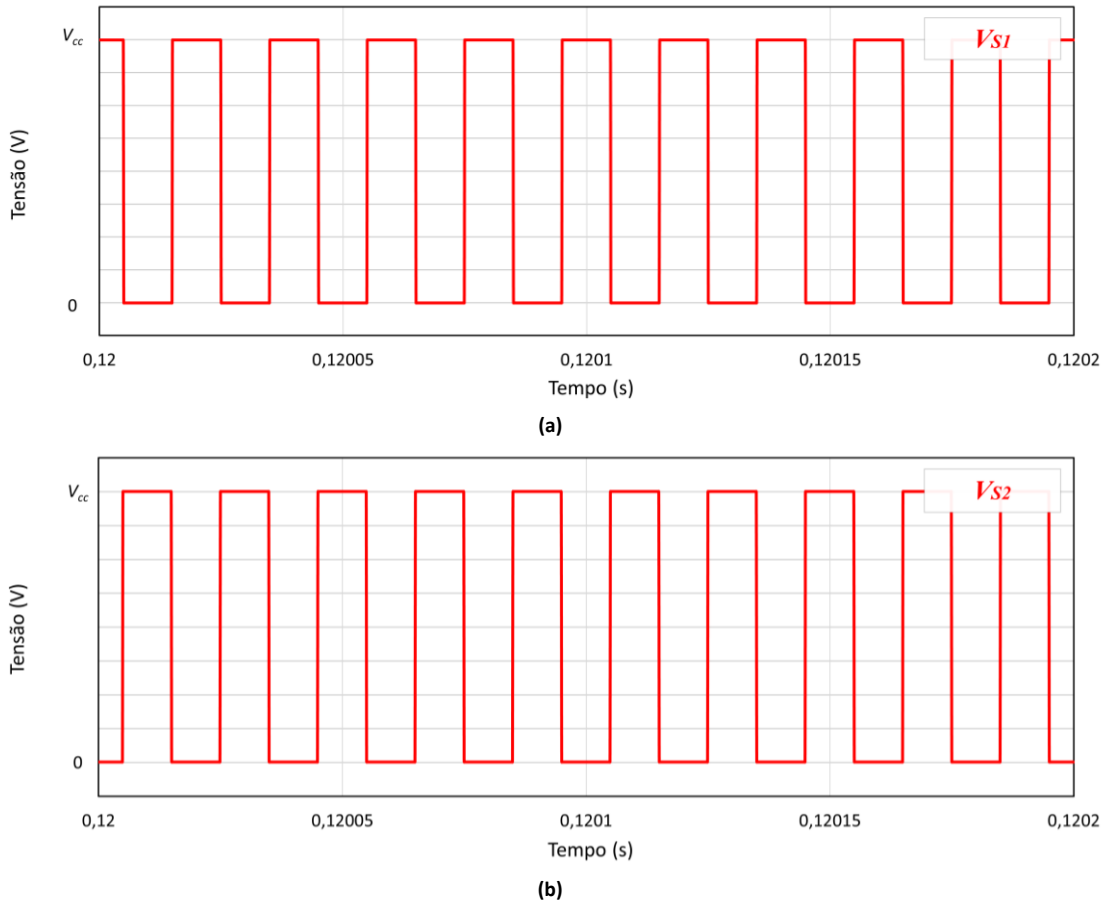


Figura 3-3: Forma de onda da tensão presente entre os terminais do semicondutor: (a) superior (V_{S1}); (b) inferior (V_{S2}) do braço do conversor correspondente à fase A da rede elétrica.

Para os restantes braços pertencentes ao conversor CA-CC, as formas de onda da tensão presente entre os terminais dos semicondutores de potência totalmente controlados são semelhantes às apresentadas pela Figura 3-3. Este resultado revela-se particularmente relevante, uma vez que, durante a implementação prática, é necessário escolher semicondutores de potência que suportem uma tensão de bloqueio que corresponda a, pelo menos, a tensão máxima observada entre os terminais do respetivo componente.

Deve salientar-se que, em função da estratégia de controlo adotada e dos sinais de referência considerados, os semicondutores podem ser comandados de diferentes formas, permitindo ao conversor assumir diversas funções. No caso da sua utilização como retificador ativo trifásico, a comutação dos semicondutores é conduzida de modo que, na saída do conversor, seja aplicada uma tensão que induza a absorção de uma corrente do lado da rede com uma forma de onda tão próxima quanto possível de uma sinusoidal.

Cumpre, contudo, clarificar que, embora se pretenda obter uma corrente de entrada de natureza sinusoidal, esta não é diretamente imposta ao conversor. O conversor em questão é, em essência, um conversor fonte de tensão, de modo que o controlo atua sobre a tensão de saída que, em conjugação com o filtro indutivo de acoplamento à rede, condiciona o comportamento da corrente. Como uma bobina se opõe a variações abruptas de corrente, esta não acompanha instantaneamente a evolução da tensão aplicada, mas sim resulta da sua integração ao longo do tempo, adquirindo uma forma de onda suavizada e próxima da sinusoidal desejada. Este ponto revela-se essencial no âmbito deste tipo de aplicações.

Passando para uma análise mais prática e começando por analisar a expressão matemática da tensão aos terminais da bobina, apresentada na equação (3.1), observa-se que L corresponde ao coeficiente de autoindução da bobina, o qual assume um valor positivo e, em condições idênticas, pode ser considerado constante. Assim, verifica-se que, quando a tensão aplicada à bobina, v_L, é positiva, a derivada da corrente do lado rede e que consequentemente percorre a bobina, i_a ,em função do tempo, é igualmente positiva. Consequentemente uma tensão v_L positiva, implica um aumento de i_a, enquanto uma tensão v_L negativa conduz à sua diminuição.

$$v_L(t) = L\frac{di_a(t)}{dt} \tag{3.1}$$

Utilizando a fase A como exemplo, considerando que em um dos terminais da bobina está presente a tensão simples da rede elétrica, v_a, e no outro terminal a tensão corresponde à saída do conversor, v_{xn}, a relação matemática entre a tensão e a corrente na bobina pode ser expressa pela equação (3.2).

$$v_a(t) - v_{xn}(t) = L\frac{di_a(t)}{dt} \tag{3.2}$$

Tendo em consideração o exposto e subdividindo a análise em função da região correspondente ao ângulo da tensão da rede elétrica, surgem dois casos, o semiciclo positivo e o semiciclo negativo da rede. Durante esta análise, o sentido positivo da tensão aos terminais da bobina e da corrente que a percorre é aquele que tem início na rede e fim no lado do conversor. Para simplificar a análise do conversor, e considerando que se trata de um sistema trifásico com tensões e correntes equilibradas, procede-se à análise da fase A de forma independente.

Semiciclo Positivo da Tensão da Rede Elétrica

Neste semiciclo, a tensão é positiva e, como o retificador deve absorver energia, a corrente flui no sentido da rede para o conversor, assumindo assim um sentido positivo. Se for aplicada uma tensão negativa na saída do conversor, v_{xn}, inferior ao valor de pico da tensão simples da rede, tal como $-V_{cc}/2$, o que ocorre quando se liga o semicondutor S_2, a tensão aplicada à bobina torna-se positiva, provocando um aumento da corrente que percorre bobina. Quando S_2 é desligado, e é ligado S_1, v_{xn} toma o valor de $V_{cc}/2$. Assim, a tensão aplicada à bobina inverte-se, tornando-se negativa, o que resulta numa diminuição da corrente que percorre a bobina. Nesta fase, a corrente flui pelo díodo em antiparalelo ao semicondutor S_1.

Semiciclo Negativo da Tensão da Rede Elétrica

No semiciclo negativo, a tensão é negativa e, novamente, como o retificador deve absorver energia à rede, a corrente flui no sentido do conversor para a rede, assumindo assim um sentido negativo. Se for aplicada uma tensão positiva na saída do conversor, v_{xn}, superior ao valor do pico da tensão simples da rede, tal como $V_{cc}/2$, o que ocorre quando se liga o semicondutor S_1, a tensão aplicada à bobina torna-se negativa, provocando uma diminuição da corrente que percorre a bobina. Quando S_1 é desligado, e é ligado S_2, v_{xn} assume o valor de $-V_{cc}/2$. Assim, a tensão aplicada à bobina inverte-se, tornando-se positiva, o que resulta num aumento da corrente que percorre a bobina. Nesta fase, a corrente flui pelo díodo em antiparalelo ao semicondutor S_2.

Como é possível controlar, através da comutação dos semicondutores, os instantes em que a corrente aumenta ou diminui, torna-se viável impor uma referência de corrente e forçar o sistema a segui-la. Como exemplo ilustrativo, considerou-se a aplicação de uma estratégia de controlo baseada em amostragem periódica, de forma a garantir que a corrente na bobina seguisse de perto uma referência de natureza sinusoidal. Na Figura 3-4, é possível observar a corrente que percorre a bobina correspondente à fase A, i_a, e a forma como esta acompanha a referência imposta, i_a^*.

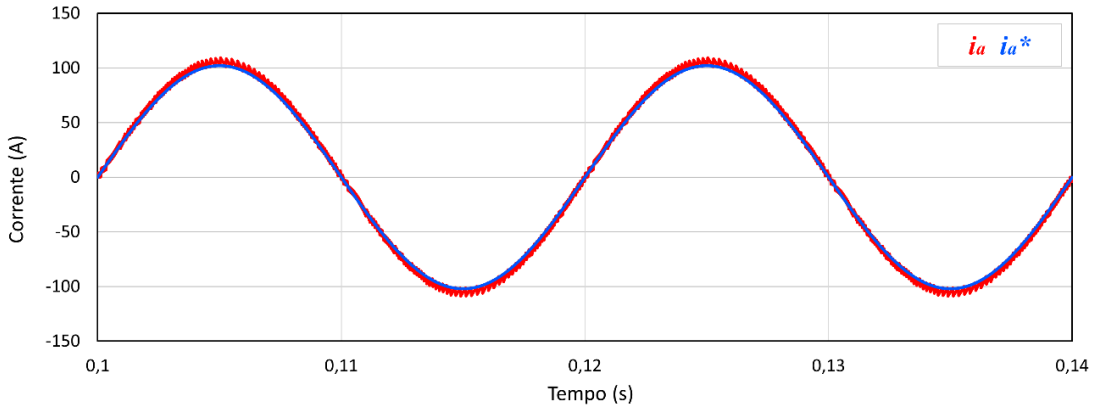


Figura 3-4: Corrente da fase A que percorre a bobina (i_a) e respetiva referência (i_a^*).

Aproximando a análise ao detalhe, a Figura 3-5 apresenta uma ampliação das formas de onda previamente mostradas na Figura 3-4, acompanhadas de outras grandezas pertinentes para a compreensão do comportamento do circuito. Para evitar uma explicação excessivamente extensa, considera-se apenas o semiciclo positivo da tensão da rede elétrica, sendo o comportamento no semiciclo negativo análogo. De salientar que, na Figura 3-5, quando o estado de comutação de um dos semicondutores assume o valor um, significa que o semicondutor se encontra ligado, enquanto o valor zero indica que está desligado. Acresce ainda referir que, nas duas últimas imagens, correspondentes à corrente que percorre cada um dos semicondutores do braço do conversor relativo à fase A, o sentido positivo representa a condução direta do semicondutor, ao passo que o sentido negativo corresponde à condução direta do díodo em antiparalelo com o semicondutor.

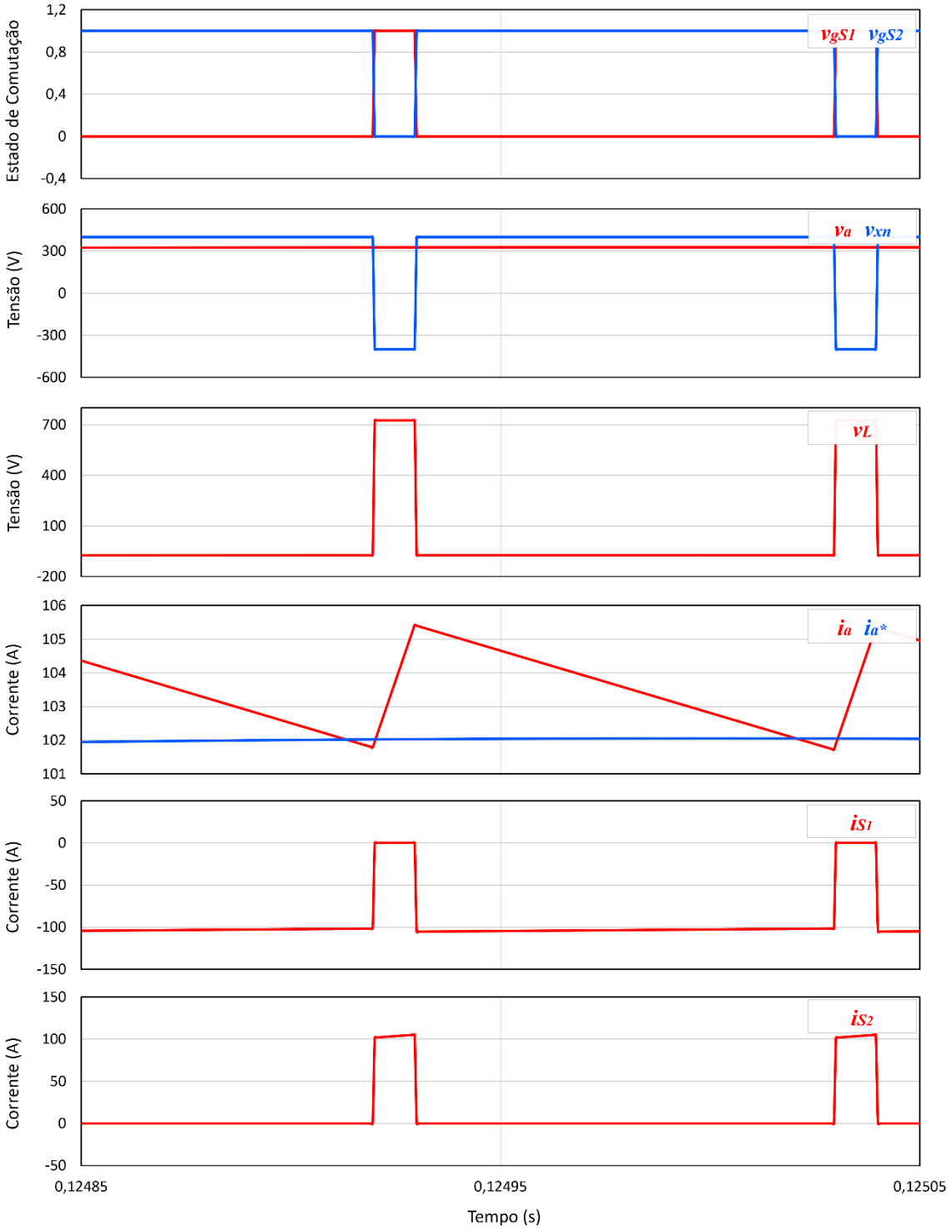


Figura 3-5: Detalhe das formas de onda das grandezas relevantes para a compreensão do comportamento do conversor, nomeadamente: o sinal de *gate* dos semicondutores superior (v_{gS1}) e inferior (v_{gS2}) do braço correspondente à fase A da rede elétrica, a tensão simples da fase A da rede (v_a), a tensão fase-neutro gerada pelo conversor (v_{xn}), a corrente da fase A que percorre a bobina (i_a) e a respetiva referência (i_a^*); e as correntes que percorrem os semicondutores superior (i_{S1}) e inferior (i_{S2}) do braço correspondente à fase A.

Devido ao desfasamento existente entre as tensões das diferentes fases de um arranjo trifásico, a tensão fase-fase, tal como v_{xy}, pode assumir três níveis, sendo eles $-V_{cc}$, 0 V e $+V_{cc}$. A forma de onda da referida tensão pode ser visualizada na Figura 3-6.

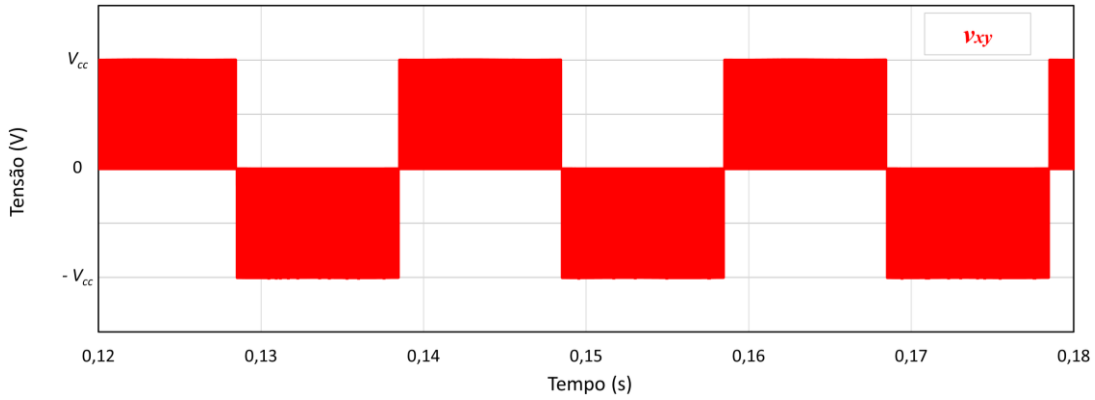


Figura 3-6: Forma de onda da tensão fase-fase gerada pelo conversor *full-bridge* trifásico (v_{xy}).

3.3 Estratégias de Controlo Implementadas

Tendo sido previamente apresentadas as formas de onda e as principais características de funcionamento do conversor, ou seja, as particularidades do andar de potência do projeto, procede-se agora à análise da forma como os semicondutores devem ser controlados, de modo a garantir a operação do sistema como um retificador ativo trifásico, sendo este o principal objetivo desta dissertação.

Tal como acontece em qualquer sistema de controlo, também neste caso é possível identificar três grupos fundamentais de variáveis, os sinais controlados, os sinais de referência e os sinais de saída. A organização da análise é, por isso, estruturada em torno desta classificação.

Importa relembrar que um dos principais objetivos deste trabalho consistiu no desenvolvimento de um conversor CA-CC capaz de operar com uma tensão no barramento de corrente contínua variável entre dois valores predefinidos, 650 V e 800 V. No entanto, esta tensão é essencialmente afetada por duas grandezas, por um lado, pela potência adquirida da rede elétrica, e por outro, pela potência consumida pela carga ligada ao barramento CC. Assim, pode considerar-se que o sistema inclui, na prática, dois sistemas de controlo interligados. Adicionalmente, importa referir que a potência adquirida da rede depende diretamente da corrente retirada do lado CA. Por sua vez, esta corrente deve ser o mais próxima possível de uma forma sinusoidal, apresentando um fator de potência próximo da unidade e deve apresentar baixo conteúdo harmónico. Como tal, os sinais de que se pretende controlar neste sistema são, a tensão aos terminais do barramento CC, e as correntes provenientes da rede elétrica, correspondentes às três fases do sistema trifásico.

Relativamente às referências, deve existir uma para cada sinal controlado. Neste caso, define-se previamente a referência da tensão no barramento CC, enquanto as três referências de corrente, uma

por fase, são geradas com base na referência de tensão do barramento CC, como será detalhado posteriormente. Por fim, os sinais de saída correspondem, tal como o nome indica, aos sinais que resultam dos algoritmos de controlo, os quais, após passarem por um estágio de modulação, serão aplicados aos semicondutores de potência com o objetivo de forçar os sinais controlados a seguir, com elevada precisão, os seus respetivos valores de referência. Em suma, todas as estratégias de controlo implementadas convergem para um objetivo comum, ou seja, assegurar que os sinais controlados seguem, com a máxima fidelidade possível, os sinais de referência definidos. De seguida, estão detalhados individualmente os dois sistemas de controlo que se encontram interligados.

3.3.1 Estratégia de Controlo Aplicada à Tensão do Barramento CC

A tensão presente aos terminais do barramento CC, designada por V_{cc}, deve seguir uma referência V_{cc}^{*}, previamente definida ou estabelecida por um sistema de controlo de nível superior. Para assegurar tal, optou-se pela implementação de um controlador PI, cuja saída representa a potência necessária a transferir ao barramento, P_{cc}, para manter a tensão em torno do valor de referência. Esta potência, fornecida a partir rede elétrica, deve ser entregue ao barramento CC de forma a compensar as variações provocadas pelo consumo da carga. Assim, o valor calculado pelo controlador pode ser interpretado como o balanço entre a potência consumida pela carga em corrente contínua e a potência fornecida pela rede ao barramento CC.

Importa salientar que, do ponto de vista de *hardware*, esta estratégia de controlo exige a utilização de um sensor capaz de medir a tensão do barramento CC, permitindo ao controlador comparar em tempo real o valor medido com a referência e gerar sinais de comando com o objetivo de corrigir eventuais desvios. A Figura 3-7 ilustra o sistema de controlo descrito.

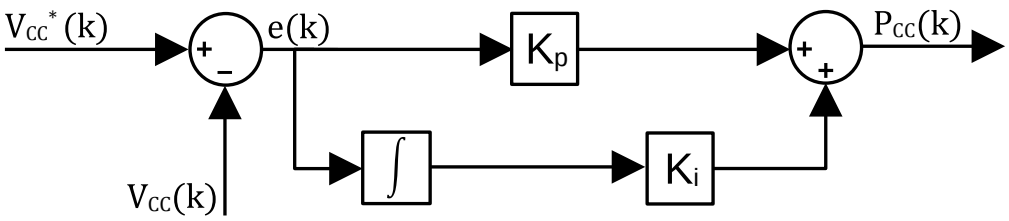


Figura 3-7: Diagrama de blocos do controlador PI aplicado à tensão do barramento CC.

3.3.2 Estratégia de Controlo Aplicada às Correntes Provenientes da Rede Elétrica

Relativamente ao controlo das correntes provenientes da rede elétrica, optou-se por implementar uma estratégia que se baseia no controlo preditivo formulado no referencial abc a qual visa assegurar que as correntes da rede sigam, com a máxima precisão possível, as respetivas referências. Através de manipulações algébricas apropriadas, pode demonstrar-se que a corrente proveniente da rede elétrica, i_g, é dada pela equação (3.3), a qual depende da potência absorvida pelo conversor a partir da rede elétrica por fase, P_g, do quadrado do valor eficaz da tensão simples da rede elétrica, ${V_{gRMS}}^2$, e da tensão da rede elétrica, v_g.

$$i_g(k) = \frac{P_g(k)}{V_{gRMS}^2} v_g(k) \tag{3.3}$$

Considerando que, a partir do sistema de controlo da tensão do barramento CC, se obtém a potência necessária, P_{CC}, que a rede deve fornecer para manter V_{cc} no valor de referência ${V_{cc}}^*$, e que essa potência é partilhada pelas três fases da rede, determina-se que cada fase deverá absorver uma parcela dessa potência conforme indicado na equação (3.4).

$$P_g(k) = \frac{P_{cc}(k)}{3} \tag{3.4}$$

Assim, substituindo a equação anterior na equação (3.3), obtém-se a referência da corrente para cada uma das fases da rede elétrica. De salientar que cada corrente de fase possui a sua própria referência, a qual depende da tensão simples correspondente. Ou seja, cada fase terá uma referência de corrente, ${i_g}^*$, determinada pela equação (3.5).

$$i_g^*(k) = \frac{P_{cc}(k)}{3\,V_{gRMS}^2} v_g(k) \tag{3.5}$$

Analisando a equação (3.5), verifica-se que a forma de onda da referência da corrente i_g é determinada pela variável v_g, enquanto os fatores que precedem v_g definem o termo de ajuste da amplitude. Ou seja, a corrente assumirá a forma de v_g, sendo a sua amplitude definida pelo fator de proporcionalidade k, definido na (3.6).

$$k = \frac{P_{cc}(k)}{3\,V_{gRMS}^2} \tag{3.6}$$

Controlo de Corrente Preditivo

Conforme deduzido na secção 2.4.5, a equação (3.7) permite determinar a tensão que o conversor deve produzir para que a corrente controlada se aproxime da corrente de referência.

$$v_{xn}(k) = v_{an}(k) - L_a \frac{i_g^*(k) - i_g(k)}{T_s} \tag{3.7}$$

Substituindo a referência da corrente proveniente da rede dada pela equação (3.5), obtém-se a equação (3.8), que representa a saída do sistema de controlo desenvolvido.

$$v_{xn}(k) = v_{an}(k) - L \frac{\frac{P_{cc}(k)}{3\,V_{gRMS}^2} v_g(k) - i_g(k)}{T_s} \tag{3.8}$$

3.4 Estratégia de Modulação Implementada

Após a apresentação do conversor a implementar, dos seus princípios de funcionamento e das estratégias de controlo a aplicar, é fundamental compreender de que forma se estabelece a interface entre o sistema de controlo e o conversor propriamente dito. Em outras palavras, torna-se necessário explicar como os sinais gerados pelo sistema de controlo são convertidos em comandos físicos que atuam sobre os semicondutores de potência do conversor. Para assegurar esta interface entre os dois sistemas, recorre-se a um estágio de modulação, cuja função principal é, portanto, transformar os sinais de saída do controlador, em sinais digitais de comutação apropriados para os dispositivos semicondutores.

Das diferentes técnicas de modulação existentes, recorreu-se à denominada *Sinusoidal Pulse Width Modulation* (SPWM), devido ao seu compromisso entre desempenho e simplicidade. Esta técnica de modulação baseia-se na comparação entre dois sinais distintos, o sinal portador, ou portadora, que possui frequência e amplitude fixas, e o sinal modulador, ou moduladora, que consiste no sinal de saída do sistema de controlo, correspondendo geralmente ao sinal desejado na saída do conversor, tal como v_{xn}. O sinal portador é, normalmente, uma forma de onda triangular ou em dente de serra, utilizada devido à sua variação linear no tempo, o que facilita a determinação exata dos instantes de comutação. As variantes mais comuns incluem a onda triangular simétrica e as ondas em dente de serra ascendente ou descendente, que diferem no sentido da variação da tensão ao longo do período e influenciam a

distribuição temporal dos pulsos de comutação. As diferentes formas de onda do sinal portador podem ser visualizadas na Figura 3-8.

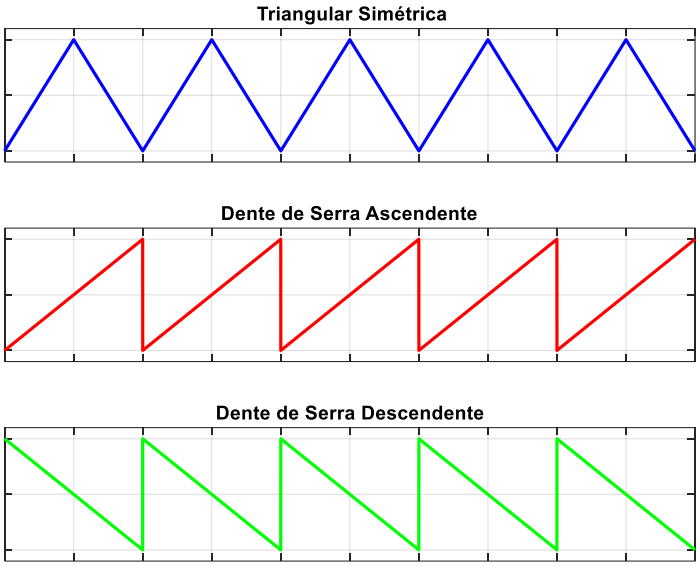


Figura 3-8: Formas de onda mais comuns para o sinal portador.

Relativamente ao princípio de funcionamento, este pode ser visualizado na Figura 3-9. Nesta pode ser visualizada a onda portadora, representada a vermelho, que possui forma de onda triangular simétrica, tendo sido usada no exemplo uma vez que é das mais utilizadas para este propósito, e a onda moduladora, representada a azul. Como resultado da comparação entre estes duas ondas, surge um terceiro sinal, que é o sinal a aplicar aos semicondutores de potência do conversor, representado a verde. Analisando a comparação, verifica-se que sempre que o valor instantâneo do sinal modulador excede o valor do portador, o semicondutor correspondente é colocado em condução, caso contrário, permanece desligado. Deve-se referir que também podem ser encontradas implementações com a lógica inversa. Tendo em conta que neste caso a moduladora é uma sinusoide, o sinal de saída da modulação é tal, que coloca na saída do conversor um sinal correspondente a uma sinusoide sintetizada. Neste caso, a frequência de comutação resultante é equivalente à frequência da portadora.

O desempenho da modulação SPWM depende essencialmente de dois parâmetros, sendo eles o índice de modulação em amplitude m_a, definido pela razão entre a amplitude da moduladora e a amplitude da portadora que controla a tensão v_{xn} gerada na saída do conversor e o índice de modulação em frequência m_f, definido pela razão entre a frequência da portadora e a frequência da moduladora. Valores mais elevados de m_f reduzem o tamanho necessário dos filtros passivos, mas aumentam as perdas de comutação e o esforço térmico nos dispositivos, sendo, portanto, necessária uma escolha otimizada. No caso da Figura 3-9, foi considerado um valor de $m_a = 0{,}8$ e de $m_f = 10$.

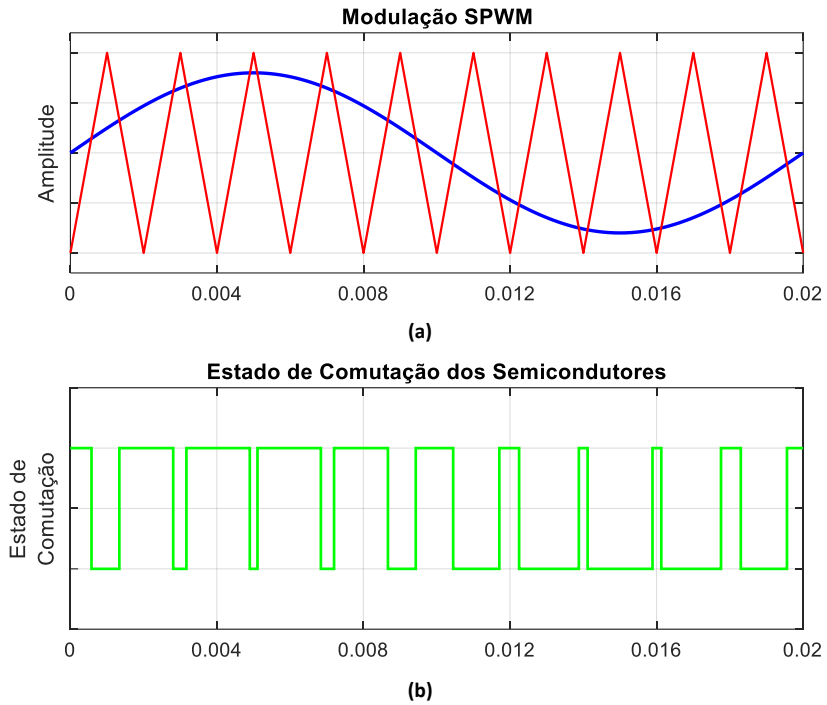


Figura 3-9: Princípio de funcionamento da modulação SPWM: (a) o sinal a vermelho representa a portadora e o sinal azul corresponde à moduladora; (b) o sinal resultante da comparação entre ambos, que será aplicado aos semicondutores.

3.5 Sistema de Sincronização com a Rede Elétrica

Após a apresentação do conversor a implementar, dos seus princípios de funcionamento, das estratégias de controlo e da estratégia de modulação, surge um problema relacionado com a referência das correntes provenientes da rede elétrica. De acordo com a equação (3.5), apresentada na secção 3.3.2, verifica-se que o sinal v_g é o responsável por definir a forma de onda das referências das correntes do lado CA, sendo obtido a partir da medição das tensões simples presentes na rede elétrica através de sensores. No entanto, as tensões da rede elétrica normalmente apresentam conteúdo harmónico, pelo que as referências das correntes, que dependem desta, também serão afetadas por tais harmónicos. Consequentemente, as correntes no lado CA também possuirão conteúdo harmónico, o que é indesejável.

Para mitigar este problema, recorre-se normalmente a algoritmos denominados *Phase-Locked Loop* (PLL). Estes algoritmos, fornecem uma estimativa do ângulo de uma tensão simples da rede elétrica. Em seguida, este ângulo é utilizado pelo sistema de sincronização com a rede elétrica para gerar sinais em fase com cada uma das tensões simples da rede elétrica, contendo apenas a componente fundamental, ou seja, idealmente sem qualquer conteúdo harmónico.

Considerando que o sinal fornecido pelo sistema de sincronização, baseado na saída do algoritmo PLL, para cada fase, v_{gPLL}, corresponde à tensão simples da rede sem conteúdo harmónico, é possível atualizar a expressão da referência de corrente apresentada na secção 3.3.2, resultando na expressão dada pela equação (3.9). De referir que, normalmente, o sinal de saída do sistema de sincronização varia entre -1 e 1, uma vez que corresponde essencialmente à saída de uma função trigonométrica seno, sendo posteriormente escalado pelo valor de pico da tensão simples da rede elétrica, como apresentado subsequentemente. No entanto, para efeitos de simplificação, assume-se neste documento que v_{gPLL} corresponde ao valor já escalado. Quando se pretende referir ao valor não escalado, ou seja, aquele que varia entre -1 e 1, utiliza-se v_{gPLLu}.

$$i_g^*(k) = \frac{P_{cc}(k)}{3\,V_{gRMS}^2}\; v_{gPLL}(k) \tag{3.9}$$

De forma a selecionar o algoritmo PLL a utilizar neste projeto, efetuou-se uma revisão da literatura, tendo-se optado pelo algoritmo denominado PLL α-β. Uma explicação mais aprofundada deste algoritmo pode ser consultada em [61], [62]. A Figura 3-10 ilustra o referido algoritmo através da sua representação em diagrama de blocos.

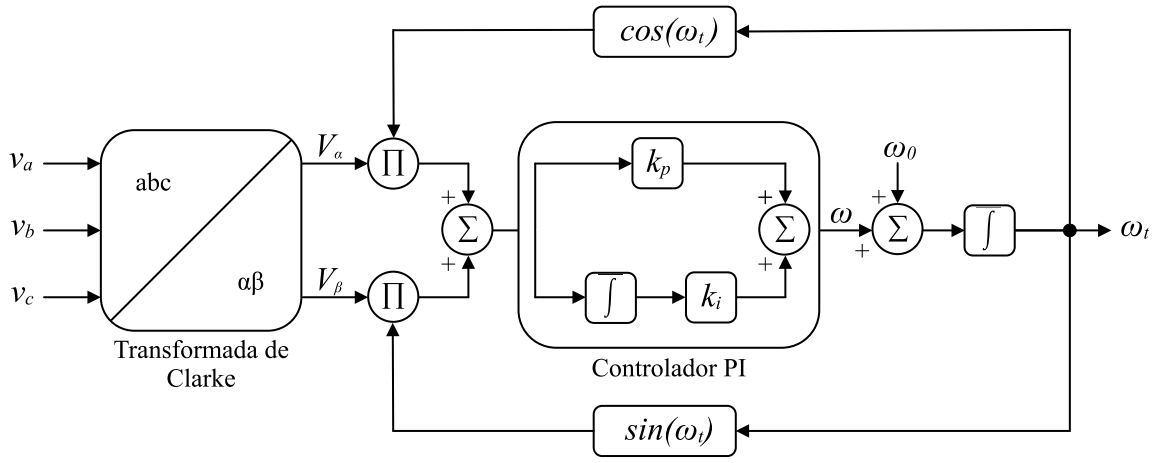


Figura 3-10: Diagrama de blocos da PLL α-β implementada.

Analisando o diagrama de blocos, verifica-se que o algoritmo PLL utilizado tem como saída ωt, que representa o ângulo da tensão simples da fase A da rede elétrica. Para tal, recorre às variáveis V_α e V_β do referencial α-β, no entanto, apenas se tem acesso aos sinais v_a, v_b e v_c do referencial abc, que representam as tensões simples da rede elétrica trifásica medidas pelos sensores de tensão. Assim, surge a necessidade de efetuar a transformação das variáveis do referencial abc para o plano α-β. Para

isso, utiliza-se a denominada transformada de *Clarke*, representada no lado esquerdo da Figura 3-10, que se baseia na aplicação das equações (3.10) e (3.11).

$$V_\alpha = \sqrt{\frac{2}{3}}\left(v_a - \frac{1}{2}v_b - \frac{1}{2}v_c\right) \tag{3.10}$$

$$V_\beta = \sqrt{\frac{2}{3}}\left(\frac{\sqrt{3}}{2}v_b - \frac{\sqrt{3}}{2}v_c\right) \tag{3.11}$$

Para validar a implementação do algoritmo PLL e do sistema de sincronização com a rede elétrica foi desenvolvido um modelo de simulação destinado a medir as diferentes tensões simples da rede elétrica trifásica, a gerar o sinal de saída da PLL e a gerar os sinais de saída do sistema de sincronização com a rede elétrica. Inicialmente, procedeu-se à análise da saída do algoritmo, ou seja, da estimativa do ângulo da tensão simples da fase A da rede elétrica, ωt, considerando na entrada do sistema de sincronização com a rede elétrica um sistema de tensões trifásicas equilibradas, sem conteúdo harmónico, com tensão nominal de 400 V, cuja tensão simples apresenta um valor eficaz aproximado de 230 V. Refira-se, ainda, que a frequência de amostragem utilizada nesta simulação foi de 100 kHz, valor este relevante para a correta implementação da integração discreta, realizada através do método do retângulo. Para tornar a análise mais realista, aplicou-se um deslocamento inicial à tensão simples da fase A no início da simulação, uma vez que, na prática, é improvável que a fase A esteja exatamente no ângulo zero quando o sistema é ligado à rede. Assim, optou-se por utilizar um ângulo inicial de $\frac{\pi}{6}$. A Figura 3-11 demonstra que ωt, expresso em radianos, após um ciclo da rede, acompanha de forma precisa o ângulo da tensão simples da fase A ao longo de todo o seu período, confirmando o correto funcionamento do algoritmo da PLL mesmo perante um deslocamento inicial arbitrário da fase.

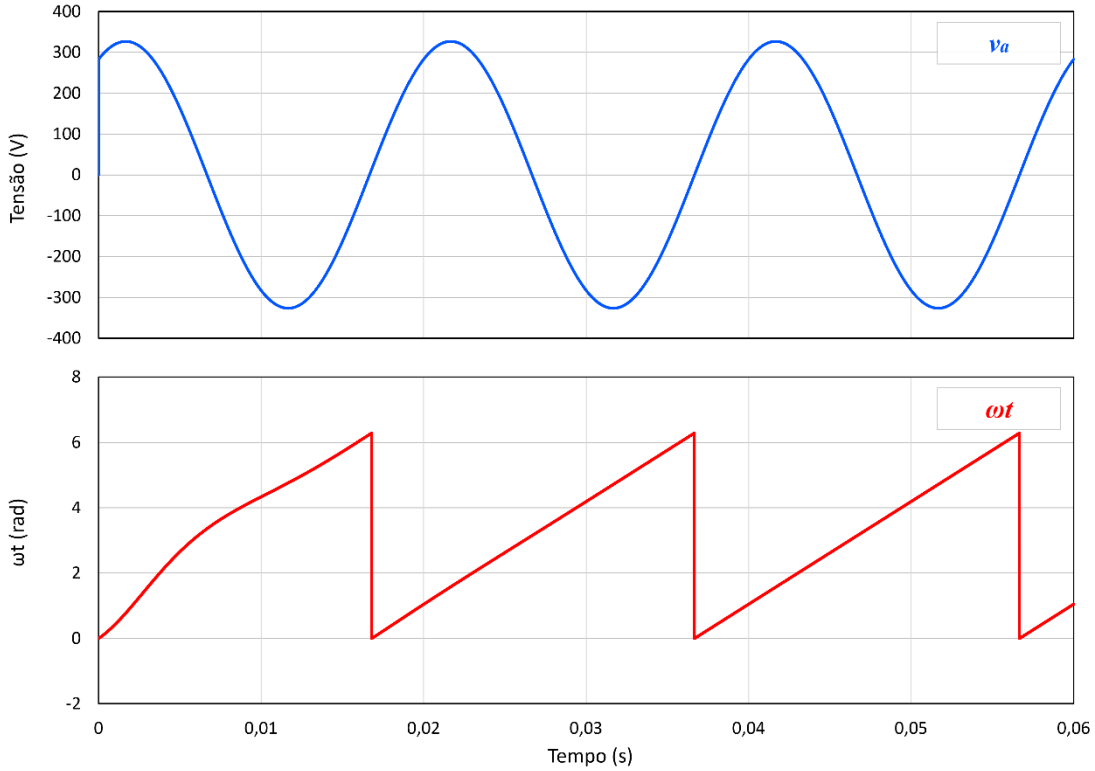


Figura 3-11: Forma de onda da tensão simples da fase A (v_a) e evolução temporal da estimativa do ângulo da tensão simples da fase A da rede elétrica (ωt).

Na Figura 3-12 é possível observar o sinal de saída do sistema de sincronização com a rede elétrica referente à fase A, correspondente à aplicação da função trigonométrica seno ao sinal de saída da PLL, ωt, sendo este posteriormente escalado pelo valor de pico da tensão simples da rede, o qual é representado por v_{aPLL}. Nesta é possível verificar a correta sincronização de v_{aPLL} com a tensão simples da rede elétrica da fase A, v_a, após um ciclo da rede.

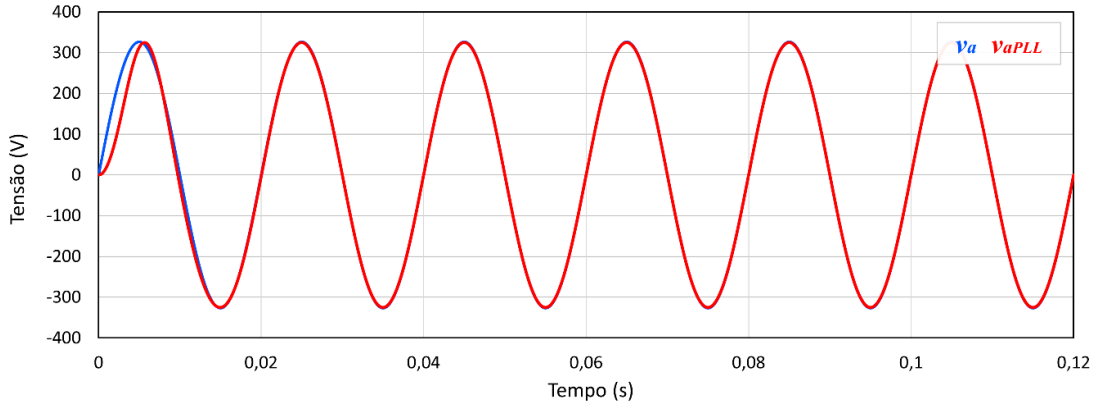


Figura 3-12: Forma de onda da tensão simples da fase A (v_a) e sinal de saída do sistema de sincronização com a rede elétrica (v_{aPLL}).

De seguida, aplicou-se à entrada um sistema de tensões com conteúdo harmónico, mais representativo de uma situação real. Novamente, analisando a Figura 3-13, observa-se que, após um ciclo da rede

elétrica, ωt, expresso em radianos, acompanha corretamente o ângulo da tensão simples da fase A ao longo de todo o seu período.

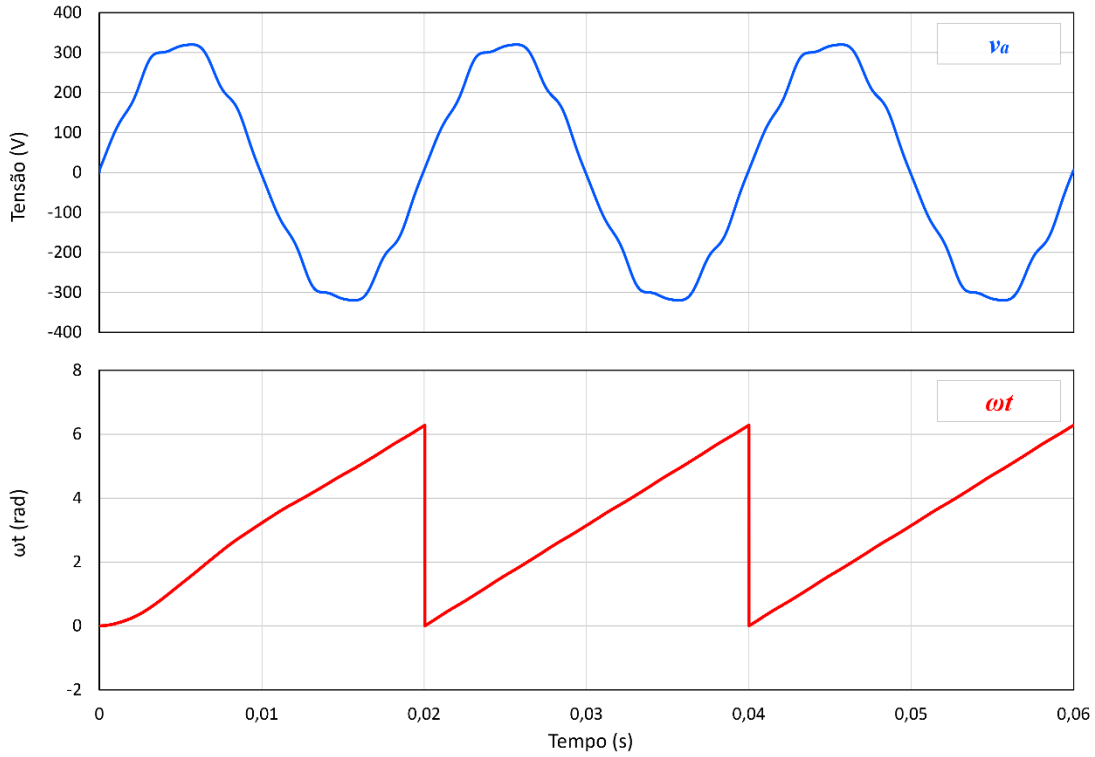


Figura 3-13: Forma de onda da tensão simples da fase A afetada de conteúdo harmónico (v_a) e evolução temporal da estimativa do ângulo da tensão simples da fase A da rede elétrica (ωt).

Por fim, pode observar-se, na Figura 3-14, a forma de onda de v_{aPLL}. Verifica-se que a forma de onda obtida pelo sistema de sincronização com a rede elétrica apresenta menor conteúdo harmónico em comparação com a tensão medida diretamente da rede elétrica. Especificamente, o sinal de saída do sistema de sincronização com a rede elétrica apresentou um valor de THD de 0,59%, enquanto a tensão da rede apresentou um THD de 4,08%.

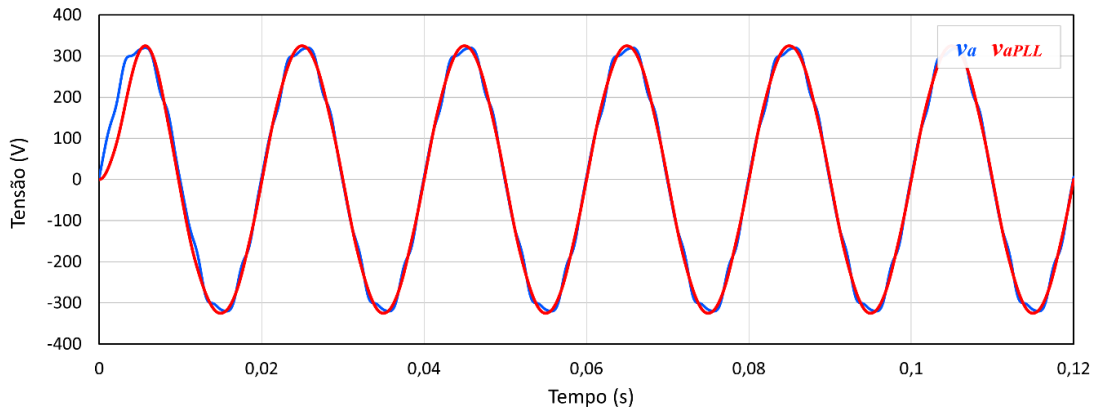


Figura 3-14: Forma de onda da tensão simples da fase A afetada de conteúdo harmónico (v_a) e sinal de saída do sistema de sincronização com a rede elétrica (v_{aPLL}).

Analisando a Figura 3-14, observa-se que no primeiro ciclo da rede a PLL ainda não se encontra sincronizada com o sinal da rede elétrica. Saliente-se, portanto, que a ligação do conversor à rede nunca deve ser realizada antes da completa sincronização da PLL, uma vez que tal situação pode resultar em formas de onda de corrente diferentes do esperado e, consequentemente, colocar em risco a integridade do *hardware*. Destaca-se, assim, que o algoritmo PLL consegue sincronizar de forma rápida com a rede elétrica, fornecendo uma estimativa do ângulo com elevada precisão. Estes resultados evidenciam a sua adequação para servir como referência para o controlo das correntes do lado CA do conversor.

3.6 Modelo de Simulação Ideal

Na Figura 3-15 é apresentado o esquema elétrico do andar de potência correspondente ao conversor CA-CC trifásico *full-bridge* desenvolvido no simulador computacional. Nele, é possível observar os diferentes componentes de eletrónica necessários para o correto funcionamento do conversor, bem como alguns sensores dispostos de forma a realizar o controlo e a monitorização de diferentes parâmetros, nomeadamente tensões e correntes tanto na parte CA, ou seja, na zona de ligação à rede elétrica, como na parte CC, ou seja, na zona de ligação à carga, quando o conversor opera como retificador ativo. Foram também introduzidos alguns amperímetros e voltímetros para monitorizar, em tempo de simulação, diversos parâmetros do conversor, essenciais para verificar se o mesmo opera conforme esperado.

De salientar que o esquema apresenta ainda algumas *labels*, cuja finalidade é estabelecer a ligação, de forma mais organizada e visivelmente mais apelativa, entre as fontes de corrente alternada que alimentam o conversor, os filtros passivos de potência, os sinais de comando dos semicondutores de potência, os sinais de saída dos sensores utilizados nos circuitos de controlo e a conexão da carga CC.

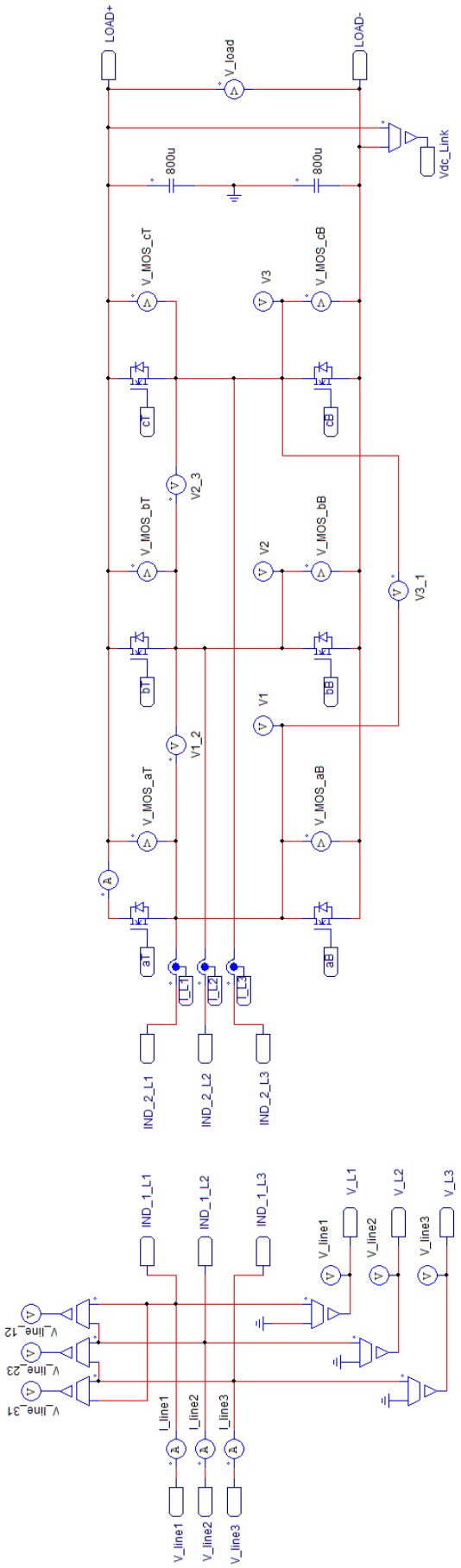


Figura 3-15: Esquema elétrico do andar de potência desenvolvido em *PSIM*, em regime ideal.

Relativamente à tensão de entrada do conversor, isto é, à tensão da rede elétrica, optou-se, neste subcapítulo, por se utilizar formas de onda puramente sinusoidais de forma a não terem qualquer interferência nos resultados do estudo teórico aqui apresentado. Assim, na Figura 3-16 é então possível visualizar as referidas formas de onda geradas pelo modelo de simulação da rede trifásica e que foram utilizadas na obtenção de todos os resultados apresentados neste subcapítulo.

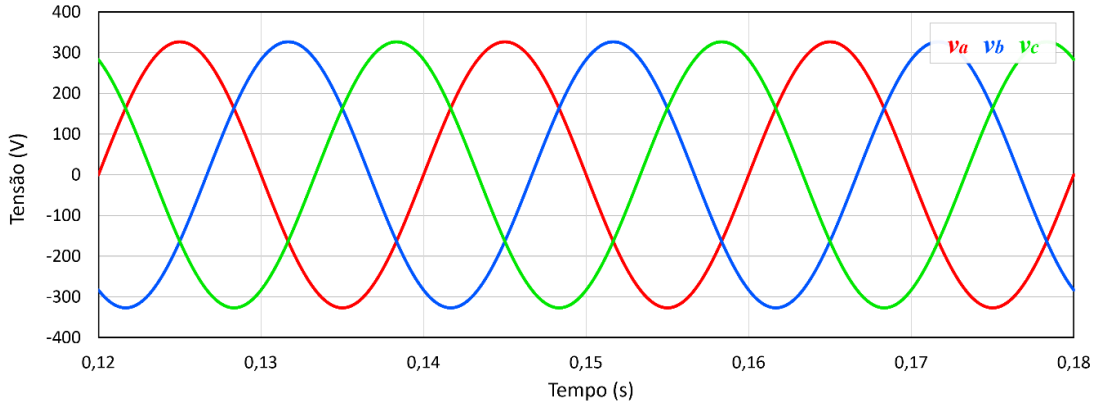


Figura 3-16: Formas de onda ideais das tensões simples da rede elétrica das fases A (v_a), B (v_b) e C (v_c).

Os filtros de acoplamento à rede utilizados são do tipo indutivo. O respetivo modelo de simulação é apresentado na Figura 3-17.

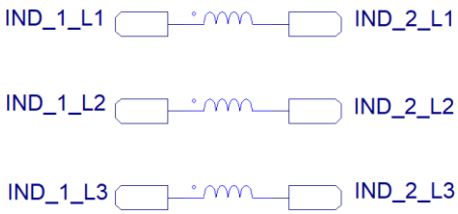


Figura 3-17: Modelo de simulação ideal dos filtros de acoplamento à rede elétrica.

Relativamente à carga do conversor, todos os resultados obtidos em simulação foram baseados em cargas puramente resistivas. Para aproximar a simulação a uma aplicação real, implementou-se um sistema composto por duas resistências conectadas em paralelo através de um interruptor controlado. Desta forma, foi possível variar a potência consumida pela carga ao longo do tempo.

Nesta carga, o instante em que a potência se altera pode ser ajustado através do degrau da onda que controla o interruptor. Quando este é ativado, as duas resistências permanecem em paralelo, resultando num aumento da potência dissipada. Por outro lado, ao desligá-lo, a potência diminui.

Esta abordagem, apresentada na Figura 3-18, permitiu avaliar o comportamento do conversor em regime estacionário, mas também em regimes transitórios, tendo possibilitado a análise da resposta do sistema perante diferentes técnicas de controlo.

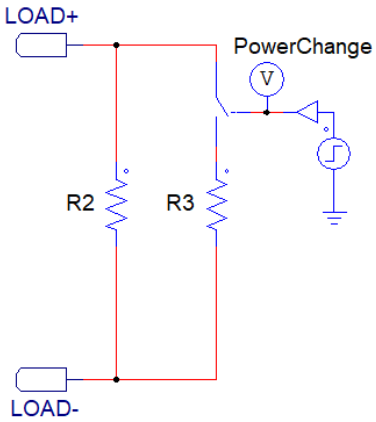


Figura 3-18: Modelo de simulação de uma carga puramente resistiva e variável.

Para além da carga anteriormente mencionada, foi desenvolvida uma outra capaz de replicar o comportamento de uma carga resistiva, permitindo que a energia consumida varie ao longo do tempo de acordo com diferentes perfis predefinidos. O modelo de simulação correspondente é apresentado na Figura 3-19. A implementação baseou-se na utilização de uma fonte de corrente controlada, um bloco matemático de divisão e um sensor de tensão. O perfil da potência absorvida pela carga é definido pela onda de entrada da fonte, designada na Figura 3-19 como *Power*.

Através do sensor de tensão, é possível monitorizar, em tempo real, a tensão presente no barramento CC. Considerando que o perfil de potência desejado é especificado pelo utilizador na fonte *Power* e que a corrente que percorre a carga pode ser determinada conforme a equação (3.12), onde P representa a potência absorvida e V a tensão no barramento CC, calcula-se dinamicamente a corrente I necessária para garantir que a carga receba a potência pretendida.

$$I = \frac{P}{V} \tag{3.12}$$

Assim, tornou-se possível a modulação da potência absorvida com diferentes formas de onda e diferentes perfis de cargas, permitindo uma análise da resposta do conversor perante variações mais personalizadas na carga, em regimes transitórios.

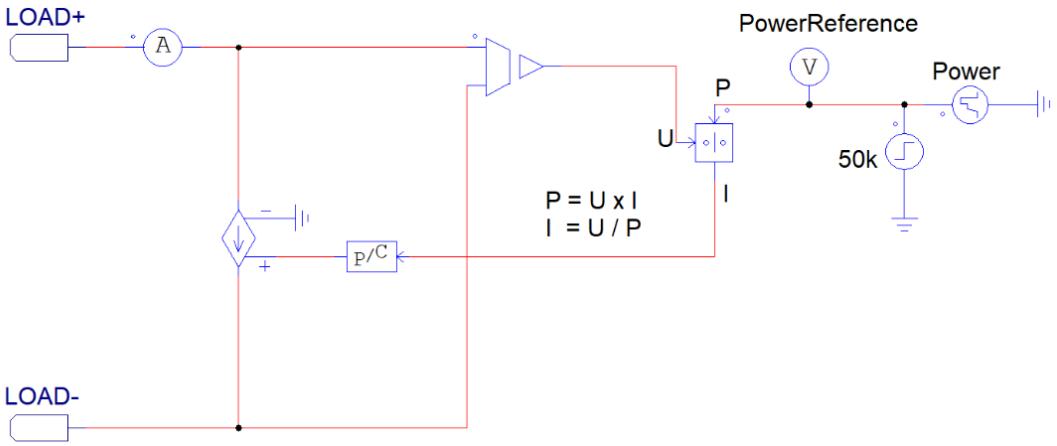


Figura 3-19: Modelo de simulação de uma carga com perfil de potência ajustável.

De forma a efetuar o controlo do conversor apresentado, é necessário um andar de controlo. Assim, o esquema elétrico relativo a este é apresentado na Figura 3-20. Neste sistema, é possível visualizar um bloco de controlo designado por *C-block*, que permite a execução de código em linguagem C no ambiente de simulação do *PSIM*. Como o protótipo real será implementado num *Digital Signal Processor* (DSP) da *Texas Instruments*, programado através do *Integrated Development Environment* (IDE) *Code Composer Studio*, ambos compatíveis com C, a utilização do *C-block* facilita a migração para o *hardware*. Os *inputs* deste bloco de controlo são os sinais provenientes dos sensores de tensão das três fases da rede elétrica, dos sensores de corrente das três correntes de linha e do sensor de tensão responsáveis por medir a tensão do barramento de corrente contínua. A frequência de amostragem dos sinais adquiridos pelos sensores é definida pelo bloco *Zero-Order Hold* (ZOH).

Relativamente aos *outputs* do *C-block*, as três primeiras saídas representam as variáveis resultantes da estratégia de controlo implementada, enquanto as restantes correspondem a voltímetros que permitem monitorizar, em tempo de simulação, determinados parâmetros do conversor. O circuito analógico apresentado do lado direito do *C-block* é responsável por gerar a estratégia de modulação do conversor, utilizando a técnica SPWM. Nesta técnica, como apresentado anteriormente, é necessário um sinal modulador e um sinal portador, sendo que os sinais moduladores correspondem aos sinais de controlo gerados pelo *C-block* e a portadora é uma onda triangular, que define a frequência de comutação dos semicondutores de potência. Este circuito analógico converte os sinais de controlo em sinais adequados para acionar os semicondutores do conversor, garantindo a correta operação do sistema. Deve-se referir que para diferentes técnicas de controlo de corrente, o circuito de controlo é transversal, variando apenas o algoritmo implementado dentro do bloco computacional *C block.*

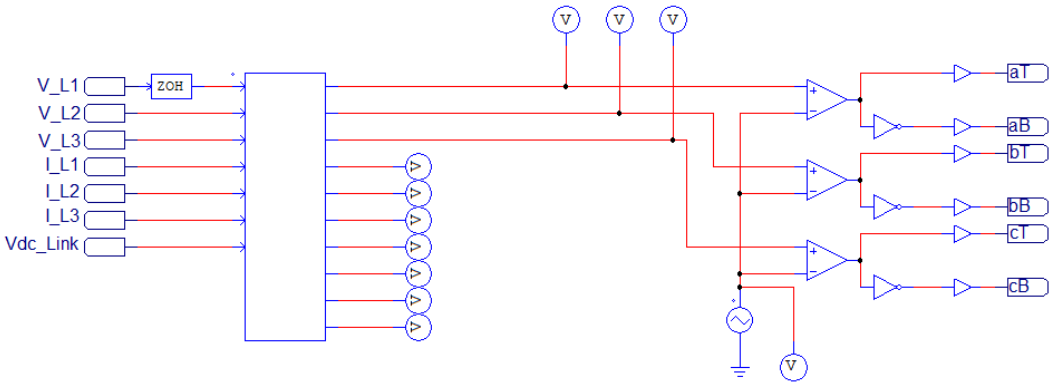


Figura 3-20: Esquema elétrico do andar de controlo desenvolvido no simulador computacional.

3.7 Operação do Conversor em Regime Ideal

Na sequência do desenvolvimento do modelo de simulação ideal, constituído pelos diversos blocos descritos na secção 3.6, procedeu-se à implementação das estratégias de controlo apresentadas no subcapítulo 3.3, da estratégia de modulação apresentada no subcapítulo 3.4, bem como do sistema de sincronização com a rede elétrica descrito no subcapítulo 3.5. Relativamente aos demais parâmetros, a Tabela 3-1 sintetiza os principais valores utilizados nas simulações computacionais descritas neste subcapítulo. Estes parâmetros são adotados de forma uniforme ao longo das diferentes análises realizadas, garantindo assim uma base consistente para a comparação entre os resultados simulados.

Tabela 3-1: Parâmetros adotados nas simulações em regime ideal.

PARÂMETROS	VALOR	UNIDADES
Tensão Composta da Rede Elétrica	400	V
Frequência da Rede Elétrica	50	Hz
Frequência de Comutação	50	kHz
Frequência de Amostragem	100	kHz
Tensão do Barramento CC	400 + 400	V
Potência Nominal	25	kW
Filtro $L_{\{a,\,b,\,c\}}$	1	mH
Filtro $C_{\{1,\,2\}}$	800	µF

O principal objetivo deste subcapítulo consiste na validação do princípio de funcionamento do conversor e na análise do seu desempenho em condições teóricas ideais. Para tal, apresentam-se e analisam-se, nos pontos seguintes, os resultados obtidos a partir das simulações computacionais, englobando a aplicação das estratégias de controlo ao conversor CA-CC trifásico *full-bridge*. Importa salientar que a

topologia adotada possui capacidade bidirecional, o que representa uma mais-valia em aplicações que exigem fluxos de energia reversíveis, como é o caso de sistemas com funcionalidades de V2G. Assim, são apresentados resultados tanto para a operação do conversor como inversor, sendo este modo de funcionamento importante para a fase de testes práticos do protótipo, como para a operação do conversor como retificador ativo.

3.7.1 Operação do Conversor como Inversor

De forma a realizar os primeiros ensaios experimentais no conversor, optou-se por iniciar pela operação no modo inversor. Esta escolha deve-se ao facto do controlo das correntes ser análogo ao do modo retificador ativo, diferindo apenas no sentido de circulação das correntes, e, simultaneamente, por se tratar de uma abordagem mais segura. No modo inversor, a carga em corrente contínua é substituída por fontes de tensão CC, responsáveis por fornecer energia à rede. Estas fontes permitem a limitação da corrente injetada, o que confere maior segurança aos testes. Pelo contrário, no modo retificador ativo, a fonte de energia é a própria rede elétrica, não sendo possível, em ambiente laboratorial, impor uma limitação direta da corrente absorvida, o que poderia comprometer a integridade do sistema caso existissem erros na implementação prática das estratégias de controlo. Por este motivo, os testes em modo inversor foram realizados tanto em simulação como no protótipo físico, de forma a garantir coerência entre os dois ambientes. Neste modo de funcionamento, a corrente no lado CA deve estar desfasada de 180° em relação à tensão da rede correspondente, assegurando assim o fluxo de energia do barramento CC para a rede elétrica.

Para a definição das referências de corrente no modo inversor, manteve-se um valor eficaz constante, impondo-se um fator de proporcionalidade correspondente à corrente de pico pretendida, I_{MAX}, à saída do sistema de sincronização com a rede elétrica, v_{gPLLu}. Relembre-se que o sinal v_{gPLLu} varia entre -1 e 1. Adicionalmente, o sinal foi invertido, ou seja, desfasado de 180°, de modo a garantir a oposição de fase necessária entre a corrente e a tensão da rede de cada fase, cumprindo assim a condição de injeção de potência no sistema *grid-tied*. O sinal de referência de corrente adotado neste modo de operação encontra-se representado matematicamente na equação (3.13).

$$i_g^*(k) = -\, I_{MAX}\, v_{gPLLu}(k) \tag{3.13}$$

Neste contexto, foi analisado o desempenho do sistema com a aplicação da estratégia de controlo preditivo de corrente, considerando um sinal de referência de corrente eficaz de 36,08 A, correspondente

a uma potência total de 25 kW. Os resultados desta simulação encontram-se representados na Figura 3-21, onde se observa que as correntes das diferentes fases se apresentam em oposição de fase relativamente às respetivas tensões. Adicionalmente, o valor obtido de THD das correntes foi de aproximadamente 2,29%, enquanto o fator de potência alcançou 0,99, valor este muito próximo da unidade.

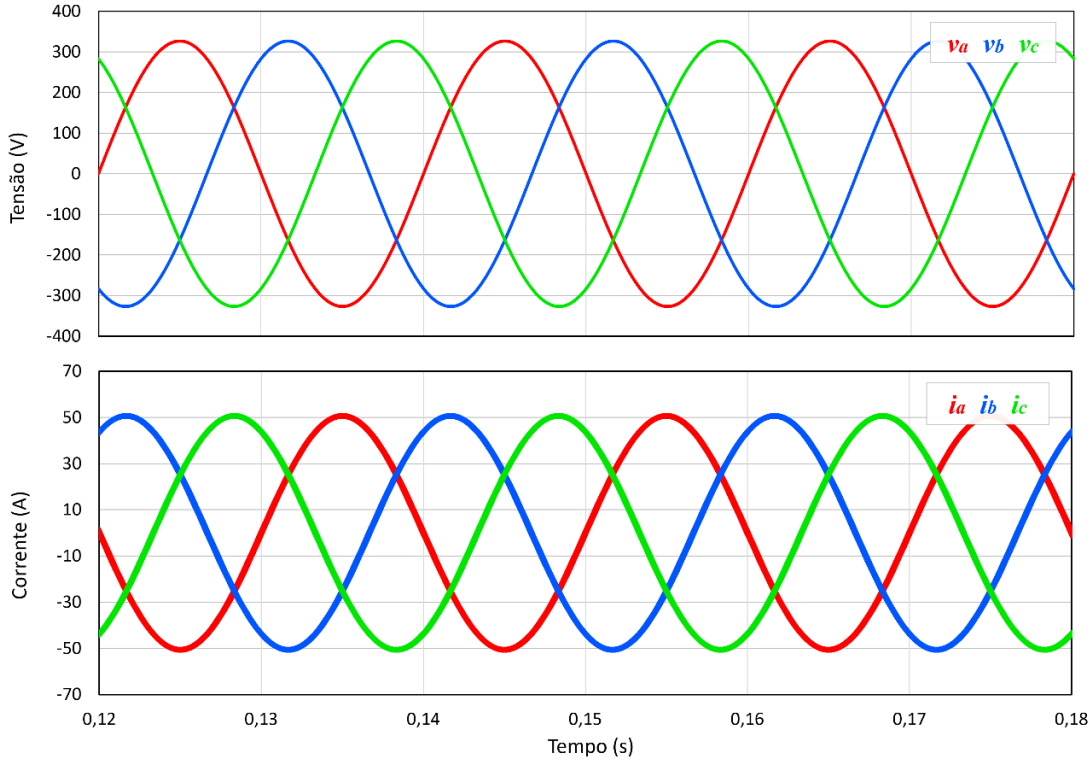


Figura 3-21: Formas de onda ideais das tensões simples da rede elétrica das fases A (v_a), B (v_b) e C (v_c), e das correntes das fases A (i_a), B (i_b) e C (i_c), em regime ideal de funcionamento no modo inversor.

Tomando a fase A como exemplo, na Figura 3-22 observa-se que a corrente dessa fase acompanha de forma adequada a sua referência ao longo de todo o período. Adicionalmente, a Figura 3-22 evidencia o *ripple* associado à corrente, cuja frequência corresponde à frequência de comutação dos semicondutores de potência, a qual apresenta um valor de 50 kHz. A amplitude desse *ripple* é de 1,24 A, o que corresponde a 3,51% do valor eficaz da corrente que percorre o conversor.

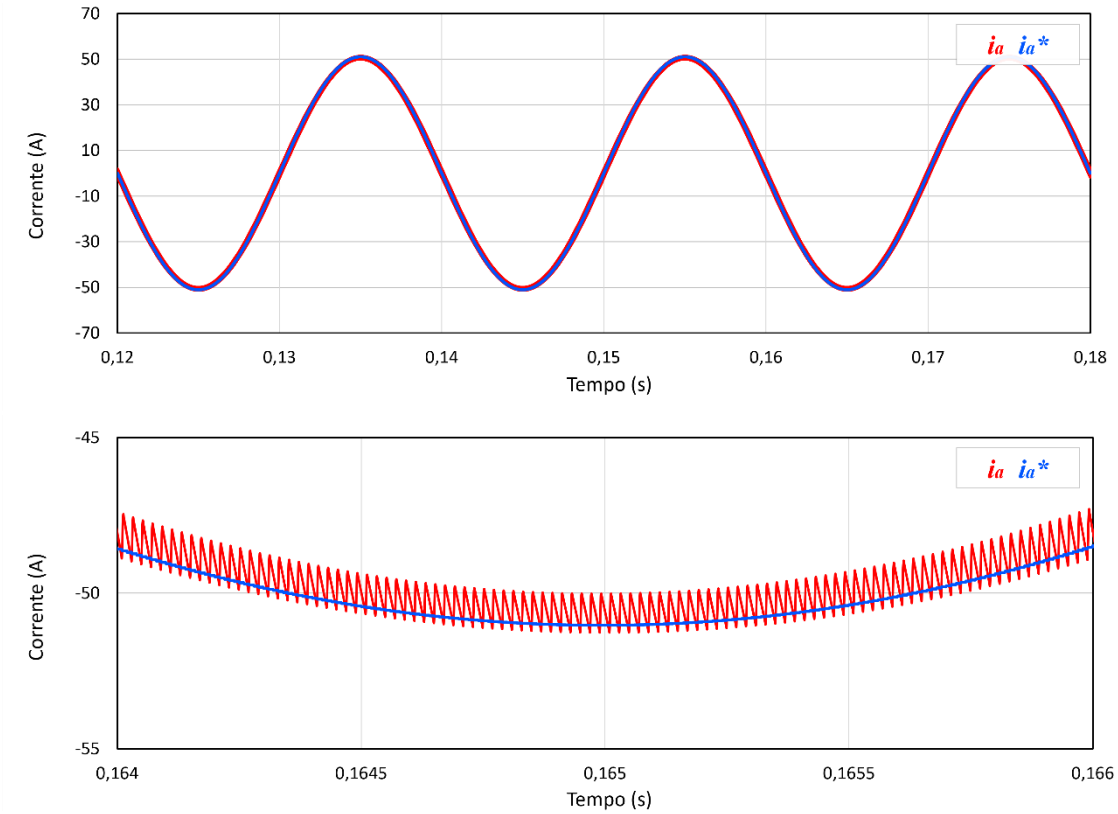


Figura 3-22: Formas de onda da corrente da fase A (i_a) e da respetiva referência (i_a^*), apresentadas ao longo de três períodos e, em detalhe, evidenciando o *ripple* em regime ideal de funcionamento no modo inversor.

3.7.2 Operação do Conversor como Retificador Ativo

Na operação do conversor como retificador ativo, a corrente que percorre o lado de corrente alternada deve estar em fase com a tensão da rede elétrica. Esta condição garante que a energia proveniente da rede flua para o barramento de corrente contínua, alimentando a carga ligada ao lado CC do conversor. Neste caso, os valores de referência para as correntes a controlar foram determinados com base nas expressões analíticas previamente definidas no subcapítulo 3.3. Um desempenho adequado neste modo de funcionamento reflete-se em baixos níveis de THD nas correntes da rede, num fator de potência próximo da unidade e em correntes equilibradas entre as fases.

Neste contexto, foi analisado o comportamento do sistema com a aplicação do controlo preditivo das correntes do lado CA. O controlo da tensão no barramento CC foi assegurado por um controlador adicional do tipo PI. Os resultados obtidos na simulação encontram-se representados na Figura 3-23. Nesta, verifica-se que as correntes do lado CA se encontram em fase com as respetivas tensões da rede elétrica. Adicionalmente, o valor obtido de THD nas correntes foi de aproximadamente 2,26%, e foi alcançado um fator de potência de 0,99, valor este bastante próximo da unidade.

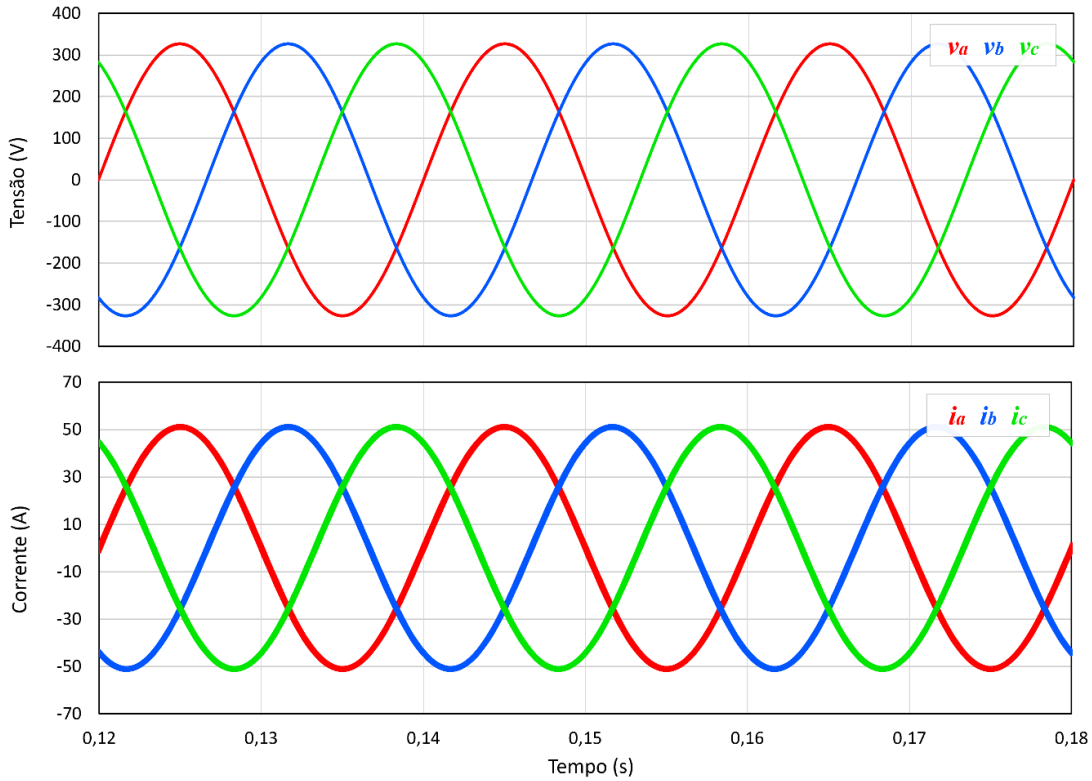


Figura 3-23: Formas de onda ideais das tensões simples da rede elétrica das fases A (v_a), B (v_b) e C (v_c), e das correntes das fases A (i_a), B (i_b) e C (i_c), em regime ideal de funcionamento no modo retificador ativo.

Recorrendo à fase A como exemplo, na Figura 3-24 observa-se que a corrente dessa fase acompanha de forma adequada a sua referência ao longo de todo o período. Além disso, a Figura 3-24 demonstra o *ripple* associado à corrente, apresentando um valor de 1,25 A, relativamente a um valor eficaz de 36,57 A, o que corresponde a 3,42% do valor eficaz da corrente que percorre o conversor. A frequência deste *ripple*, tal como no modo inversor, corresponde à frequência de comutação dos semicondutores de potência, que é de 50 kHz.

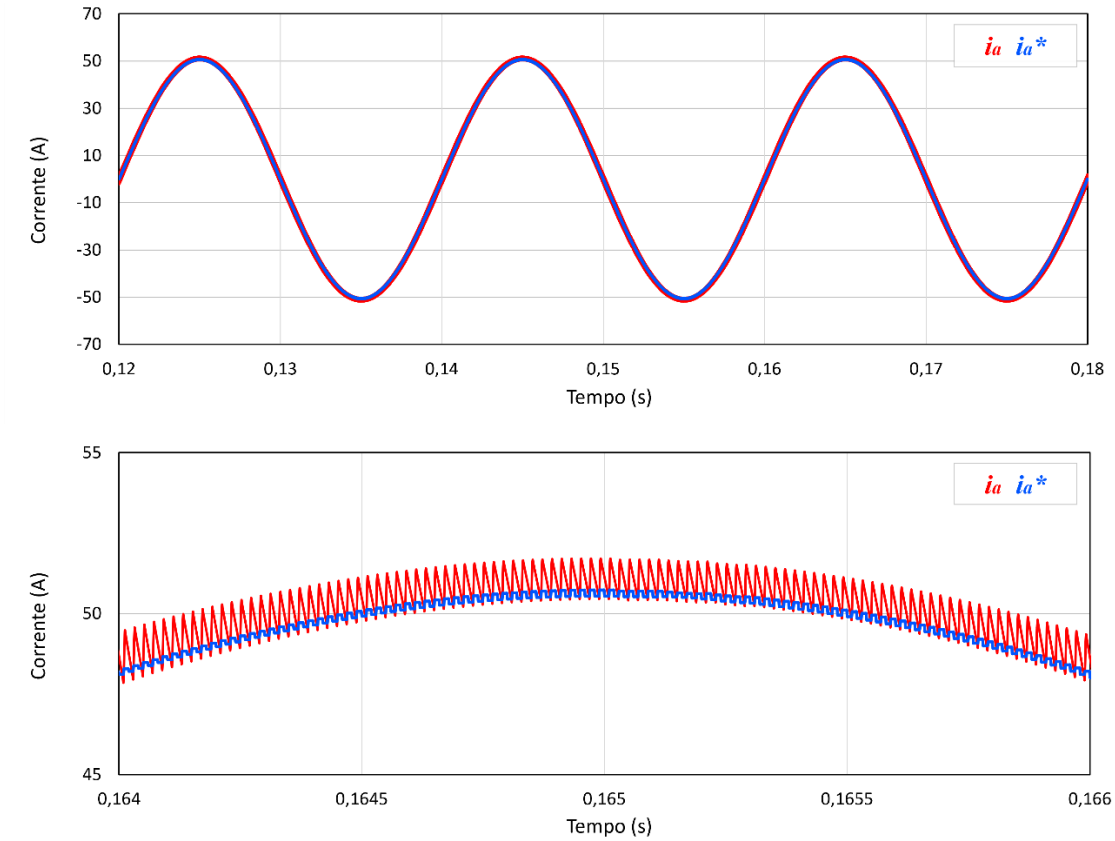


Figura 3-24: Formas de onda da corrente da fase A (i_a) e da respetiva referência (i_a^*), apresentadas ao longo de três períodos e, em detalhe, evidenciando o *ripple* em regime ideal de funcionamento no modo retificador ativo.

Tendo em conta que a tensão do barramento CC estava a ser regulada por um controlador PI, como referido anteriormente, a forma de onda correspondente pode ser observada na Figura 3-25, onde se apresenta a tensão de referência com um valor de 800 V e a tensão medida entre os extremos do barramento CC. Importa salientar que o *ripple* máximo observado na tensão do barramento foi de aproximadamente 0,46 V, o que corresponde a 0,06%. Neste contexto, considera-se que o desempenho do sistema é satisfatório quando a tensão do barramento CC se mantém o mais próximo possível do valor de referência.

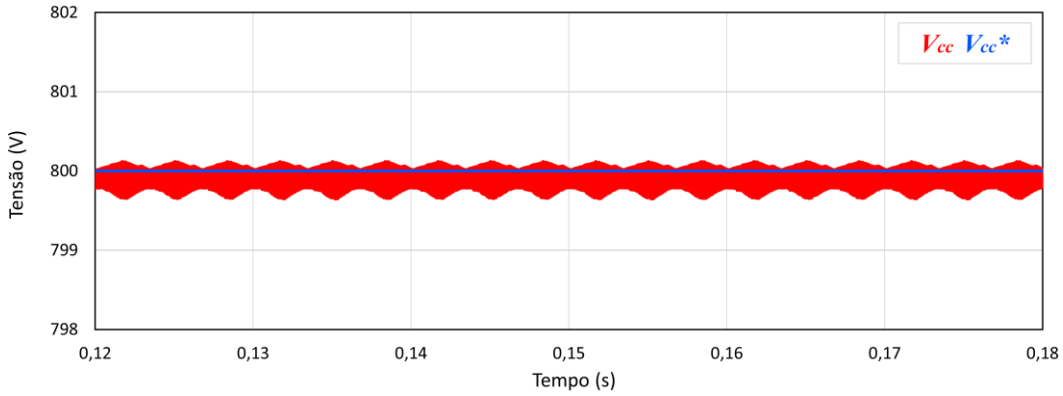


Figura 3-25: Formas de onda da tensão do barramento CC (V_{cc}) e da respetiva referência (V_{cc}^*), em regime ideal de funcionamento no modo retificador ativo.

Com o objetivo de avaliar a resposta do conversor a variações súbitas na energia requerida pela carga CC ligada ao retificador ativo, foi simulada uma transição de potência de 12,5 kW para 25 kW no instante 0,14 s. De forma a compensar esta maior exigência energética e assegurar a regulação da tensão no barramento CC, o controlador procede ao reajuste dinâmico das referências de corrente. Como demonstrado na Figura 3-26, as correntes que percorrem o conversor foram controladas de forma a se adaptarem rapidamente à nova condição de operação, mantendo-se sinusoidais e equilibradas.

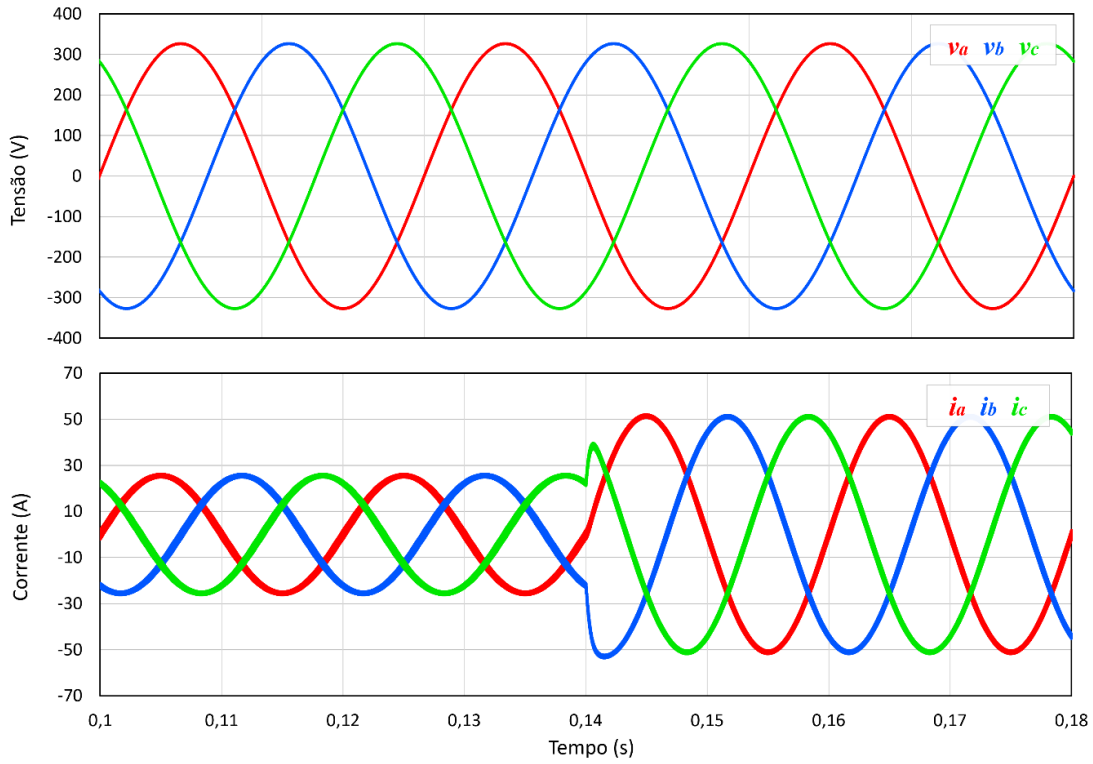


Figura 3-26: Formas de onda ideais das tensões simples da rede elétrica das fases A (v_a), B (v_b) e C (v_c), e das correntes das fases A (i_a), B (i_b) e C (i_c), em regime ideal de funcionamento no modo retificador ativo, em resposta a variações da energia absorvida pela carga CC.

Observando a Figura 3-27, constata-se uma queda transitória na tensão do barramento CC aquando do aumento da potência, seguida de uma recuperação progressiva até se estabilizar no valor de referência definido. A referida tensão atingiu um valor mínimo correspondente a 787,1 V e o seu tempo de recuperação foi de aproximadamente 9,1 ms.

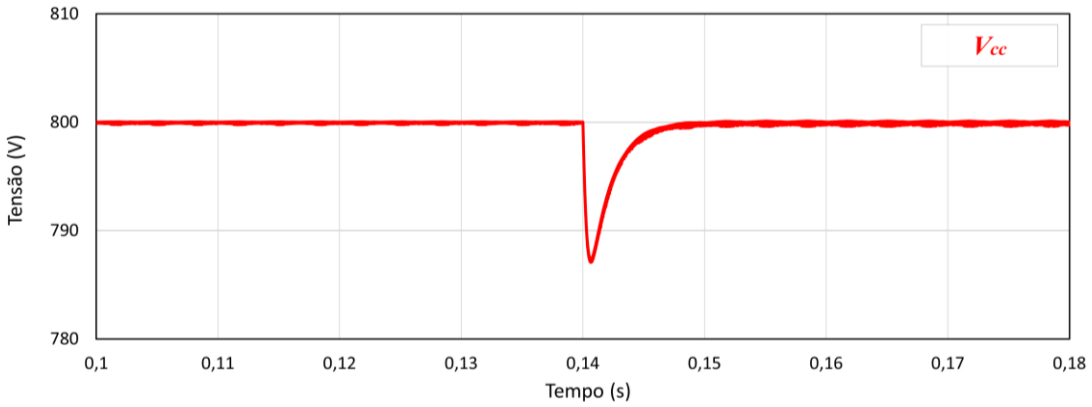


Figura 3-27: Forma de onda da tensão do barramento CC (V_{cc}), em regime ideal de funcionamento no modo retificador ativo, em resposta a variações da energia absorvida pela carga CC.

3.8 Modelo de Simulação Real

No que respeita ao esquema elétrico do estágio de potência, este manteve-se essencialmente idêntico ao apresentado no subcapítulo 3.6. Contudo, os semicondutores de potência, que anteriormente eram representados por modelos ideais, foram substituídos por modelos de simulação que reproduzem de forma aproximada o comportamento real dos dispositivos utilizados na implementação prática. Esta substituição visou possibilitar a avaliação de parâmetros críticos que devem ser analisados antes da passagem para a implementação física, tais como as suas perdas por condução e comutação, as quedas de tensão em condução, as tensões de bloqueio e a evolução térmica, ou seja, as temperaturas atingidas durante o funcionamento.

Importa também salientar que, no caso dos modelos ideais, não existe limitação da corrente de condução, enquanto na prática a corrente nominal admissível é um dos parâmetros mais determinantes na seleção de semicondutores de potência. Dada a elevada potência para a qual o conversor foi projetado, tornou-se necessário, no projeto real, conectar dois semicondutores em paralelo para suportar a corrente requerida. Com o objetivo de reproduzir esta configuração e avaliar os seus efeitos, a mesma abordagem foi implementada no modelo de simulação.

Outro aspeto que difere em relação ao modelo ideal prende-se com a implementação de filtros na saída dos sensores. Os filtros previstos para o protótipo físico foram igualmente incorporados no modelo de simulação realista, uma vez que a definição adequada da sua frequência de corte constituiu um desafio de projeto. No protótipo físico, a configuração adotada consiste num filtro de segunda ordem seguido por um filtro de primeira ordem, com o objetivo de atenuar ruídos de alta frequência e garantir uma medição mais estável e precisa das grandezas monitorizadas pelos sensores. Esta mesma topologia foi replicada

na simulação, de forma a reproduzir com maior fidelidade o comportamento dinâmico do sistema. Assim, o esquema elétrico do estágio de potência referido pode ser visualizado na Figura 3-28.

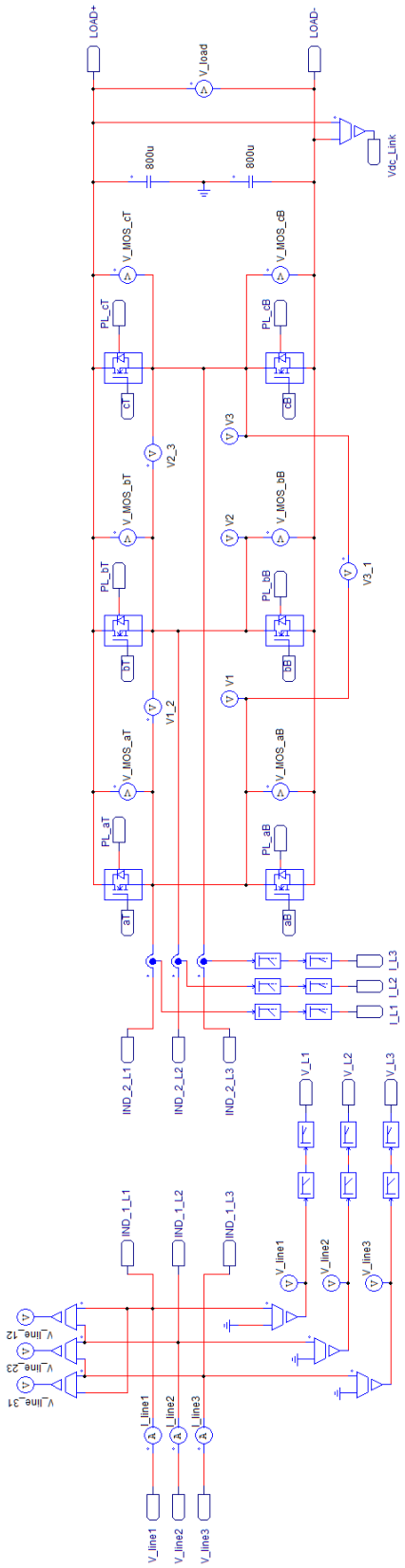


Figura 3-28: Esquema elétrico do andar de potência desenvolvido em *PSIM*, em regime real.

No que diz respeito ao modelo de simulação dos semicondutores de potência, estes são representados pelo módulo ilustrado na Figura 3-29 (a), o qual apresenta, para além do terminal de comando, ou seja, para além do terminal *gate*, um terminal adicional destinado à ligação a um circuito térmico equivalente, representado na Figura 3-29 (b). Neste, é possível medir uma tensão, que corresponde à temperatura na carcaça do semicondutor, e uma corrente, que representa as perdas totais dissipadas pelo módulo. No circuito térmico equivalente da Figura 3-29 (b), R_{th_cs} corresponde à resistência térmica equivalente entre a carcaça do semicondutor e o dissipador, enquanto $R_{heatsink}$ representa a resistência térmica do dissipador propriamente dito. Por fim, $T_{ambient}$ indica a temperatura ambiente considerada no modelo.



Figura 3-29: Modelo de simulação: (a) dos semicondutores de potência; (b) do circuito térmico equivalente.

Relativamente à tensão de entrada do conversor, isto é, à tensão da rede elétrica, optou-se por uma abordagem mais próxima da realidade, de modo a viabilizar uma comparação entre os resultados do modelo de simulação e os do protótipo real. Desta forma, desenvolveu-se um modelo de simulação cujo esquema é apresentado na Figura 3-30. Este modelo representa a rede elétrica afetada por conteúdo harmónico, considerando harmónicos ímpares até à 15ª ordem. Para tal, recorreram-se a valores obtidos a partir de medições realizadas em laboratório, onde foram registadas as amplitudes e fases de cada harmónico.

No esquema, o conjunto de fontes de tensão alternadas em série é composto por uma primeira fonte correspondente à componente fundamental e pelas restantes, associadas a cada harmónico. Cada uma destas fontes foi parametrizada com os valores obtidos em medições laboratoriais. Esta abordagem foi aplicada a cada uma das fases do sistema trifásico.

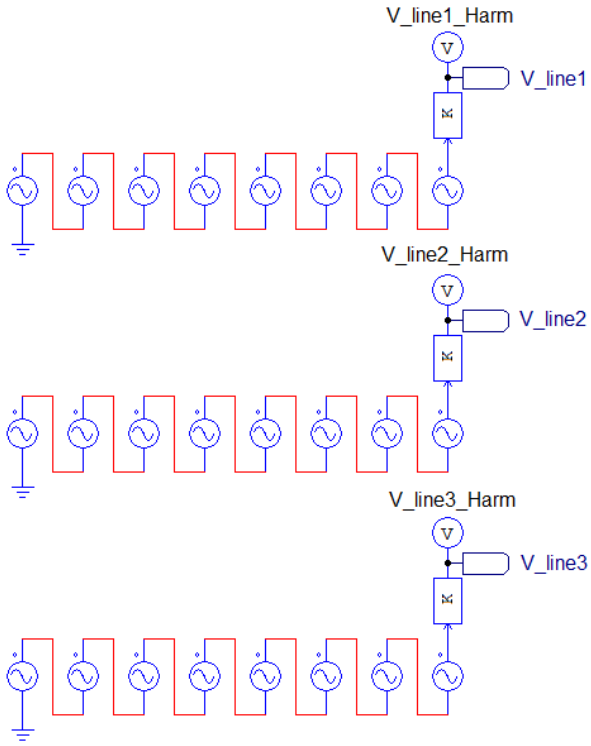


Figura 3-30: Modelo de simulação da rede trifásica com conteúdo harmónico.

Na Figura 3-31, é então possível visualizar as referidas formas de onda geradas pelo modelo de simulação da rede trifásica com conteúdo harmónico e que foram utilizadas na obtenção de todos os resultados apresentados neste subcapítulo.

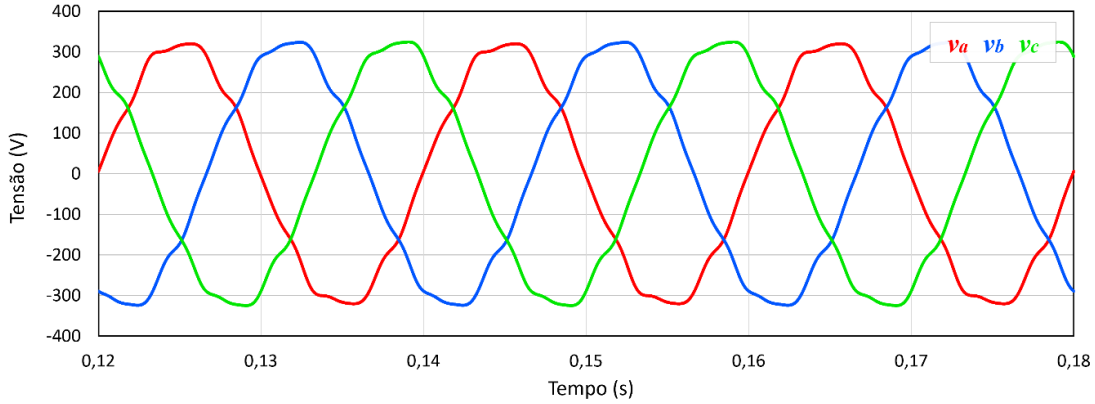


Figura 3-31: Formas de onda das tensões simples da rede elétrica das fases A (v_a), B (v_b) e C (v_c) afetadas por conteúdo harmónico.

Relativamente aos filtros de acoplamento à rede, optou-se novamente pela utilização de filtros do tipo indutivo. No entanto, para representar com maior fidelidade o comportamento real do protótipo, procedeu-se à inserção de uma resistência em série com cada bobina de fora a representar a resistência interna da mesma. O modelo de simulação resultante encontra-se representado na Figura 3-32.

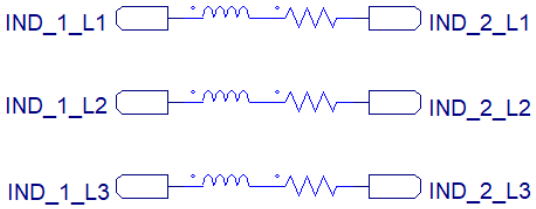


Figura 3-32: Modelo de simulação real dos filtros de acoplamento à rede elétrica.

Relativamente às cargas de corrente contínua, foram utilizadas as mesmas do modelo ideal, uma vez que refletem as cargas utilizadas nos ensaios práticos com o protótipo. No que diz respeito ao circuito de controlo, este também se manteve igual ao do modelo ideal.

3.9 Operação do Conversor em Regime Real

Dando continuidade ao trabalho desenvolvido no modelo de simulação real, constituído pelos blocos descritos no subcapítulo 3.8, avançou-se para a integração do sistema de controlo já implementado para o modelo de simulação ideal, o qual incluiu a implementação das estratégias de controlo apresentadas no subcapítulo 3.3, a estratégia de modulação apresentada no subcapítulo 3.4, bem como o algoritmo de sincronização com a rede elétrica apresentado na secção 3.5. Apenas foi necessário efetuar ligeiros ajustes em alguns ganhos do sistema de controlo, de forma a adequá-lo ao modelo de simulação real. Relativamente aos restantes parâmetros, foram adotados os mesmos utilizados na simulação em regime ideal, previamente apresentados na Tabela 3-1, que sintetiza os principais valores considerados nas simulações descritas neste subcapítulo. Contudo, para esta etapa, tornou-se necessário introduzir parâmetros adicionais, apresentados na Tabela 3-2.

Tabela 3-2: Parâmetros adotados nas simulações em regime real para estimar as perdas do conversor.

PARÂMETROS	VALOR	UNIDADES
Resistência Série Equivalente (ESR) das Bobinas	0,1	Ω
Resistência Térmica (Carcaça-Dissipador)	0,4	Ω
Resistência Térmica do Dissipador	0,1	Ω
Temperatura Ambiente	35	°C

O principal objetivo deste subcapítulo é apresentar resultados de simulação mais próximos do comportamento real do protótipo, constituindo um ponto intermédio entre a simulação ideal e a implementação prática do conversor. Esta abordagem permite identificar e prever eventuais desafios que poderão surgir na fase prática, possibilitando a sua resolução antecipada, o que contribui para poupar tempo e evitar danos em componentes, reduzindo assim os custos de desenvolvimento do projeto. Tal

como na simulação em regime ideal, são apresentados resultados para o funcionamento no modo inversor e no modo retificador ativo.

3.9.1 Operação do Conversor como Inversor

Neste modo de operação, e considerando agora as condições mais próximas da implementação prática, à semelhança do considerado na simulação em regime ideal, foi definida uma referência de corrente com valor eficaz constante, correspondente a 36,08 A, o que equivale a uma potência de 25 kW, tal como efetuado nas simulações em regime ideal. A estratégia de controlo aplicada é idêntica à da simulação ideal, sendo assim avaliado o desempenho do sistema com a utilização da estratégia de controlo de corrente preditiva. Os resultados obtidos encontram-se representados na Figura 3-33, onde se observa que as correntes das diferentes fases se apresentam em oposição de fase relativamente às respetivas tensões da rede. Adicionalmente, o valor de THD das correntes do lado CA obtido foi de aproximadamente 2,37%, enquanto o fator de potência atingiu 0,99.

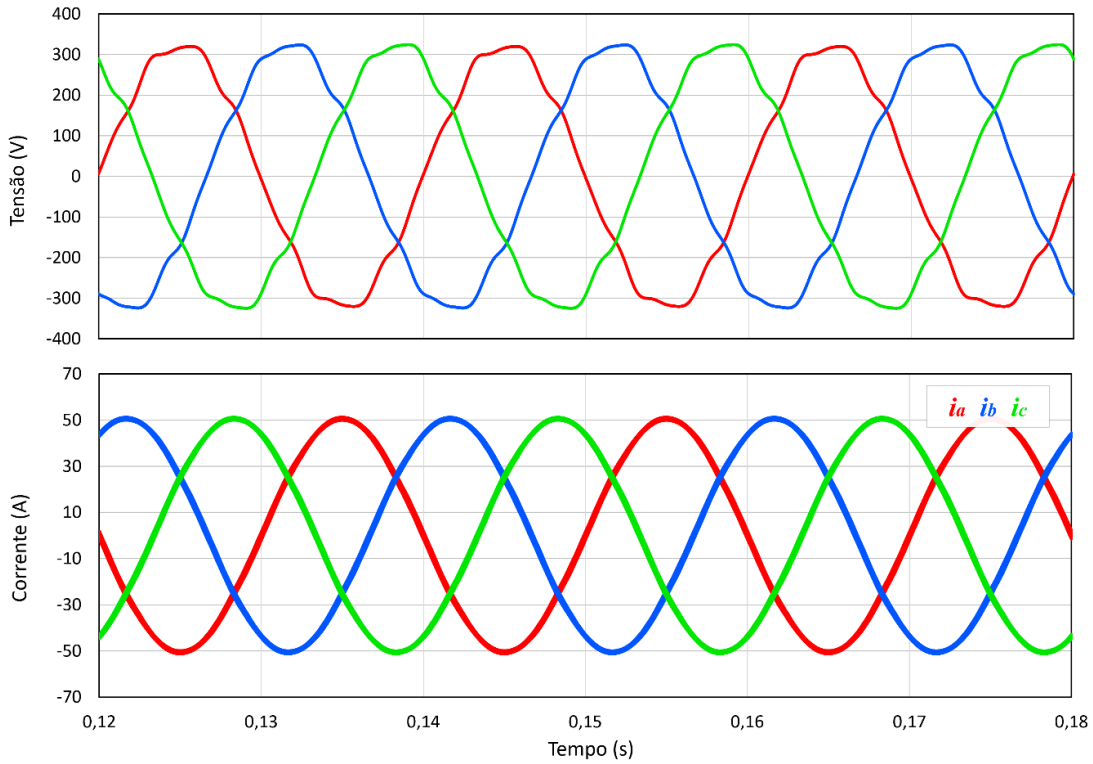


Figura 3-33: Formas de onda das tensões simples da rede elétrica das fases A (v_a), B (v_b) e C (v_c), e das correntes das fases A (i_a), B (i_b) e C (i_c), em regime real de funcionamento no modo inversor.

Na Figura 3-34 verifica-se que a corrente da fase A segue a sua referência. É também possível observar o *ripple* da corrente com mais detalhe, apresentando um valor de 1,31 A, o que corresponde a 3,63% do valor eficaz da corrente que percorre o conversor.

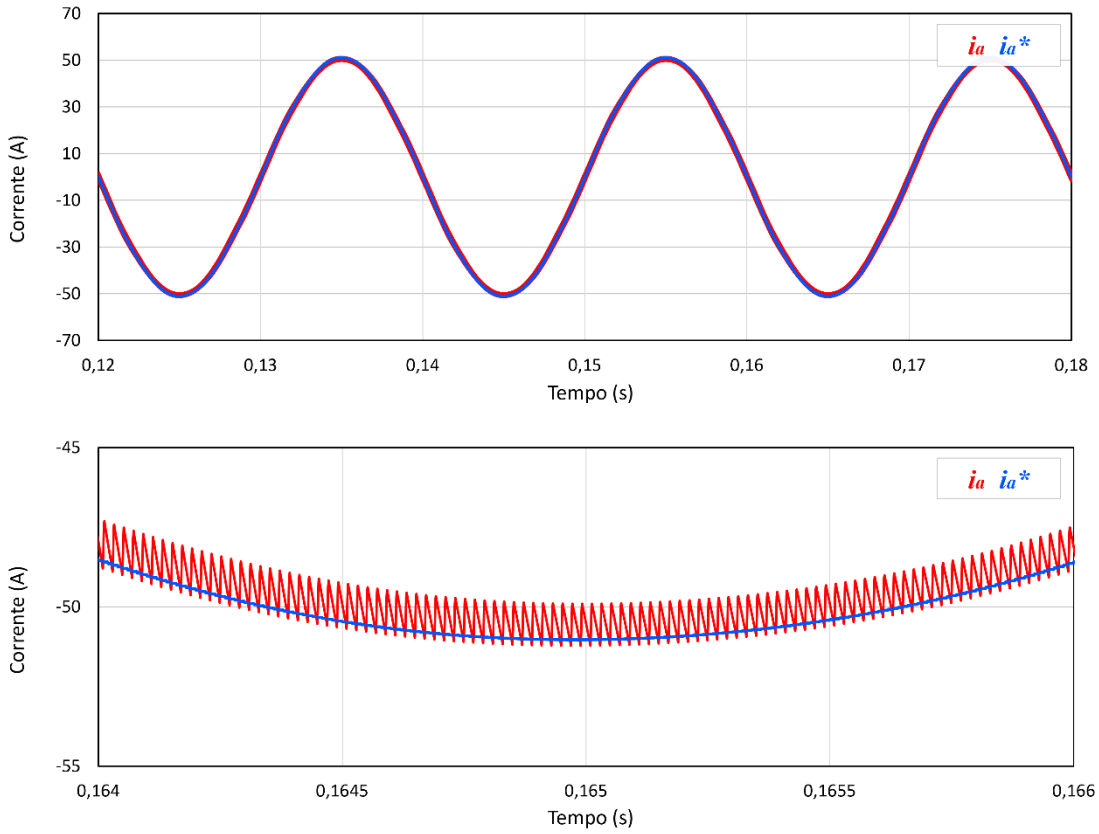


Figura 3-34: Formas de onda da corrente da fase A (i_a) e da respetiva referência (i_a^*), apresentadas ao longo de três períodos e, em detalhe, evidenciando o *ripple* em regime real de funcionamento no modo inversor.

3.9.2 Operação do Conversor como Retificador Ativo

Na operação do conversor como retificador ativo, a corrente no lado CA deve permanecer alinhada em fase com a tensão da rede elétrica, garantindo que a transferência de energia ocorre da rede para o barramento CC, alimentando a carga conectada ao lado CC do conversor. Neste cenário, a análise do desempenho não se limita apenas aos parâmetros ideais, sendo igualmente avaliada a influência das perdas e não linearidades associadas aos componentes reais. Procura-se, assim, manter baixos níveis de THD nas correntes da rede, um fator de potência próximo da unidade e equilíbrio entre as correntes das fases, mesmo na presença dessas limitações.

Novamente, examinou-se o funcionamento do sistema com a aplicação da estratégia de controlo de corrente preditiva, onde a regulação da tensão no barramento CC foi efetuada por um controlador PI adicional. Os resultados obtidos na simulação encontram-se representados na Figura 3-35. Nesta, verifica-se que as correntes que fluem através do conversor se encontram em fase com as respetivas tensões da rede elétrica. Adicionalmente, o valor obtido de THD nas correntes foi de aproximadamente 2,40%, e o fator de potência alcançado foi de 0,99.

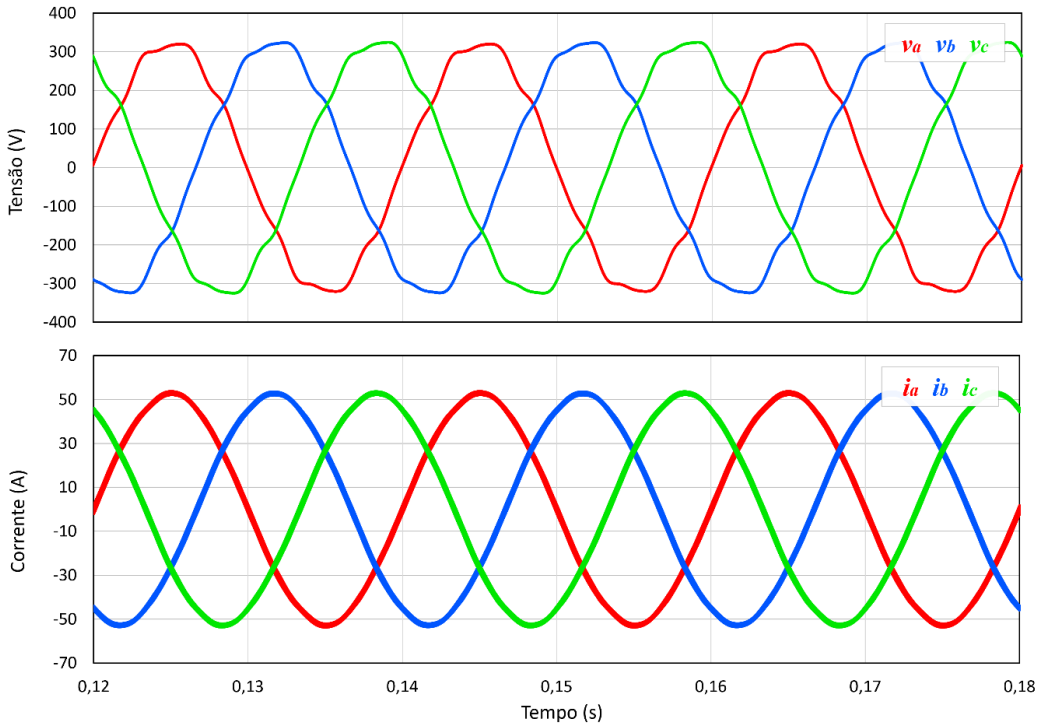


Figura 3-35: Formas de onda das tensões simples da rede elétrica das fases A (v_a), B (v_b) e C (v_c), e das correntes das fases A (i_a), B (i_b) e C (i_c), em regime real de funcionamento no modo retificador ativo.

Na Figura 3-36 verifica-se que a corrente da fase A segue a sua referência de forma precisa. É também possível observar o *ripple* da corrente com mais detalhe, apresentando um valor de 1,53 A, relativamente a um valor eficaz de 37,01 A, o que corresponde a 4,13% do valor eficaz da corrente da rede elétrica.

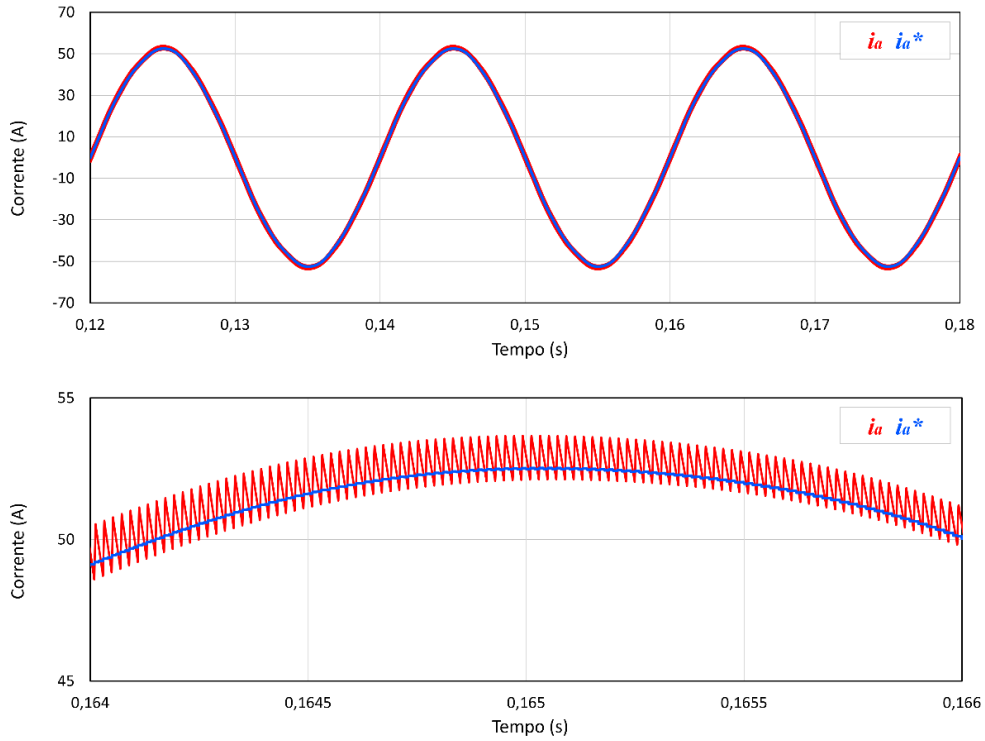


Figura 3-36: Formas de onda da corrente da fase A (i_a) e da respetiva referência (i_a^*), apresentadas ao longo de três períodos e, em detalhe, evidenciando o *ripple* em regime real de funcionamento no modo retificador ativo.

Considerando a regulação da tensão do barramento CC pelo controlador PI, a Figura 3-37 ilustra a tensão de referência, fixada em 800 V, bem como a tensão efetivamente medida nos terminais do barramento. O *ripple* máximo registado foi de aproximadamente 3,92 V, o que corresponde a um *ripple* de 0,49%.

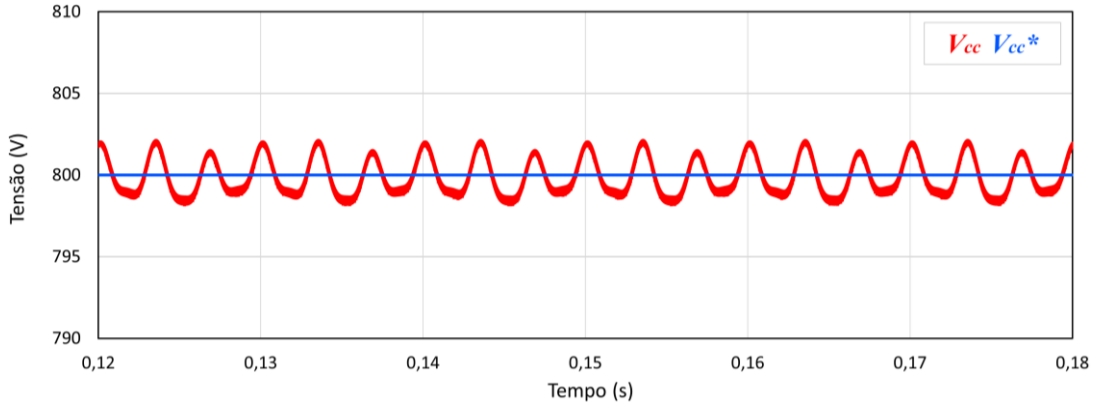


Figura 3-37: Formas de onda da tensão do barramento CC (V_{cc}) e da respetiva referência (V_{cc}^{*}), em regime real de funcionamento no modo retificador ativo.

Tal como na simulação em regime ideal, com o intuito de validar a resposta do conversor a variações da energia absorvida pela carga CC ligada ao retificador ativo, foi simulada uma transição de potência de 12,5 kW para 25 kW no instante 0,14 s. Assim, de forma a compensar esta maior exigência energética e assegurar a regulação da tensão no barramento CC, o controlador procede ao reajuste dinâmico das referências de corrente. Como demonstrado na Figura 3-38, as correntes que percorrem o conversor são controladas de forma a se adaptarem rapidamente à nova condição de operação, mantendo-se sinusoidais e equilibradas.

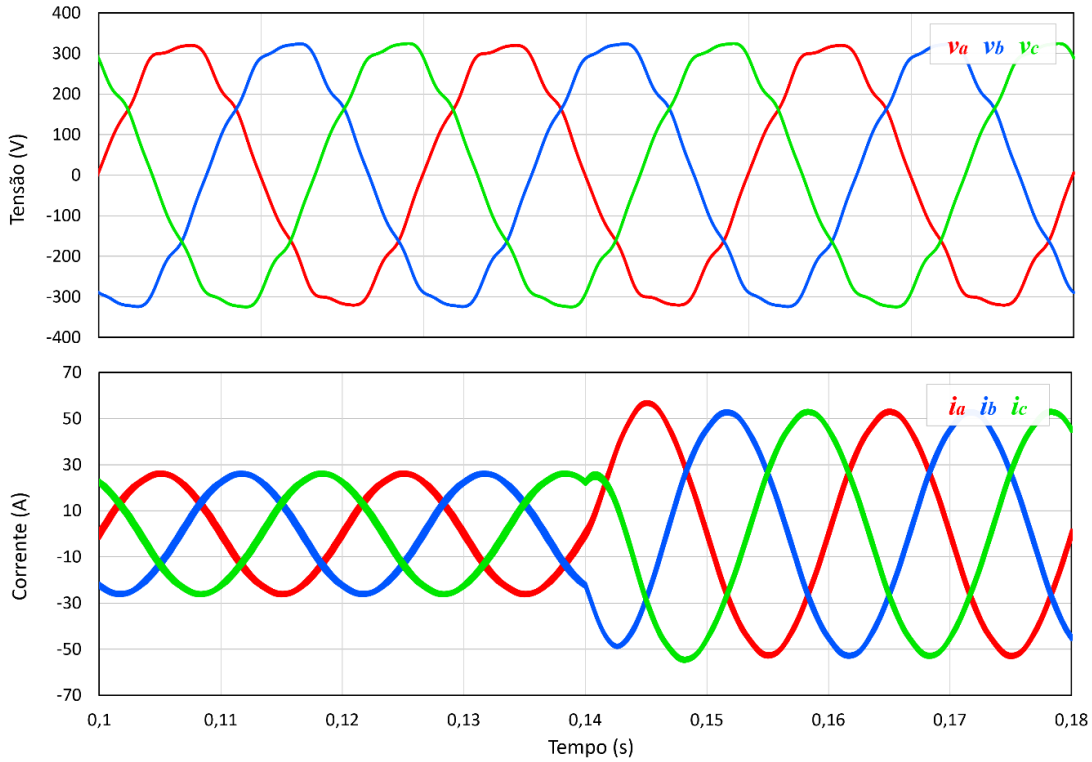


Figura 3-38: Formas de onda das tensões simples da rede elétrica das fases A (v_a), B (v_b) e C (v_c), e das correntes das fases A (i_a), B (i_b) e C (i_c), em regime real de funcionamento no modo retificador ativo, em resposta a variações da energia absorvida pela carga CC.

Tal como no regime ideal, observando a Figura 3-39, verifica-se que a tensão do barramento CC sofre uma queda momentânea quando ocorre um aumento de potência, recuperando-se de forma progressiva até estabilizar em torno do valor de referência. A tensão mínima registada foi de 759,1 V, com um tempo de recuperação de cerca de 8,4 ms.

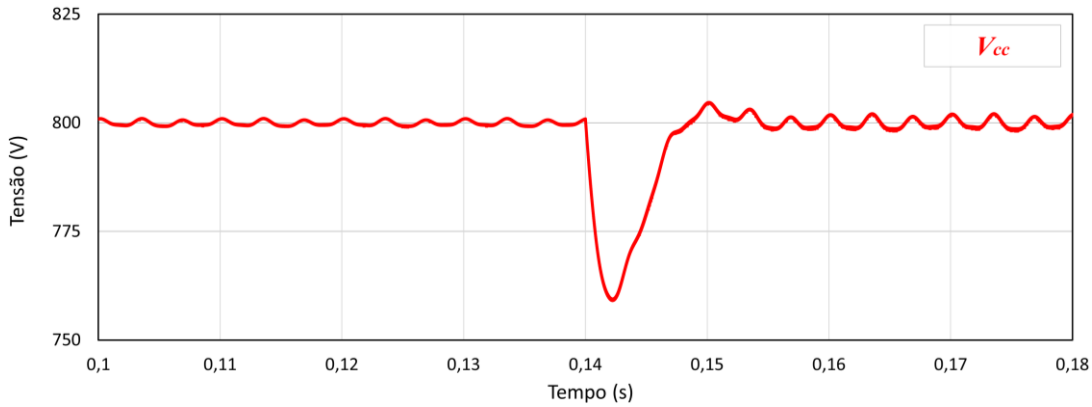


Figura 3-39: Forma de onda da tensão do barramento CC (V_{cc}), em regime real de funcionamento no modo retificador ativo, em resposta a variações da energia absorvida pela carga CC.

3.10 Análise de Sensibilidade e Desempenho do Conversor

Para além da análise das formas de onda das tensões e correntes apresentadas anteriormente, realizaram-se também estudos adicionais sobre a influência da variação de determinados parâmetros no comportamento do sistema. Entre estas análises, destacam-se as avaliações de sensibilidade das formas de onda das correntes do lado CA aos referidos parâmetros, bem como estudos relativos às perdas e à eficiência do conversor [63].

O primeiro ensaio consistiu na variação do valor da indutância dos filtros de acoplamento à rede elétrica e da potência da carga conectada ao lado CC do conversor, mantendo inalterados os restantes parâmetros apresentados na Tabela 3-1 e na Tabela 3-2, de forma a avaliar o impacto destas alterações no THD das correntes do lado CA. A Figura 3-40 apresenta, sob a forma de gráfico, a influência desses parâmetros, verificando-se que tanto o aumento do valor da indutância das bobinas de acoplamento à rede como o aumento da potência da carga CC resultam numa redução do THD das correntes provenientes da rede elétrica.

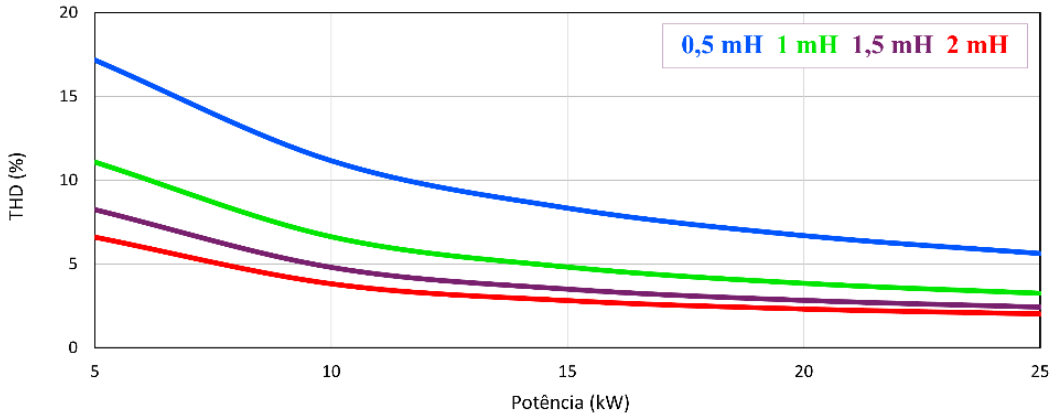


Figura 3-40: Influência do valor da indutância das bobinas de acoplamento à rede e do aumento da potência da carga CC no THD das correntes do lado CA.

Posteriormente, analisou-se a influência da tensão do barramento CC e da potência da carga CC no THD das correntes. Verificou-se que o THD aumenta com o incremento da tensão do barramento CC e diminui com o aumento da potência da carga CC, conforme ilustrado na Figura 3-41.

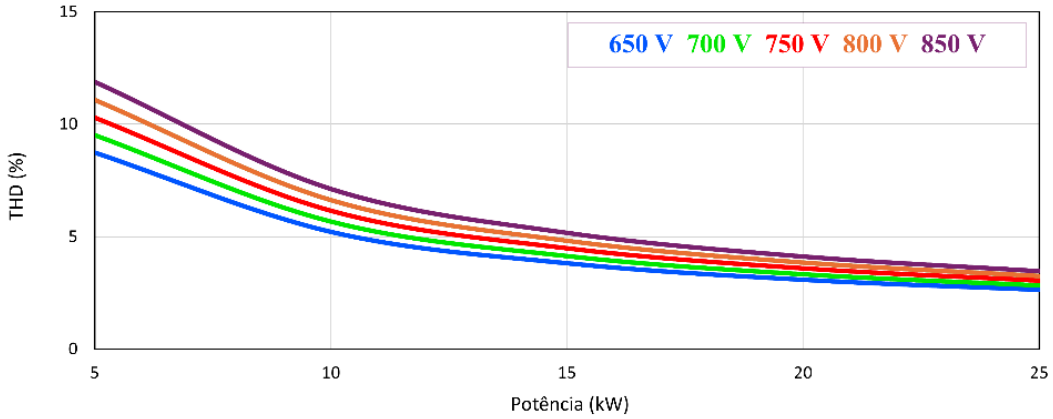


Figura 3-41: Influência da tensão do barramento CC e da potência da carga CC no THD das correntes do lado CA.

Em seguida, analisou-se a influência do valor da tensão do barramento CC e da potência da carga conectada ao lado CC no *ripple* das correntes do lado CA. Para este estudo, definiu-se o valor do *ripple* como a percentagem do seu valor máximo ao longo de um período, relativamente ao valor eficaz das correntes nesse mesmo período. A partir dos resultados, concluiu-se que o *ripple* é menor quando a tensão do barramento é mais baixa e também quando a potência da carga é mais elevada, como se ilustra na Figura 3-42.

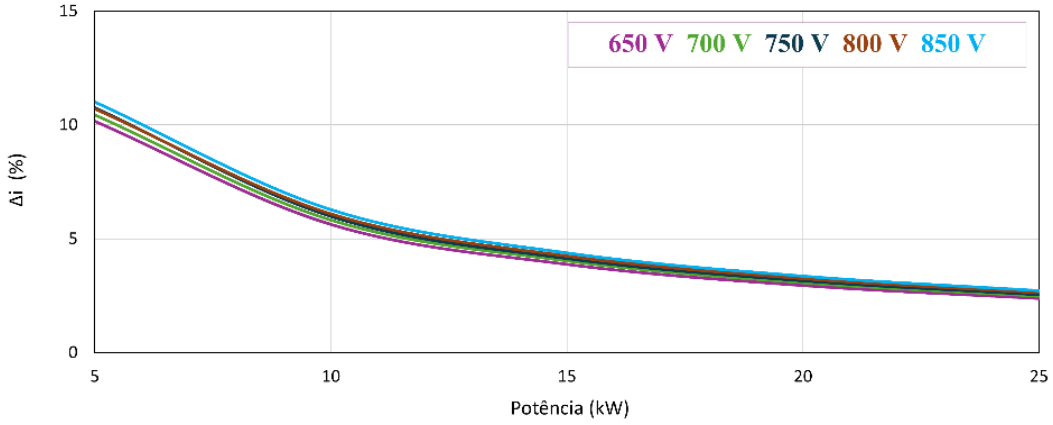


Figura 3-42: Influência da tensão do barramento de corrente contínua e da potência da carga CC no *ripple* das correntes do lado CA.

Por fim, procedeu-se à análise das perdas e da eficiência do conversor. Neste estudo, foram consideradas as perdas nos semicondutores de potência, neste caso, dispositivos do tipo SiC MOSFET, com a referência *IMZ120R060M1H* do fabricante *Infineon Technologies*, bem como as perdas nas bobinas de acoplamento à rede elétrica.

O primeiro ensaio consistiu em variar a potência da carga conectada ao lado CC e avaliar a eficiência do conversor em função dessa potência. Do resultado deste ensaio, observa-se uma redução gradual da eficiência à medida que a potência aumenta, como se verifica na Figura 3-43. Note-se que além das

perdas nos semicondutores são também consideradas as perdas nos filtros de acoplamento à rede elétrica.

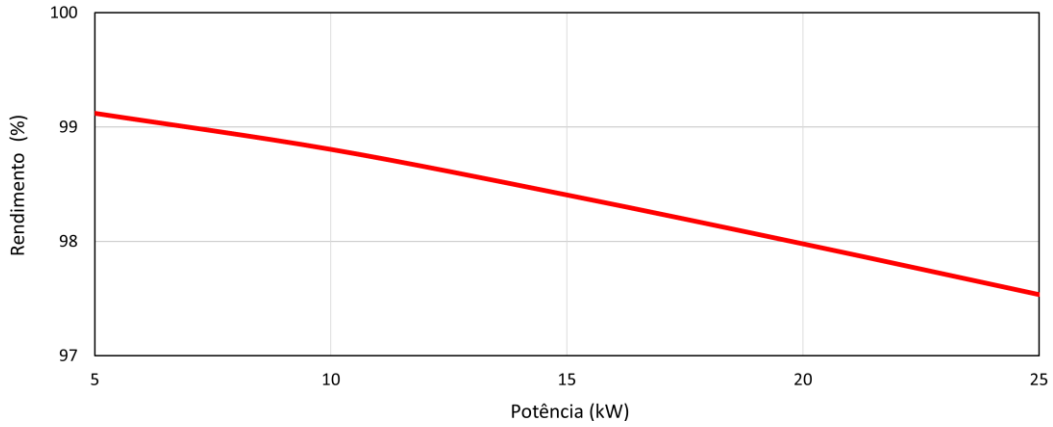


Figura 3-43: Influência da potência da carga CC no rendimento do conversor.

Adicionalmente, realizou-se um teste de variação da frequência de comutação, avaliando também a eficiência do conversor em função desta. Saliente-se que o valor da indutância das bobinas de acoplamento à rede pode variar com a frequência, devido ao chamado efeito pelicular, em inglês, *skin effect* e a fenómenos que afetam os núcleos das bobinas, tais como alterações na permeabilidade magnética do material e variações nas perdas do núcleo, no entanto, assumiu-se que o valor permanece constante. Os resultados desta análise, em forma de gráfico, podem ser visualizados na Figura 3-44.

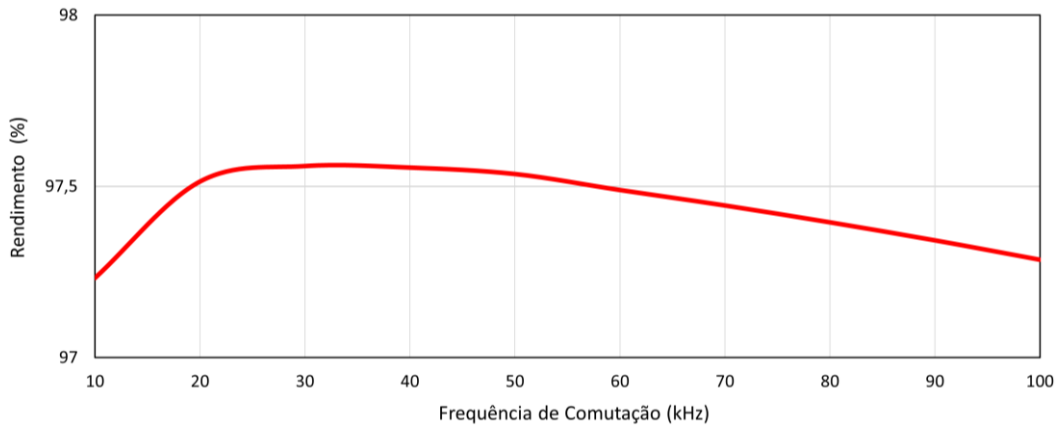


Figura 3-44: Influência da frequência de comutação no rendimento do conversor.

3.11 Conclusão

Este capítulo iniciou-se com uma descrição detalhada do princípio de funcionamento do conversor trifásico CA-CC *full-bridge*, na qual foram apresentadas formas de onda características tais como as tensões fase-neutro e fase-fase geradas pelo conversor, bem como as formas de onda observadas nos

terminais dos semicondutores de potência. Foram ainda discutidos alguns critérios relevantes para a seleção dos semicondutores a utilizar.

De seguida, foram introduzidos os sistemas de controlo implementados, compostos por dois blocos principais, um responsável pela regulação da tensão do barramento CC, com recurso a um controlador PI, e outro dedicado ao controlo das correntes provenientes da rede elétrica, baseado numa estratégia de controlo preditiva. Foi igualmente descrita a técnica de modulação SPWM, adotada pelo seu equilíbrio entre simplicidade de implementação e bom desempenho, bem como o sistema de sincronização com a rede elétrica, PLL, indispensável para a obtenção de referências consistentes com a tensão da rede e para a mitigação de harmónicos nas referências das correntes consumidas.

Foram também apresentados diversos resultados de simulação obtidos a partir de simulações efetuadas no *software PSIM*. As simulações foram conduzidas em dois cenários distintos, um modelo ideal e um modelo real. No primeiro, os semicondutores e os filtros de acoplamento com a rede elétrica foram considerados ideais e a rede elétrica representada como uma fonte puramente sinusoidal. Este modelo permitiu validar o funcionamento teórico do conversor como inversor e como retificador ativo, evidenciando a correta regulação da tensão do barramento CC, o correto seguimento das referências por parte das correntes do lado CA e a capacidade de resposta a variações repentinas de potência da carga CC.

O modelo de simulação real incluiu, para além da rede elétrica com conteúdo harmónico, modelos reais dos semicondutores, tendo sido utilizados dois MOSFETs SiC em paralelo para suportar a corrente prevista. Além disso, incluíram-se os estágios de filtragem aplicados à saída dos sinais dos sensores, de modo a refletir os requisitos do protótipo físico. Foram ainda incorporadas as resistências internas das bobinas de acoplamento à rede elétrica.

Verificou-se que os resultados em regime ideal e real são semelhantes, no entanto, tendo em conta que os componentes no segundo caso não são ideais, verificaram-se algumas diferenças, tendo sido mais favoráveis no regime ideal, como esperado.

Com o modelo real em operação como retificador ativo, foi ainda realizada uma análise de sensibilidade a determinados parâmetros do sistema. Foram estudadas as influências da indutância dos filtros de acoplamento, da potência da carga e da tensão do barramento CC no THD das correntes consumidas, o impacto da tensão do barramento CC e da potência da carga no *ripple* das correntes e, finalmente, o efeito da potência da carga e da frequência de comutação no rendimento do conversor.

Em síntese, as simulações realizadas demonstraram que o conversor opera de acordo com os princípios previstos, validando a sua utilização tanto como inversor como retificador ativo. A análise do modelo real revelou ainda aspetos críticos a considerar na implementação prática, nomeadamente a importância do correto dimensionamento dos filtros aplicados aos sinais provenientes dos sensores, cujo inadequado dimensionamento se verificou ser uma fonte de limitações no acompanhamento das referências de corrente. Assim, este capítulo não só confirmou a viabilidade do sistema em condições ideais, como também forneceu uma previsão do seu comportamento em regime real, estabelecendo, *a priori*, uma base para a validação experimental.

Capítulo 4

Desenvolvimento e Implementação do Protótipo de um Conversor Trifásico CA-CC *Full-Bridge*

4.1 Introdução

Após a validação do funcionamento do conversor em ambiente de simulação, procedeu-se à implementação prática do protótipo. Assim, o presente capítulo dedica-se à descrição de todo o processo de desenvolvimento e implementação do mesmo.

O protótipo desenvolvido é composto por três partes principais, sendo elas o sistema de controlo, o sistema de potência e a interface gráfica com o utilizador. Para descrever a sua conceção, este capítulo encontra-se organizado em cinco subcapítulos. O primeiro subcapítulo apresenta os requisitos definidos para o protótipo e a abordagem adotada na sua implementação. O segundo foca-se no sistema de controlo, enquanto o terceiro se centra no sistema de potência. O quarto subcapítulo aborda a interface gráfica com o utilizador e, por fim, o quinto descreve a integração das três partes principais do protótipo.

O primeiro subcapítulo é dedicado à apresentação, de forma sucinta, dos requisitos definidos para o desenvolvimento do protótipo, permitindo fundamentar e contextualizar as escolhas de implementação realizadas. Para além disso, descreve-se a forma como esses requisitos foram abordados na conceção do sistema, sendo incluído um diagrama de blocos que ilustra os principais constituintes do protótipo e as interligações entre eles. Este diagrama é utilizado como ponto de partida para a explicação detalhada de cada bloco nas secções subsequentes.

No segundo subcapítulo são apresentados, de forma sistemática, os principais componentes que integram o sistema de controlo. Entre estes destacam-se a estratégia de alimentação do próprio sistema de controlo, a plataforma de desenvolvimento utilizada, os sensores de corrente e de tensão selecionados, os circuitos de condicionamento de sinal e proteção concebidos, bem como os circuitos de *driver* dos semicondutores de potência selecionados. Este subcapítulo culmina na apresentação das PCBs do sistema de controlo, desenvolvidas de raiz e especificamente para esta aplicação.

No terceiro subcapítulo é apresentado o sistema de potência, descrevendo-se os semicondutores de potência utilizados, os respetivos elementos de proteção, os condensadores de barramento de corrente contínua, os dissipadores aplicados aos semicondutores totalmente controlados e os filtros de

acoplamento à rede elétrica. Esta secção termina com a apresentação da PCB de potência, igualmente projetada de raiz. Relativamente ao quarto subcapítulo, é descrita a metodologia utilizada no desenvolvimento da interface gráfica com o utilizador, bem como se apresentam os elementos necessários ao seu funcionamento.

Por fim, o quinto subcapítulo aborda a integração das diferentes partes do protótipo, ou seja, do sistema de controlo, do sistema de potência e da interface gráfica desenvolvida. Saliente-se que todas as PCBs mencionadas foram integralmente projetadas e desenvolvidas no âmbito deste trabalho. Da mesma forma, toda a interface gráfica com o utilizador foi desenvolvida de raiz.

4.2 Requisitos do Sistema e Abordagem ao seu Desenvolvimento

Antes de se detalhar cada componente do protótipo individualmente, apresenta-se neste subcapítulo uma visão geral do sistema, incluindo os requisitos fundamentais e a abordagem seguida para a sua implementação. Este enquadramento inicial permite compreender os objetivos e a lógica que orientaram o desenvolvimento do protótipo.

4.2.1 Requisitos do Sistema

O principal objetivo desta dissertação consistia na realização de um conversor CA-CC trifásico baseado na topologia *full-bridge*. Adicionalmente, e com vista a aumentar a versatilidade do protótipo, foi proposto o desafio de projetar um sistema capaz de operar também segundo a topologia *t-type*. Esta configuração dual permite, numa fase posterior, comparar ambas as topologias em termos de desempenho, eficiência e relação custo-benefício. A Figura 4-1 apresenta as duas topologias, destacando-se como principal diferença a presença de células bidirecionais e bipolares na topologia *t-type*, ausentes *na full-bridge*. Dado o elevado grau de semelhança entre as duas topologias, é possível, através de alterações no controlo digital do conversor, fazer com que o protótipo opere alternativamente como *full-bridge* ou como *t-type*, dependendo dos semicondutores totalmente controlados que se ativar.

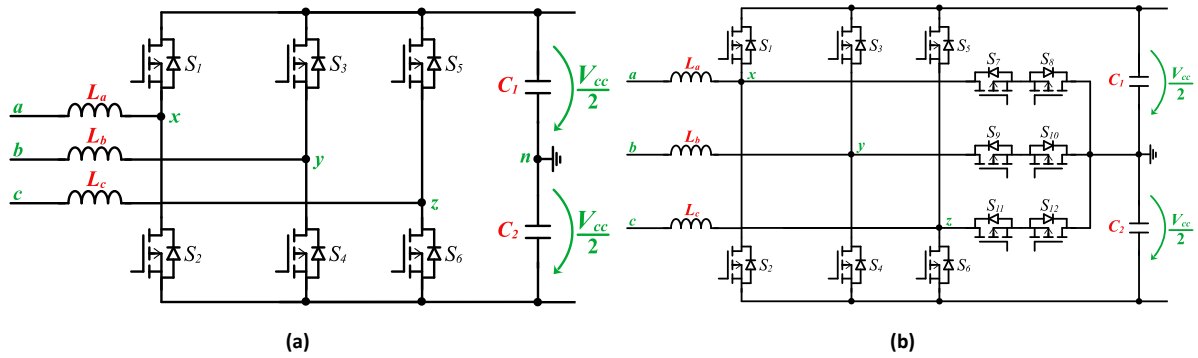


Figura 4-1: Conversor CA-CC trifásico: (a) *full-Bridge*; (b) *t-type*.

Além do requisito funcional principal, ou seja, a operação como retificador ativo, foram definidos os parâmetros de operação que o protótipo deve cumprir, sendo estes determinantes para a fase de *design*. Os valores principais encontram-se resumidos na Tabela 4-1.

Tabela 4-1: Parâmetros de operação que o protótipo deve cumprir.

PARÂMETROS	VALOR	UNIDADES
Tensão Composta da Rede Elétrica	400	V
Frequência da Rede Elétrica	50	Hz
Frequência de Comutação	50	kHz
Frequência de Amostragem	50	kHz
Potência Nominal	25	kW
Corrente Nominal	36	A
Tensão do Barramento CC	650 – 800	V

4.2.2 Abordagem ao Desenvolvimento do Protótipo

Para a concretização do desafio proposto, foram desenvolvidas quatro PCBs, três pertencentes ao sistema de controlo e uma ao sistema de potência. Os componentes que integram cada placa, bem como as estratégias adotadas no seu *design*, são apresentados ao longo deste capítulo. Além disso, conforme referido, foi desenvolvida uma interface gráfica com o utilizador, que permite interagir com o protótipo, tomar algumas ações no controlo do mesmo e visualizar alguns dos seus parâmetros em tempo real. Antes de se avançar para a descrição de cada parte do protótipo, é apresentado na Figura 4-2 um diagrama de blocos dos principais constituintes do sistema, proporcionando uma visão geral que facilita a compreensão dos elementos abordados nos subcapítulos subsequentes, bem como a interação entre eles.

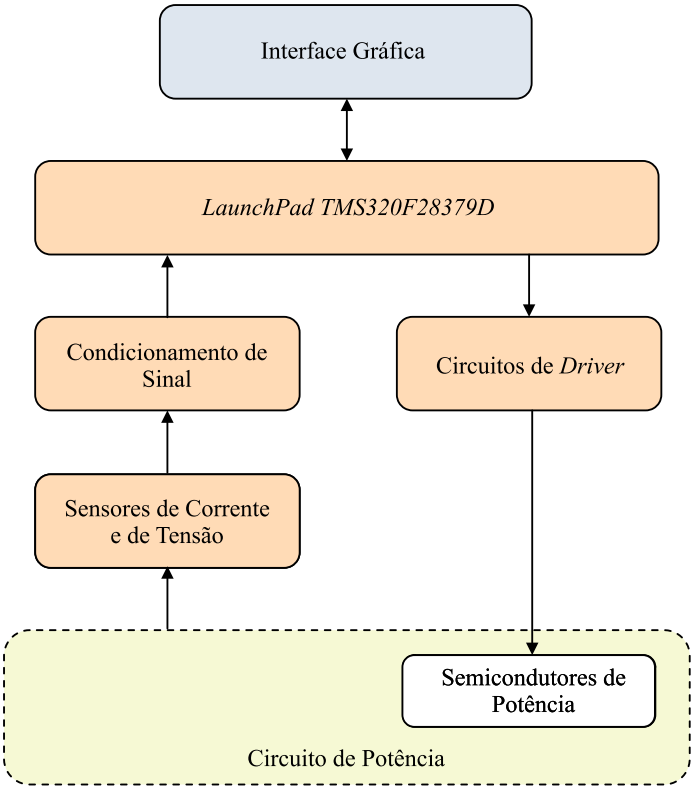


Figura 4-2: Diagrama de blocos dos principais constituintes do sistema.

4.3 Sistema de Controlo

Um conversor de eletrónica de potência é constituído por dois blocos essenciais, o sistema de potência e o sistema de controlo. O sistema de potência é responsável pela transferência de energia entre a fonte e a carga, enquanto o sistema de controlo define as ações necessárias para que o conversor opere conforme especificado, funcionando como interface entre as variáveis elétricas medidas e os sinais de comando aplicados aos semicondutores totalmente controlados existentes no sistema de potência.

O processo inicia-se com a medição de tensões e correntes do conversor através de sensores dedicados. Estes sinais, maioritariamente analógicos, são condicionados e convertidos em digital por conversores analógico–digitais, em inglês, *Analog-to-Digital Converters* (ADC), ficando disponíveis para processamento. A plataforma de desenvolvimento, neste caso um DSP, executa os algoritmos de controlo e calcula os sinais de comando necessários para assegurar o comportamento desejado do sistema.

Os sinais de saída do DSP, tipicamente do tipo PWM, são encaminhados para os *gate drivers*, responsáveis por adaptar o nível de tensão e a potência dos sinais de comando, permitindo o acionamento correto dos semicondutores totalmente controlados do andar de potência. Desta forma,

estabelece-se um ciclo fechado entre a medição das grandezas elétricas e a atuação sobre os dispositivos de comutação.

Neste subcapítulo é apresentada a estratégia de alimentação do próprio sistema de controlo, a plataforma de desenvolvimento utilizada, os sensores de corrente e de tensão adotados, os circuitos de condicionamento de sinal e proteção implementados, bem como os circuitos de *driver* dos semicondutores de potência utilizados. São também discutidos os cálculos de dimensionamento dos principais componentes, bem como as razões que justificam a sua escolha. Por fim, são apresentadas as PCBs desenvolvidas para o sistema de controlo. Importa referir que, embora os sensores de corrente e de tensão estejam fisicamente integrados na PCB do andar de potência, consideram-se parte integrante do sistema de controlo e, portanto, são apresentados neste subcapítulo.

4.3.1 Alimentação do Sistema de Controlo

A maior parte dos componentes eletrónicos ativos necessita de alimentação para desempenhar a sua função. Uma vez que o sistema de controlo integra diversos destes componentes, torna-se necessário alimentá-los de forma adequada, o que corresponde a dizer que estes devem ser alimentados seguindo as recomendações do fabricante. No entanto, nem todos os elementos do sistema de controlo operam com a mesma alimentação, pelo que são necessários estágios de conversão de energia capazes de fornecer diferentes níveis de tensão.

Embora tenha sido feito um esforço para selecionar, sempre que possível, componentes com o mesmo nível de tensão, sendo esta uma prática que tende a reduzir o número de estágios de conversão e, consequentemente, a aumentar o rendimento global do sistema de alimentação, uma vez que que todos os estágios apresentam rendimento inferior a 100%, verificou-se a necessidade de dispor de três tensões distintas, sendo elas 3,3 V, 5 V e 15 V. Ao longo da descrição de cada componente do sistema de controlo, é especificado o nível de tensão de alimentação correspondente a cada um.

A obtenção dos 15 V é realizada a partir de uma fonte de alimentação comutada desenvolvida pela *TRACO Power*, com a referência *TXL 035-1515D*. Esta fonte aceita tensões de entrada compreendidas entre 85 V CA e 264 V CA, tendo sido neste projeto alimentada pela rede elétrica, e disponibiliza, na saída, dois canais de corrente contínua, sendo que um entrega +15 V e o outro –15 V. No presente caso, foi utilizado apenas o canal positivo. A corrente máxima disponibilizada neste canal é de 2,4 A, correspondendo a uma potência máxima de 36 W, suficiente para a aplicação em questão. Convém

ainda salientar que, segundo o fabricante, o rendimento da conversão efetuada por esta fonte comutada é de 84% [64]. O seu modelo físico pode ser visualizado na Figura 4-3.



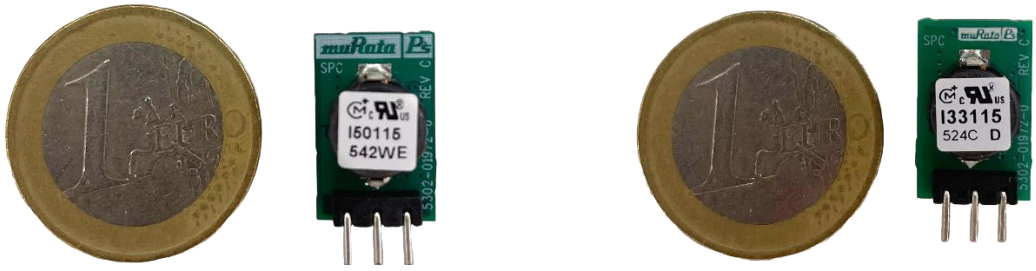
Figura 4-3: Modelo físico da fonte de alimentação comutada *TXL 035-1515D*.

Convém referir que esta fonte é externa às PCBs de controlo, sendo ligada a uma das placas através de um conector de interface. Antes de ser distribuída pelo circuito, a corrente proveniente da fonte comutada percorre um díodo Schottky com a referência *VS-6TQ045S-M3* da *Vishay Intertechnology, Inc.*, o qual apresenta uma corrente direta máxima, I_F, de 6 A e uma queda de tensão em condução de 0,6 V à temperatura de 25 °C [65]. A utilização deste díodo visa proteger o sistema de controlo contra a inversão acidental da alimentação, ou seja, caso a tensão positiva seja aplicada no terminal de *ground* do circuito e o terminal de *ground* na positiva. Nessa situação, o díodo impede a circulação de corrente para a PCB, protegendo todos os componentes conectados à fonte externa de 15 V. Esta medida foi implementada dado que se trata de um protótipo em fase de testes, no qual é possível, sem intenção, que a alimentação seja ligada de forma incorreta. Contudo, numa solução comercial, este díodo poderia ser removido, aumentando o rendimento da PCB, reduzindo o custo de produção, uma vez que não é necessário adquirir o díodo, e libertando espaço físico no circuito.

Neste ponto, tendo já descrita a obtenção dos 15 V, resta apresentar como foram gerados os outros níveis de alimentação, nomeadamente 3,3 V e 5 V. Estes valores foram obtidos a partir dos 15 V fornecidos pela fonte comutada.

Para a conversão de 15 V para 5 V foi utilizado um regulador CC-CC comutado da *Murata Power Solutions*, com a referência *OKI-78SR-5/1.5-W36-C*, visível na Figura 4-4 (a). Este regulador aceita uma tensão de entrada compreendida entre 7 V e 36 V e fornece na saída 5 V, com uma corrente máxima de 1,5 A, correspondendo a uma potência de 7,5 W. O regulador apresenta um rendimento típico de 90,5% [66]. Este regulador apresenta também proteção contra curto-circuito, limitando a corrente em caso de falha e evitando danos ao dispositivo. Esta característica constitui uma vantagem em protótipos, nos quais nem todos os circuitos foram completamente testados ou validados.

Para a conversão de 15 V para 3,3 V foi utilizado um regulador CC-CC comutado, modelo *OKI-78SR-3.3/1.5-W36-C*, visível na Figura 4-4 (b), também fabricado pela *Murata Power Solutions*. Este aceita uma tensão de entrada compreendida entre 7 V e 36 V e fornece na saída 3,3 V, com corrente máxima de 1,5 A, correspondendo a uma potência de 4,95 W. O regulador apresenta um rendimento típico de 85,5% [67]. No que se refere à proteção contra curto-circuito, o regulador utilizado para a conversão de 15 V para 3,3 V apresenta um comportamento idêntico ao do regulador utilizado na conversão para 5 V, limitando a corrente em caso de falha e prevenindo danos ao dispositivo.



(a) **(b)**

Figura 4-4: Modelo físico do regulador CC-CC comutado:
(a) *OKI-78SR-5/1.5-W36-C*; (b) *OKI-78SR-3.3/1.5-W36-C*.

De referir que a utilização de reguladores CC-CC comutados em vez de reguladores lineares justifica-se pelo princípio de operação destes últimos. Um regulador linear mantém a tensão de saída constante dissipando a diferença entre a tensão de entrada e a de saída sob a forma de calor. Consequentemente, quanto maior for a diferença de tensão entre a sua entrada e a sua saída, maior será a potência dissipada, resultando em perdas de energia e na necessidade de dissipadores térmicos adequados. Assim, apesar da simplicidade do circuito e do reduzido *ripple* na tensão de saída, os reguladores lineares apresentam um rendimento tipicamente limitado a 40–60%, o que os torna pouco indicados para aplicações que exigem correntes elevadas ou diferenças significativas entre a tensão de entrada e a de saída.

Neste contexto, considerando que a tensão de entrada é de 15 V e os níveis de saída pretendidos são 3,3 V e 5 V, a diferença de tensão é substancial, justificando a opção pelos reguladores comutados, os quais apresentam rendimentos na ordem de 85% a 95%. Em contrapartida, o *ripple* da tensão de saída destes conversores é maior do que no caso dos reguladores lineares. Para mitigar esta desvantagem, foram implementadas diversas técnicas de filtragem, nomeadamente condensadores eletrolíticos em paralelo com condensadores de filme à saída dos reguladores comutados e filtros do tipo LC na entrada de todos os circuitos integrados presentes no sistema de controlo.

Importa ainda salientar que, como é detalhado posteriormente neste documento e como já referido, os sensores de corrente e de tensão encontram-se na PCB de potência. Contudo, a alimentação do secundário destes sensores, ou seja, a alimentação do lado de baixa potência, é fornecida pelas PCBs de controlo, recorrendo para tal a conexões do tipo *header* e *socket* entre as PCBs de controlo e a PCB de potência.

4.3.2 Plataforma de Desenvolvimento

A utilização de uma plataforma de desenvolvimento dedicada revela-se essencial em sistemas de eletrónica de potência, uma vez que o funcionamento do andar de potência depende da execução, em tempo real, de algoritmos de controlo, da aquisição contínua de variáveis elétricas e da geração de sinais de comando para os dispositivos de comutação. No presente caso, a utilização deste dispositivo justifica-se pela necessidade de executar, em tempo real, os algoritmos de sincronização com a rede elétrica, designadamente a PLL, bem como os algoritmos associados às estratégias de controlo da tensão do barramento de corrente contínua e das correntes no lado de corrente alternada do conversor.

Para a implementação deste projeto, e considerando os recursos disponíveis no laboratório GEPE, recorreu-se à plataforma de desenvolvimento *LaunchPad TMS320F28379D*, da *Texas Instruments*. Esta integra o DSP *TMS320F28379D*, o qual apresenta uma arquitetura *dual-core*, composta por dois processadores de 32 bits, capazes de operar de forma independente ou cooperativa, o que possibilita a distribuição de tarefas aumentando o desempenho na execução de algoritmos em tempo real. A Figura 4-5 representa o *LaunchPad TMS320F28379D* utilizado.

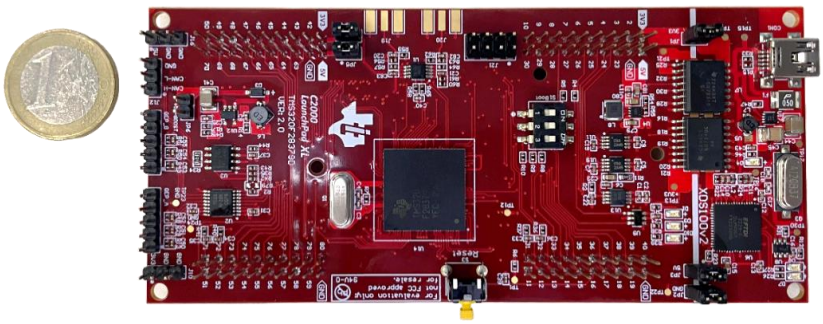


Figura 4-5: Plataforma de desenvolvimento *LaunchPad* com o DSP *TMS320F28379D.*

Para além da sua capacidade de processamento, o dispositivo integra um conjunto abrangente de módulos internos que facilitam a implementação de estratégias de controlo em sistemas de eletrónica de potência. O dispositivo integra quatro módulos ADC do tipo *Successive Approximation Register* (SAR), dos quais dois são de 16 bits configuráveis também para 12 bits, e dois são de apenas 12 bits.

Adicionalmente, o processador disponibiliza três conversores digital-analógico, em inglês *Digital-to-Analog Converter* (DAC), de 12 bits com *buffer*, que permitem a geração de sinais auxiliares de monitorização, nomeadamente para a observação de variáveis internas como, neste caso em concreto, as saídas do algoritmo de sincronização com a rede elétrica (PLL) ou referências de tensão e corrente geradas pela estratégia de controlo aplicada.

No que respeita à geração de sinais de comando, o dispositivo integra 24 canais PWM com funcionalidades que se revelam especialmente adequados para aplicações de eletrónica de potência. Nestas aplicações de eletrónica de potência, uma das tarefas essenciais é a comutação dos semicondutores, assim, os módulos de PWM do *TMS320F28379D* oferecem recursos como a inserção de *dead time*, a geração de pares complementares de sinais, bastando programar apenas um canal principal para que o canal complementar associado seja produzido automaticamente, e ainda a possibilidade de implementar técnicas de *phase-shift*. Acresce ainda a disponibilização de diversas interfaces de comunicação digitais, designadamente SPI, I2C, UART/SCI, CAN e McBSP, que viabilizam a comunicação com dispositivos externos, a expansão do sistema e a comunicação com interfaces gráficas com o utilizador. Entre os recursos complementares encontram-se a *Floating Point Unit* (FPU), destinada a operações em ponto flutuante, a *Trigonometric Math Unit* (TMU), que acelera cálculos trigonométricos, o *Configurable Logic Block* (CLB), que permite implementar lógica configurável em tempo real, bem como DMA que asseguram a transferência de dados sem sobrecarga dos núcleos principais. As características de *hardware* incluem dois núcleos a 200 MHz, acompanhados por 1 MB de memória flash e 204 kB de RAM [68].

De entre os diversos periféricos disponíveis no *TMS320F28379D*, apresentam-se de seguida aqueles que foram efetivamente utilizados no âmbito deste projeto. No que respeita à aquisição de sinais, foram utilizados nove canais ADC, distribuídos entre três para a medição das correntes do lado CA, três para as tensões do lado CA e três para as tensões dos diferentes pontos do barramento de corrente contínua. Esta última redundância, associada ao uso de três sensores para a medição das tensões do barramento de corrente contínua será detalhada em secções posteriores, no entanto, está relacionada à monitorização da tensão aplicada aos condensadores do barramento CC, garantindo que a tensão máxima suportada pelos mesmos não seja excedida.

Relativamente à geração de sinais de comando, tendo em conta que o *design* foi também efetuado para a topologia *t-type*, recorreu-se a um total de doze canais PWM. Mais especificamente, recorreu-se a seis canais PWM para os braços do conversor, ou seja, dois por cada braço. Em cada par, um canal foi

atribuído ao semicondutor superior e o outro ao inferior, configurado como o complementar do primeiro. Relativamente aos outros seis canais PWM, estes distribuem-se pelas três células bidirecionais e bipolares do conversor, sendo necessários dois canais PWM para o controlo de cada célula. No caso dos DACs, foram utilizados dois dos três disponíveis, desempenhando sobretudo uma função de suporte à validação experimental. Durante os ensaios, estes conversores não estiveram associados a sinais fixos, mas sim a variáveis internas do sistema, tais como as saídas do algoritmo de sincronização com a rede (PLL) ou as referências de tensão e de corrente. Desta forma, foi possível gerar sinais auxiliares para monitorização em tempo real, facilitando o processo de teste e validação do sistema de controlo.

Apesar do dispositivo integrar dois núcleos de 32 bits, optou-se por utilizar apenas um. Após a análise dos tempos de execução, verificou-se que a utilização de um único núcleo era suficiente para satisfazer os requisitos temporais do controlo do conversor. Contudo, para melhorar o desempenho, foi necessário transferir parte das rotinas mais críticas da memória *flash* para a memória RAM, reduzindo a latência de execução. Adicionalmente, o processador foi configurado para operar à sua frequência máxima, que corresponde a 200 MHz, assegurando maior margem de desempenho e evitando a necessidade de recorrer ao segundo núcleo.

A interface SCI foi igualmente utilizada, inicialmente para estabelecer a comunicação com o computador durante a fase de testes do protótipo e, posteriormente, para efetuar a comunicação com a interface gráfica desenvolvida. Por fim, além dos *General Purpose Input/Output* (GPIO) dedicados aos periféricos já referidos, foi configurado um GPIO adicional responsável pela emissão de um sinal de *enable/ disable* para os *gate drivers* dos semicondutores. A este pino foi dado o nome de *Disable All*, terminologia esta que será mantida ao longo do restante documento. Esta funcionalidade garante que, em caso de deteção de falha, todas as comutações do lado de potência possam ser desativadas simultaneamente.

Relativamente à alimentação do *LaunchPad TMS320F28379D*, optou-se por fornecer tensões de 3,3 V e 5 V diretamente a partir das PCBs de controlo. Esta abordagem permite isolar completamente o DSP, garantindo a sua operação independente de fontes externas. Na Figura 4-6 é apresentado o mapa de sinais e alimentação atribuídos aos pinos do *LaunchPad TMS320F28379D*, onde o número de semicondutores mencionados correspondem aos semicondutores numerados na Figura 4-1 (b). Ao longo deste subcapítulo serão fornecidos mais detalhes acerca de cada sinal.

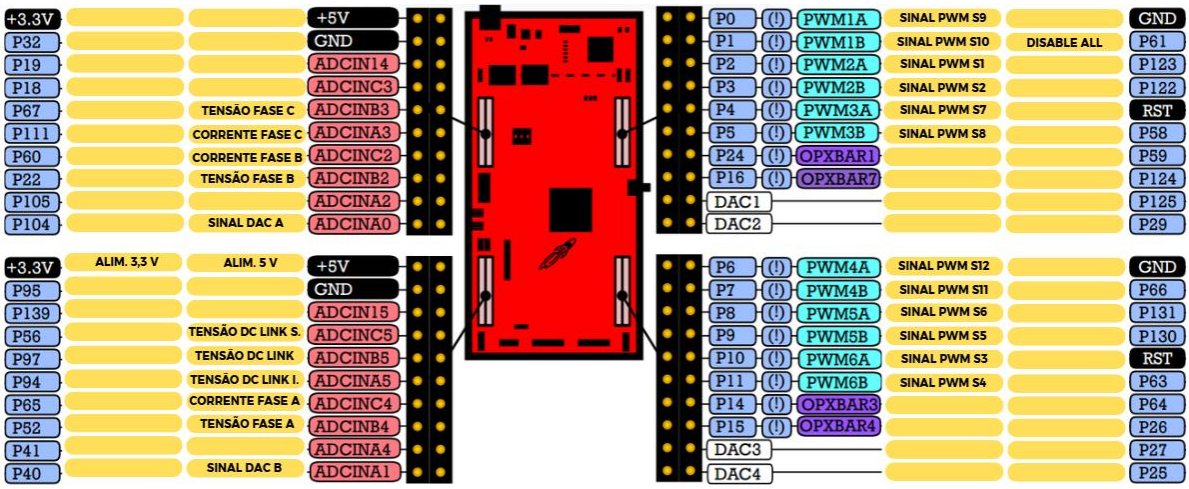


Figura 4-6: Mapa de sinais e de alimentação atribuídos aos pinos da plataforma de desenvolvimento *LaunchPad* DSP *TMS320F28379D*, baseado em [69].

Importa salientar que a atribuição dos pinos não foi realizada de forma aleatória. A seleção foi feita de modo a facilitar o *design* das PCBs de controlo, procurando minimizar o cruzamento de ligações e, consequentemente, simplificar o *routing*. Esta otimização foi, naturalmente, condicionada pelas restrições impostas pela disposição fixa dos pinos disponíveis no *LaunchPad* do DSP.

Para o desenvolvimento do código de controlo e para a programação do DSP *TMS320F28379D* utilizou-se o *Code Composer Studio* (CCS), ambiente de desenvolvimento integrado da *Texas Instruments*. Este permite compilar e depurar o código, bem como realizar a gravação do *firmware* no dispositivo. No presente caso, recorreu-se a linguagem C.

4.3.3 Sensores de Corrente

De forma a aplicar estratégias de controlo de corrente ao conversor, torna-se necessário adquirir os valores instantâneos das correntes de cada uma das fases da rede elétrica. Deste modo, recorreu-se ao sensor de corrente *MCA1101-50-5* fabricado pela *ACEINNA*. Este sensor apresenta encapsulamento do tipo *SOIC-16*, sendo este um dos principais desafios da utilização do mesmo e uma das principais razões para a sua utilização, uma vez que grande parte dos projetos desenvolvidos no laboratório em que esta dissertação se encontra a ser realizada recorre, habitualmente, a sensores de dimensões bastante superiores, o que compromete a compacidade da solução implementada para o conversor. Na Figura 4-7 (a) apresenta-se o esquema do sensor, enquanto na Figura 4-7 (b) é possível observar o seu modelo físico.

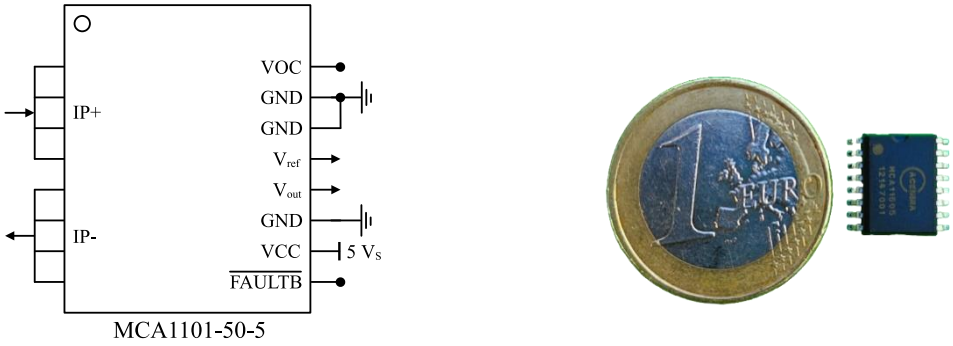


Figura 4-7: (a) Esquema do sensor *MCA1101-50-5* ; (b) Modelo físico do sensor *MCA1101-50-5*.

O *MCA1101-50-5* apresenta isolamento entre o primário e o secundário e baseia-se na tecnologia *Anisotropic Magneto Resistive* (AMR). Assim, o seu funcionamento assenta na medição do campo magnético gerado pela corrente que circula no lado de potência do sensor, isto é, a corrente que atravessa os pinos IP+/IP-, visíveis na Figura 4-7 (a). A partir deste campo magnético, o sensor produz uma saída analógica em tensão, disponibilizada em V_{out}, proporcional à corrente medida. A disponibilização desta saída em tensão constitui uma vantagem relevante, uma vez que se pretende recorrer a ADCs, dispensando o uso de resistências de medida. Deste modo, os componentes adicionais ao sensor resumem-se essencialmente a condensadores de desacoplamento e a circuitos de condicionamento de sinal, necessários para adequar a tensão de saída do sensor ao intervalo de medição suportado pelos ADCs do DSP utilizado. Estes circuitos de condicionamento de sinal são detalhados na secção 4.3.5.

Este sensor é capaz de medir tanto correntes em regime CA como CC, sendo que, neste projeto, foi aplicado à medição de correntes CA. Neste contexto, para possibilitar a medição de tensões negativas e positivas, a tensão de saída V_{out}, é referida relativamente a um outro pino designado V_{ref}. Assim, quando a corrente que circula entre os pinos IP+/IP- é nula, o valor de V_{out} é igual a V_{ref}. Um aumento da corrente no sentido IP+ para IP- provoca um aumento de V_{out} relativamente a V_{ref}, ao passo que uma diminuição dessa mesma corrente provoca a redução de V_{out} relativamente a V_{ref}. Deste modo, valores de V_{out} superiores a V_{ref} correspondem a correntes positivas, enquanto valores de V_{out} inferiores a V_{ref}. representam correntes negativas.

Adicionalmente, a resistência do primário do sensor é de apenas 0,9 mΩ. Tendo em consideração que o conversor foi dimensionado para uma potência total de 25 kW, este valor reduzido de resistência é particularmente vantajoso, uma vez que minimiza as perdas por efeito de joule e, consequentemente, contribui para o aumento do rendimento global do sistema.

Outro aspeto relevante prende-se com a largura de banda do sensor, que atinge 1,5 MHz. Atendendo a que o conversor recorre a semicondutores MOSFETs SiC, os quais são geralmente comutados a frequências superiores às tipicamente utilizadas com tecnologia Si, a elevada largura de banda garante a capacidade de resposta adequada do sensor. Neste caso específico, em que se utilizou uma frequência de comutação de 50 kHz, a largura de banda do sensor revela-se mais do que suficiente.

Para além destas características, o sensor dispõe ainda da funcionalidade de deteção de sobreintensidade. Esta pode ser configurada pelo utilizador através de um circuito resistivo externo, permitindo definir o valor de corrente primária a partir do qual é emitido o alerta de sobreintensidade. Essa deteção pode ser ajustada para ocorrer entre 120% e 200% do valor nominal de limite da corrente do primário.

No caso concreto do sensor *MCA1101-50-5*, e de acordo com as especificações do fabricante disponíveis em [70], este permite ser alimentado com tensões entre 4,5 V e 5,5 V, tendo sido selecionada a alimentação a 5 V. O sensor suporta uma corrente máxima no primário de ±50 A, apresenta um ganho fixo de 35 mV/A e uma V_{ref} de 2,175 V. Assim, a relação entre a tensão de saída V_{out} e a corrente que percorre o primário, I_{IN}, é expressa pela equação (4.1).

$$V_{out} = V_{ref} + 0{,}035\, I_{IN} \tag{4.1}$$

Para que o sistema de controlo disponha de leituras fiéis da corrente medida pelo sensor, torna-se necessário converter os valores digitais fornecidos pelo ADC do DSP nos correspondentes valores de corrente. Para tal, aplicou-se uma corrente constante no primário com recurso a uma fonte em modo corrente constante, registando-se simultaneamente os valores lidos pelo ADC. Este procedimento foi repetido para diferentes níveis de corrente, permitindo traçar a curva apresentada na Figura 4-8, a partir da qual se efetuou uma regressão linear capaz de converter os valores digitais em valores de corrente, utilizadas posteriormente nos algoritmos de controlo.

A aproximação obtida revelou-se satisfatória, tendo-se obtido um R^2 de 0,9937, ou seja, um valor muito próximo da unidade, evidenciando a fiabilidade do modelo. Embora nesta análise se apresente apenas a caracterização do sensor relativo à fase A, o mesmo procedimento foi aplicado às restantes fases.

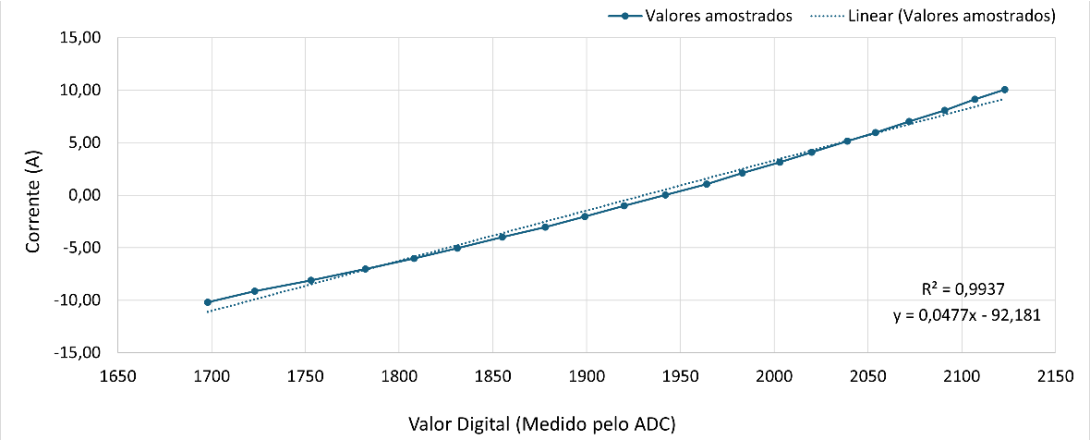


Figura 4-8: Regressão linear do sensor de corrente da fase A.

4.3.4 Sensores de Tensão

Além da medição das correntes do lado CA das diferentes fases, torna-se igualmente necessário efetuar a medição das tensões das diferentes fases da rede elétrica, bem como da tensão presente no barramento de corrente contínua, de forma a obter todas as variáveis necessárias à implementação das estratégias de controlo.

No caso do barramento CC, devido à existência de ponto médio na implementação prática do conversor CA–CC, foi necessária a utilização de dois conjuntos de condensadores em série. Assim, embora para a aplicação das estratégias de controlo apenas seja relevante a medição da tensão total do barramento CC, foram utilizados dois sensores adicionais para monitorizar a tensão de cada conjunto de condensadores individualmente. Desta forma, esta tensão pode ser monitorizada evitando-se que a tensão aplicada a cada condensador ultrapasse o valor máximo especificado pelo fabricante, prevenindo danos tanto no conversor como no ambiente envolvente.

Para estas medições, recorreu-se ao sensor de tensão *Si8920BC-IP*, baseado num amplificador analógico galvanicamente isolado. O esquema do mesmo pode ser visualizado na Figura 4-9 (a), enquanto o seu modelo físico pode ser visualizado na Figura 4-9 (b). Embora seja comummente aplicado na medição de tensão em resistências *shunt*, revelou-se igualmente eficaz neste contexto, apresentando apenas a limitação de possuir uma gama de tensão de entrada relativamente reduzida. O sensor apresenta encapsulamento do tipo *8-pin surface-mount DIP*, o que o torna mais compacto em comparação com os sensores habitualmente utilizados nos projetos desenvolvidos no laboratório onde esta dissertação decorre. A sua largura de banda é de 950 kHz, mais do que suficiente para as frequências de interesse

no presente projeto [71]. Apesar de se tratar, no fundo, de um amplificador, por questões de clareza e intuição, este componente será designado ao longo do documento como sensor de tensão.

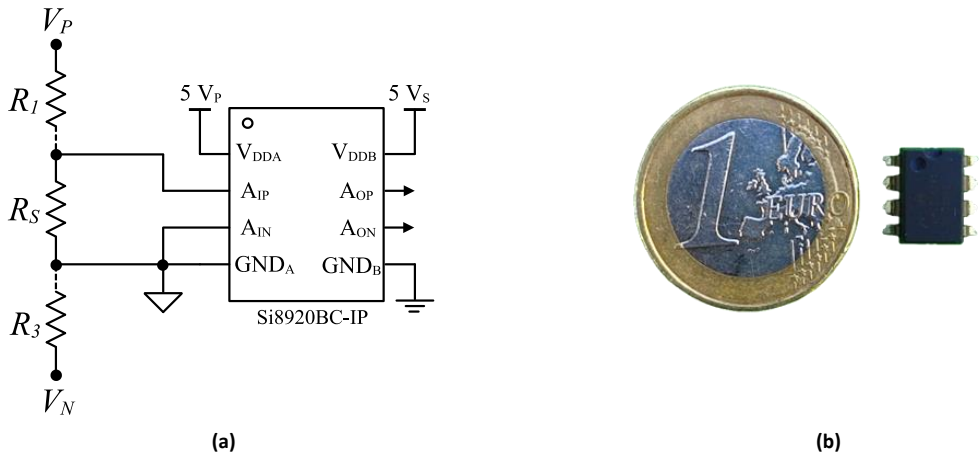


Figura 4-9: (a) Esquema de ligação do sensor *Si8920BC-IP*; (b) Modelo físico do sensor *Si8920BC-IP*.

No que toca ao princípio de funcionamento, este é relativamente simples, o sensor aceita uma tensão diferencial na entrada, com gama de ±200 mV, e fornece na saída uma tensão diferencial 8,1 vezes superior à de entrada. Assim, a relação entre a tensão de entrada, V_{in}, e a tensão de saída, V_{out}, é expressa pela equação (4.2).

$$V_{out} = 8{,}1\, V_{in} \tag{4.2}$$

No que respeita à alimentação, ao contrário do sensor de corrente, este sensor requer alimentação independente no primário e no secundário. Ambos os lados podem operar com tensões entre 3 V e 5,5 V, tendo sido escolhida a alimentação a 5 V para ambos. Este facto é vantajoso, pois permite que o lado secundário partilhe a mesma tensão de alimentação utilizada para os sensores de corrente, reduzindo assim o número de níveis de alimentação necessários na PCB de controlo, simplificando o *design* e diminuindo a necessidade de múltiplos *pours* de alimentação. Já no caso do lado primário, foi necessária a utilização de uma fonte de alimentação isolada por sensor, de modo a garantir o isolamento entre os lados de alta e baixa tensão. Para este efeito, recorreu-se a conversores CC-CC isolados *MEV1S1505SC* da *Murata Power Solutions*, sendo atribuída uma unidade a cada sensor. Estes conversores apresentam um isolamento de 3 kV CC entre a entrada e a saída, fornecem uma potência nominal de 1 W e operam com uma tensão de entrada de 15 V, garantindo na saída uma tensão de 5 V [72].

Devido à reduzida gama de tensão de entrada do sensor e aos elevados valores de tensão a medir, foi necessário recorrer a divisores resistivos em cada ponto de medição, conforme ilustrado na Figura 4-9 (a). Contudo, como a saída do sensor corresponde essencialmente a uma amplificação do sinal de

entrada, surge uma limitação no caso das medições em CA uma vez que a componente negativa da tensão de entrada origina, no secundário, um sinal também negativo. Isto obriga, na etapa de condicionamento de sinal, à inclusão de um circuito somador, responsável por adequar a saída do sensor aos níveis suportados pelo ADC. Nas medições de tensão do barramento CC, como apenas se medem valores positivos, esta etapa adicional não se torna necessária. Estes circuitos de condicionamento são apresentados na secção 4.3.5.

De forma análoga ao efetuado para os sensores de corrente, para que o sistema de controlo disponha de leituras fiéis da tensão medida pelo sensor, torna-se necessário converter os valores digitais fornecidos pelo ADC do DSP nos correspondentes valores de tensão. Para tal, aplicou-se uma tensão constante no primário com recurso a uma fonte em modo de tensão constante, registando-se simultaneamente os valores lidos pelo ADC. Este procedimento foi repetido para diferentes níveis de tensão, permitindo traçar a curva apresentada na Figura 4-10, a partir da qual se efetuou uma regressão linear capaz de converter os valores digitais em valores de tensão, utilizados posteriormente nos algoritmos de controlo. A regressão linear mostrou-se extremamente satisfatória uma vez que o índice R^2, cujo valor é 0,9999, encontra-se muito perto da unidade.

Embora apenas se apresente a caracterização do sensor relativo à fase A, o mesmo procedimento foi realizado para as restantes fases, assim como para os sensores que visam medir as tensões presentes nos diferentes pontos do barramento CC.

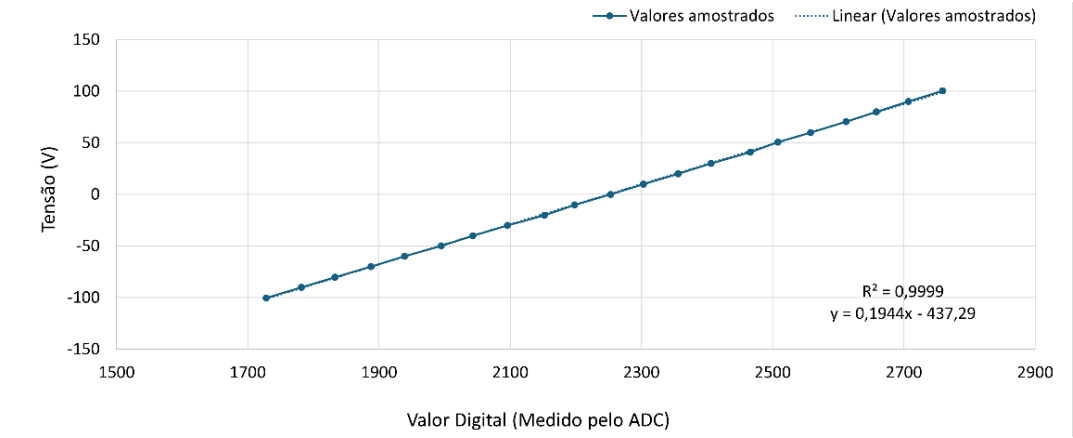


Figura 4-10: Regressão linear do sensor de tensão da fase A.

4.3.5 Circuitos de Condicionamento de Sinal e Proteção

De forma a garantir a compatibilidade entre os sinais provenientes dos sensores e os ADCs do DSP, tornou-se necessária a implementação de circuitos de condicionamento de sinal. Estes circuitos têm

como principal finalidade adequar os níveis de tensão às gamas de operação permitidas pelo DSP, assegurando simultaneamente a preservação da integridade do sinal. Importa ainda salientar que, como é comum em sistemas eletrónicos, os sinais encontram-se frequentemente sujeitos à presença de ruído, o qual pode comprometer a exatidão das medições e, consequentemente, a robustez dos algoritmos de controlo. Por este motivo, foram introduzidas etapas de filtragem que permitem atenuar componentes indesejadas e, assim, garantir a fidelidade das amostras adquiridas. Adicionalmente, embora o dimensionamento assegure que os valores de tensão se mantêm, em condições normais de funcionamento, dentro da gama admissível dos ADCs, não é possível excluir a ocorrência de situações anómalas, resultantes de fenómenos externos ou falhas internas, que possam originar sobretensões. Assim, para proteger o DSP, recorreu-se à implementação de circuitos de proteção dedicados à entrada dos canais dos ADCs do mesmo, capazes de suprimir eventuais sobretensões, evitando danos permanentes no dispositivo.

Circuitos de Condicionamento de Sinal e Proteção para os Sensores de Corrente

Relembrando, no caso particular dos sensores de corrente, o sinal de saída disponibilizado assume a designação V_{out} e varia em função da corrente que percorre o primário. Este sinal não oscila em torno de 0 V, mas sim em torno de uma referência fixa, V_{ref}, que possui um valor de 2,175 V, valor este obtido em V_{out} quando a corrente primária é nula. Inicialmente, previu-se a inclusão de um filtro RC diferencial passivo de primeira ordem, com a finalidade de eliminar o ruído de alta frequência, cujo circuito é apresentado na Figura 4-11.

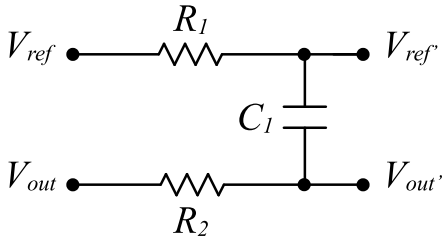


Figura 4-11: Instrumentação relativa aos sensores de corrente - filtro passivo RC diferencial passa-baixo.

Todavia, verificou-se experimentalmente que o sinal adquirido apresentava já uma qualidade satisfatória, pelo que os componentes previstos para este estágio não foram efetivamente soldados. Não obstante, o circuito foi integralmente dimensionado, estabelecendo-se a frequência de corte em 100 kHz. A relação entre a frequência de corte e os valores dos elementos passivos encontra-se expressa pela equação (4.3). Considerando a série de resistências E24, existente no laboratório e definida pela norma *IEC 60063*,

assim como os valores de condensadores disponíveis, atribuiu-se um valor de 100 pF à componente capacitiva, o que resulta num valor de 8,2 kΩ para cada uma das resistências do filtro analógico.

$$f_c = \frac{1}{2\pi(R_1+R_2)C_1} \tag{4.3}$$

Para eliminar o *offset* de 2,175 V, recorreu-se a um amplificador diferencial, cujo esquema é apresentado pela Figura 4-12, o qual calcula a diferença entre V_{out} e V_{ref}. Desta forma, em condições de corrente nula, a saída do amplificador seria idealmente 0 V. Contudo, esta abordagem apresenta uma limitação intrínseca, uma vez que o ADC do DSP apenas admite sinais no intervalo de 0 V a 3,3 V. Assim, correntes negativas traduzir-se-iam em tensões negativas, impossíveis de serem processadas pelo ADC. A solução adotada consistiu em recentrar o sinal em torno de uma referência artificial de 1,65 V, obtida a partir de um regulador de tensão. Com este procedimento, quando a corrente é nula, o valor à entrada do ADC corresponde a 1,65 V. Correntes positivas originam tensões superiores a este valor, enquanto correntes negativas produzem tensões inferiores, mas sempre dentro da gama admissível do ADC. Importa salientar que o valor de 1,65 V não foi escolhido de forma arbitrária, mas sim por corresponder exatamente a metade de 3,3 V, valor máximo admissível pelo ADC.

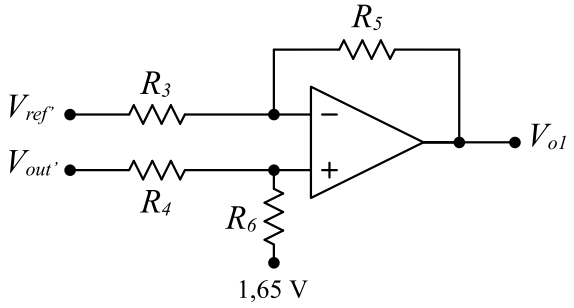


Figura 4-12: Instrumentação relativa aos sensores de corrente – amplificador diferencial.

A expressão matemática que estabelece a relação entre as tensões de entrada e a tensão de saída, considerando os componentes passivos do circuito e o deslocamento de 1,65 V na saída do amplificador diferencial, é apresentada na equação (4.4).

$$V_{o1} = \frac{(R_3+R_5)R_6}{(R_4+R_6)R_3}V_{out'} - \frac{R_5}{R_3}V_{ref'} + 1{,}65 \tag{4.4}$$

Para simplificar a expressão, é comum assumir a igualdade de valores entre R_3 e R_4, bem como entre R_5 e R_6, resultando assim na equação (4.5).

$$V_{o1} = \frac{R_5}{R_3}\left(V_{out'} - V_{ref'}\right) + 1{,}65 \tag{4.5}$$

Para além do desafio de recentrar o sinal, tornou-se igualmente necessário verificar se os níveis de tensão à saída do estágio do amplificador diferencial eram compatíveis com os níveis de entrada do ADC do DSP. Para uma potência total de 25 kW, obtém-se uma corrente eficaz de 36,08 A, o que corresponde a uma corrente de pico de 51,03 A. Assim, o sensor de corrente medirá valores compreendidos entre 51,03 A e -51,03 A. Considerando a equação da tensão de saída gerada pelo sensor, apresentada no subcapítulo 4.3.3, identificaram-se dois extremos que deveriam ser verificados de forma a não ultrapassar os limites do ADC, isto é, valores inferiores a 0 V ou superiores a 3,3 V. No caso em que a corrente atinge 51,03 A, a tensão de saída do sensor, V_{out}, é de 3,96 V, enquanto a tensão de referência V_{ref} se mantém em 2,175 V. Nesta condição, foi imperativo garantir que o valor de V_{o1} não excedia os 3,3 V. No caso oposto, quando a corrente atinge -51,03 A, obtém-se um V_{out} de 0,39 V, mantendo-se V_{ref} constante em 2,175 V. Neste último cenário era necessário assegurar que o valor não descesse abaixo de 0 V. Tendo tudo isto em conta, definiu-se uma tensão máxima de saída do estágio diferencial de 3,2 V, de modo a garantir uma margem de segurança. Para tal, dimensionou-se o amplificador diferencial para um ganho de 0,837, assim atribuiu-se um valor de 43 kΩ ohms a R_3 e R_4 e um valor de 36 kΩ a R_5 e R_6.

Posteriormente, procedeu-se à filtragem do sinal já recentrado, com o intuito de atenuar componentes de alta frequência sem comprometer as dinâmicas relevantes para o controlo. Para tal, implementou-se, em primeiro lugar, um filtro ativo do tipo *Sallen–Key* de segunda ordem, configurado como passa-baixo. O esquema do circuito implementado pode ser visualizado na Figura 4-13. Importa referir que, contrariamente à prática comum de definir a frequência de corte abaixo da frequência de comutação, verificou-se experimentalmente que essa escolha eliminava parte do *ripple* da corrente, informação esta indispensável para o correto controlo da corrente do lado CA. Optou-se, portanto, por sintonizar a frequência de corte precisamente para coincidir com a frequência de comutação, sendo ela 50 kHz, solução que se revelou a mais adequada.

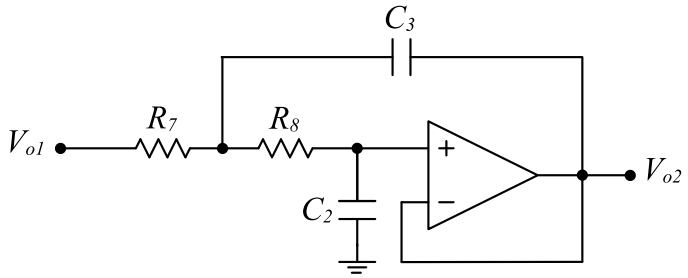


Figura 4-13: Instrumentação relativa aos sensores de corrente:
filtro ativo passa-baixo de 2ª ordem do tipo *Sallen–Key*.

A relação entre a frequência de corte e os valores dos elementos passivos encontra-se expressa pela equação (4.6). Assim, para a referida frequência de corte de 50 kHz e considerando os valores disponíveis em laboratório, utilizaram-se resistências de 51 kΩ para R_7 e R_8, 33 pF para C_2 e 100 pF para C_3. Com estes valores, obteve-se um fator de qualidade, Q, de 0,87 e um coeficiente de amortecimento, ζ, de 0,57.

$$f_c = \frac{1}{2\pi\sqrt{R_7\, C_3\, R_8\, C_2}} \tag{4.6}$$

Em seguida, foi adicionado um filtro RC passivo de primeira ordem com igual frequência de corte, visível na Figura 4-15, que, em conjunto com o filtro *Sallen–Key* de segunda ordem, forma um filtro em cascata equivalente a um filtro de terceira ordem com frequência de corte aproximada de 50 kHz. Esta configuração garantiu uma eficaz supressão de ruído, preservando, contudo, as componentes essenciais do sinal. A expressão que relaciona a frequência de corte com os componentes do filtro RC analógico é apresentada pela equação (4.7). Assim, para uma frequência de corte de 50 kHz e tendo em conta os valores disponíveis, optou-se pela utilização de 620 Ω para R_9 e 4,7 nF para C_4.

$$f_c = \frac{1}{2\pi\, R_9\, C_4} \tag{4.7}$$

Na Figura 4-14 é possível observar a resposta em frequência do filtro passa-baixo em cascata, composto pelo filtro ativo de 2ª ordem do tipo *Sallen–Key*, seguido do filtro passivo RC, resultando, como referido, num filtro passa-baixo de 3ª ordem. Verifica-se que, para valores abaixo da frequência de comutação, o ganho é aproximadamente unitário, enquanto que, acima desta, o ganho decai cerca de 60 dB por década, permitindo atenuar a maior parte do ruído indesejado.

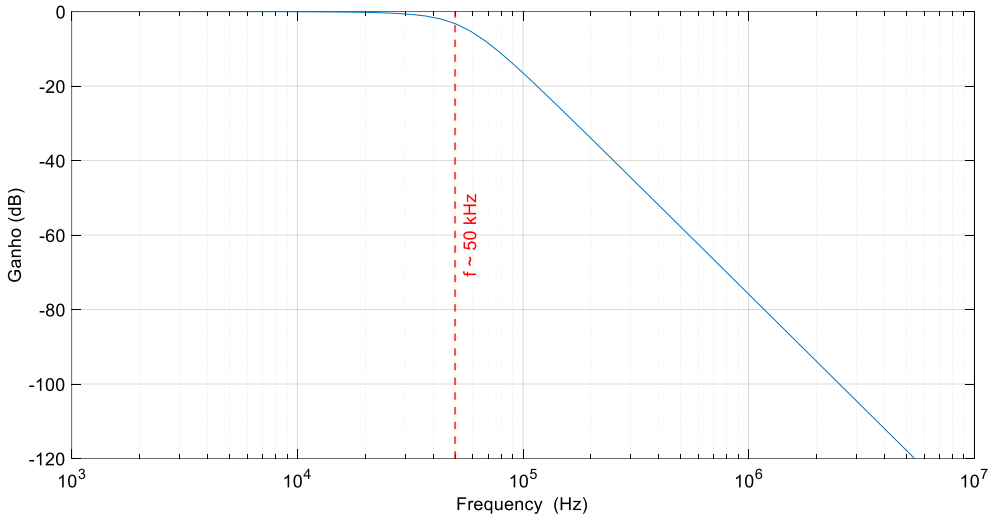


Figura 4-14: Resposta em frequência do filtro passa-baixo em cascata,
composto pelo filtro *Sallen–Key* de 2ª ordem seguido do filtro RC de 1ª ordem,
equivalente a um filtro de 3ª ordem com frequência de corte aproximada de 50 kHz.

Por fim, reconhecendo que, apesar de todo este dimensionamento, é sempre possível a ocorrência de condições anómalas suscetíveis de gerar sobretensões, introduziram-se circuitos de proteção dedicados em cada canal de aquisição. A estratégia seguida baseou-se na utilização de um díodo Zener de 3,3 V, colocado entre a entrada do ADC e o *ground* do circuito de controlo. Este díodo, associado a uma resistência em série de baixo valor, garante a proteção do canal de aquisição. Sempre que a tensão ultrapassa o limite admissível, o díodo conduz e a resistência em série limita a corrente, assegurando que a tensão aplicada à entrada do canal de aquisição permanece restringida ao valor da tensão nos terminais do díodo. Na prática, o díodo inicia a sua condução ligeiramente abaixo dos 3,3 V, funcionando como barreira contra sobretensões positivas, enquanto, para tensões negativas, entra em condução direta, limitando a tensão a valores não inferiores ao simétrico da sua queda de tensão em condução. O referido circuito pode ser visualizado na Figura 4-15.

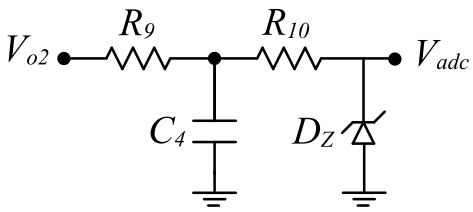


Figura 4-15: Instrumentação relativa aos sensores de corrente:
filtro passivo RC passa-baixo e circuito de proteção do ADC.

Deste modo, o circuito de condicionamento e proteção concebido cumpre simultaneamente três funções, ou seja, garante a compatibilidade dos níveis de tensão com o DSP, assegura a fidelidade dos sinais medidos através de estágios de filtragem e protege o sistema contra sobretensões anómalas que, de

outra forma, poderiam comprometer a integridade do *hardware* do sistema de controlo. O circuito de instrumentação completo relativo ao sensor de corrente é demonstrado na Figura 4-16.

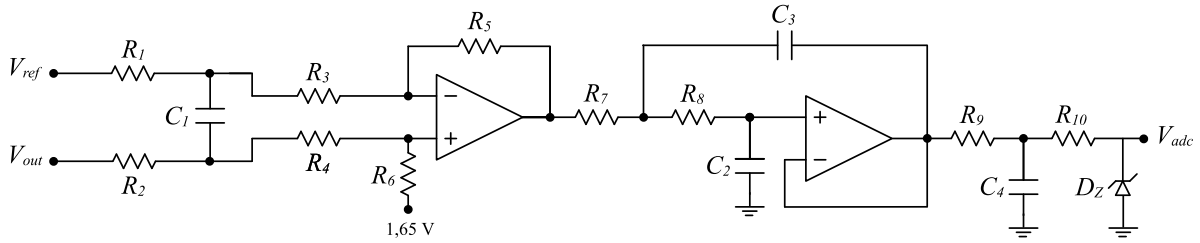


Figura 4-16: Instrumentação relativa aos sensores de corrente.

Circuitos de Condicionamento de Sinal e Proteção para os Sensores de Tensão

Relativamente à instrumentação dos sensores de tensão, verifica-se que esta apresenta grande semelhança com a utilizada para os sensores de corrente, pelo que, de forma a evitar uma exposição excessivamente repetitiva, apenas serão destacados os aspetos que se diferenciam. Deve-se salientar que existem duas situações distintas na utilização dos sensores de tensão. A primeira corresponde à medição das tensões simples da rede elétrica trifásica, enquanto a segunda diz respeito à medição das tensões nos diferentes pontos do barramento CC. Sempre que os procedimentos e características forem comuns, a análise será realizada de forma conjunta, por outro lado, quando surgirem diferenças, a análise será apresentada de forma separada, permitindo clarificar as particularidades de cada caso. A principal distinção a nível do circuito de instrumentação reside na referência utilizada no estágio do amplificador diferencial. No caso da medição das tensões da rede elétrica, a referência adotada é de 1,65 V, de modo a aplicar o *offset* necessário ao sinal, como pode ser visualizado na Figura 4-17. Tal necessidade deve-se ao facto destes sensores necessitarem de medir tanto tensões negativas como positivas. Por outro lado, no circuito de instrumentação destinado aos sensores do barramento CC, o amplificador diferencial utiliza como referência o *ground* do sistema de controlo, uma vez que não é necessário aplicar *offset*, dado que apenas se registam valores positivos, mantendo-se, contudo, o restante da instrumentação estruturalmente semelhante.

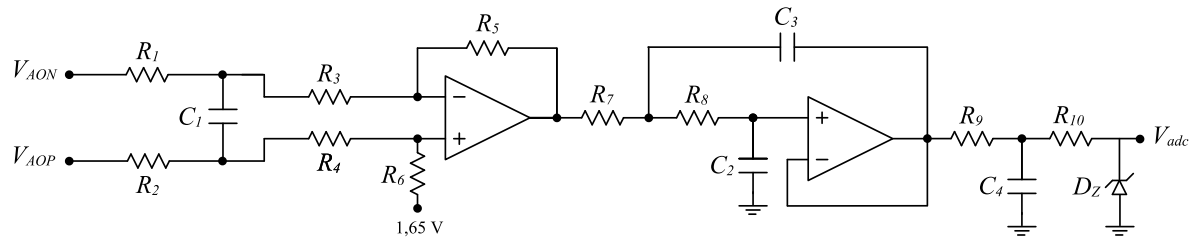


Figura 4-17: Instrumentação relativa aos sensores de tensão referentes à medição das tensões simples da rede elétrica.

De forma resumida, os sensores de tensão medem diretamente a diferença de potencial aplicada aos seus terminais de entrada, com amplitude máxima de ±200 mV, a qual é posteriormente amplificada internamente com um ganho de 8,1 e disponibilizada na saída em configuração diferencial. Sobre esta saída foi implementado um filtro RC diferencial passivo de primeira ordem, destinado a atenuar o ruído de alta frequência. Ao contrário do que ocorreu com os sensores de corrente, em que o filtro foi dimensionado, mas não soldado, no caso dos sensores de tensão este circuito foi efetivamente instalado, em conformidade com as recomendações do *datasheet* fornecido pelo fabricante, que indica a utilização do filtro imediatamente após a saída diferencial do sensor. O fabricante aconselha ainda que cada uma das resistências do filtro, R_1 e R_2, seja superior a 5,1 kΩ. Considerando uma frequência de corte de 100 kHz para este estágio de filtragem, optou-se por resistências de 8,2 kΩ e um condensador C_1 de 100 pF. Uma vez que o objetivo nesta etapa é eliminar o ruído de alta frequência, a frequência de corte e os valores dos componentes foram mantidos idênticos para os dois circuitos de instrumentação distintos aplicados aos sensores de tensão.

Analisando agora o estágio do amplificador diferencial, verifica-se que a análise diverge ligeiramente, pelo que esta será dividida em casos distintos.

(i) Circuito de instrumentação dos sensores relativos à tensão simples da rede elétrica: Neste caso, a tensão de entrada varia entre valores positivos e negativos. Considerando que os divisores resistivos foram dimensionados de forma que os limites da tensão a medir coincidissem com a gama de entrada do sensor, ou seja, ±200 mV e que o sensor aplica um ganho interno de 8,1, a saída do sensor oscilaria naturalmente entre ±1,62 V. Caso não fosse aplicado qualquer *offset* neste estágio do amplificador diferencial, o sinal variaria em torno de zero, tornando-se incompatível com as tensões aceites pelos ADCs do DSP. Aplicando-se um offset de 1,65 V e considerando um ganho unitário no amplificador diferencial, o sinal passa a variar em torno de 1,65 V, ou seja, entre 0,03 V e 3,25 V, valores totalmente compatíveis com a gama de tensão dos ADCs. Por esta razão, optou-se por um ganho unitário no amplificador diferencial, pelo que se optou por definir um valor de 47 kΩ para todas as resistências existentes no circuito deste amplificador.

Posteriormente, à semelhança do que foi implementado nos sensores de corrente, recorreu-se a um filtro ativo do tipo *Sallen–Key* de segunda ordem, seguido de um filtro RC passivo de primeira ordem. A estratégia adotada consistiu em reduzir progressivamente a frequência de corte a cada estágio de filtragem, adequando-a à natureza do sinal. No caso da medição das corrente, foi necessário preservar o *ripple*, pois este influencia diretamente o controlo. Já na medição das tensões da rede, utilizadas

apenas pela PLL, não há necessidade de observar o *ripple*, o que permite trabalhar com frequências de corte mais baixas. Assim, no estágio do filtro *Sallen–Key* foi definida uma frequência de corte de 1 kHz, resultando na escolha de resistências R_7 e R_8 de 51 kΩ, condensador C_2 de 4,7 nF e condensador C_3 de 2,2 nF. Para o estágio do filtro RC passivo, optou-se por uma frequência de corte de 750 Hz, implementada com a resistência R_9 de 47 kΩ e o condensador C_4 de 4,7 nF.

(ii) Circuito de instrumentação dos sensores relativos à medição das tensões do barramento CC: Neste caso, importa salientar que apenas se medem tensões positivas. Os divisores resistivos foram dimensionados de forma que o valor máximo da tensão a medir coincidisse com o limite máximo de entrada do sensor, ou seja, 200 mV. Tendo em conta que o sensor aplica internamente um ganho de 8,1, a tensão máxima disponível à saída será de aproximadamente 1,62 V. Como não se registam tensões negativas, não se torna necessário recentrar o sinal. Assim, o amplificador diferencial assume apenas a função de converter o sinal diferencial fornecido pelo sensor num sinal *single-ended*, referenciado ao *ground* do circuito de controlo. Adicionalmente, dado que a saída do sensor apresenta uma amplitude máxima de 1,62 V e a gama do ADC do DSP é de 0 V a 3,3 V, optou-se por implementar um ganho de dois no amplificador diferencial. Para tal, foram selecionados valores idênticos para R_3 e R_4, fixadas em 24 kΩ enquanto R_5 e R_6 assumiram um valor de 47 kΩ.

No que respeita às etapas de filtragem subsequentes, compostas pelo filtro ativo do tipo *Sallen–Key* de segunda ordem e pelo filtro RC passivo de primeira ordem, a frequência de corte foi definida em 50 kHz para ambos os casos. Esta escolha justifica-se pelo facto de, na medição das tensões do barramento CC, ser necessário preservar o *ripple*, uma vez que este contém informação relevante para o funcionamento do algoritmo de controlo, enquanto se assegura a atenuação de ruídos de alta frequência não relevantes para o sistema. Assim, foram mantidos exatamente os valores de componentes adotados para os sensores de corrente, os quais podem ser consultados no início da presente subseção.

Relativamente ao último estágio, correspondente à proteção, este é comum a todos os canais de ADC utilizados, pelo que todos os circuitos de instrumentação dos diferentes sensores recorrem ao mesmo díodo Zener.

Componentes Utilizados nos Circuitos de Condicionamento de Sinal e Proteção

No que se refere à seleção dos componentes utilizados nos circuitos de condicionamento de sinal e de proteção, importa destacar em primeiro lugar os amplificadores operacionais, tendo sido escolhidos os *ADA4891-2ARZ-RL*, fabricados pela *Analog Devices*. Como se pode observar na Figura 4-17, cada sensor

utiliza, no seu circuito de instrumentação, dois amplificadores independentes. O *ADA4891-2ARZ-RL* é um amplificador duplo, pelo que foi atribuído um destes circuitos integrados a cada sensor, simplificando o *design* do circuito. Embora fosse possível utilizar circuitos integrados que incluíssem mais de dois amplificadores, permitindo englobar mais do que um sensor em cada circuito integrado, tal abordagem tornaria o *design* mais complexo. Isto deve-se ao facto dos sensores nem sempre estarem próximos uns dos outros, o que dificulta a passagem das pistas, podendo aumentar o ruído nos sinais críticos, nomeadamente nestes que são enviados para os ADCs.

Adicionalmente, o *ADA4891-2ARZ-RL* funciona com alimentação simples de 5 V, o que também facilitou o *design* do circuito, dado que o lado de controlo dos sensores de tensão e de corrente também opera a 5 V. Isto permitiu utilizar o mesmo nível de alimentação, reduzindo o número de tensões de alimentação necessárias e, consequentemente, o tamanho do circuito. Por fim, outra vantagem do *ADA4891-2ARZ-RL* é o facto de ser *rail-to-rail*, garantindo que os sinais se aproveitam ao máximo da gama de tensão disponível [73].

Para fornecer a referência de tensão de 1,65 V, recorreu-se aos reguladores *NCV8114ASN165T1G* da *Onsemi*, que garantem uma saída estável e com baixo nível de ruído. Estes possuem uma corrente de saída máxima de 300 mA e o seu encapsulamento *TSOT-23-5* revela-se particularmente adequado para soluções compactas. A gama de alimentação compreendida entre 1,7 V e 5,5 V permitiu a escolha de 5 V, já disponíveis na placa, simplificando assim a integração destes reguladores na PCB [74].

Por fim, relativamente aos díodos Zener, foram escolhidos os de 3,3 V, com referência *BZT52B3V3-E3-08*, fabricados pela *Vishay Intertechnology, Inc.,* cujas especificações detalhadas podem ser consultadas em [75].

4.3.6 Circuito de *Driver* dos Semicondutores de Potência

Como referido anteriormente, o conversor integra dois blocos fundamentais, sendo eles o sistema de potência e o sistema de controlo. O primeiro é essencialmente responsável pela conversão da energia elétrica, enquanto o segundo assegura a supervisão e coordenação de todo o processo. Até este ponto, a análise incidiu sobre o percurso da informação no sentido potência para controlo, ou seja, sobre como as grandezas elétricas relevantes presentes no sistema de potência são medidas por sensores, condicionadas por circuitos de instrumentação e finalmente entregues ao sistema de controlo dentro de gamas adequadas. Uma vez tratada internamente pela plataforma de desenvolvimento, esta informação

transforma-se em decisões de comando, que precisam de percorrer o caminho inverso, do controlo para a potência.

No entanto, este percurso não se processa sem restrições. Os sinais PWM gerados pelos módulos ePWM do DSP apresentam uma tensão máxima de apenas 3,3 V e a plataforma de desenvolvimento é apenas capaz de fornecer correntes extremamente reduzidas, incapazes de excitar adequadamente os dispositivos de potência utilizados, que exigem níveis de tensão no terminal *gate* significativamente superiores, tipicamente entre 15 V e 20 V. Acresce que o terminal *gate* de um semicondutor se comporta essencialmente como uma capacidade, o que implica que a sua comutação dependa de picos de corrente por vezes elevados, isto é, na ordem dos amperes, muito superiores aos que a plataforma de desenvolvimento consegue fornecer, uma vez que a referida capacidade é carregada e descarregada a cada ciclo de comutação. Paralelamente, impõe-se a necessidade de existir isolamento galvânico entre o andar de controlo e o andar de potência, de modo a proteger a plataforma de desenvolvimento e os demais componentes sensíveis do sistema de controlo de eventuais falhas ou sobretensões no lado de potência.

Perante estas limitações, torna-se evidente a necessidade de um elemento intermediário capaz de converter os sinais de baixa tensão e corrente da plataforma de desenvolvimento em comandos compatíveis com os semicondutores de potência totalmente controlados, preservando simultaneamente o isolamento requerido. É neste ponto que os *gate drivers* assumem um papel importante, os quais, para além de amplificarem os sinais de controlo, fornecem os picos de corrente necessários para carregar e descarregar rapidamente a capacidade de *gate* e consequentemente comutar os semicondutores de potência.

Deste modo, optou-se pela utilização dos *gate drivers 1EDI60N12AF*, disponibilizados pelo fabricante *Infineon Technologies*. Segundo o *datasheet* do fabricante, disponível em [76], estes componentes correspondem a *single-channel gate drivers* isolados galvanicamente, com encapsulamento *DSO-8*, o que o torna bastante compacto. Adicionalmente, está preparado para operar com frequências de comutação até cerca de 1 MHz, o que representa uma margem bastante superior face à frequência de comutação adotada no presente trabalho, fixada em 50 kHz. Além disso, apresenta um tempo de propagação de 120 ns, valor este relativamente reduzido para a frequência de comutação que está a ser utilizada. A Figura 4-18 (a) apresenta o esquema do *gate driver,* e o modelo físico do mesmo pode ser visualizado na Figura 4-18 (b).

Na implementação prática do projeto, devido à elevada potência que pode percorrer o conversor, recorreu-se à utilização de dois semicondutores de potência em paralelo em cada posição. Assim, a escolha deste *gate driver* foi determinante, pois suporta correntes de pico de até 10 A, tendo-se mostrado suficiente para comutar os dois semicondutores em paralelo simultaneamente, permitindo reduzir o número de *drivers* necessários. Considerando a topologia do conversor para a qual as PCBs foram desenhadas e tendo em conta que o *gate driver* é *single-channel*, foi necessário utilizar um *gate driver* por cada par de semicondutores em paralelo, perfazendo um total de 12. No entanto, se fosse necessário um *gate driver* por semicondutor individual, seriam precisos 24, o que tornaria a PCB menos compacta e aumentaria os custos do projeto.

No lado de potência, o driver disponibiliza terminais *source* e *sink*, correspondentes aos pinos OUT+ e OUT− da Figura 4-18 (a). O terminal *source* fornece corrente ao terminal *gate* do semicondutor, permitindo ligar o mesmo, enquanto o *sink* drena corrente, permitindo desligá-lo. A presença de terminais *source* e *sink* separados permite reduzir o tempo de comutação, acelerando as transições entre os estados ON e OFF dos semicondutores. Para além disso, este *gate driver* possui saídas *rail-to-rail*, garantindo que a tensão de saída percorre toda a amplitude disponível, desde o nível baixo até ao nível alto da alimentação.

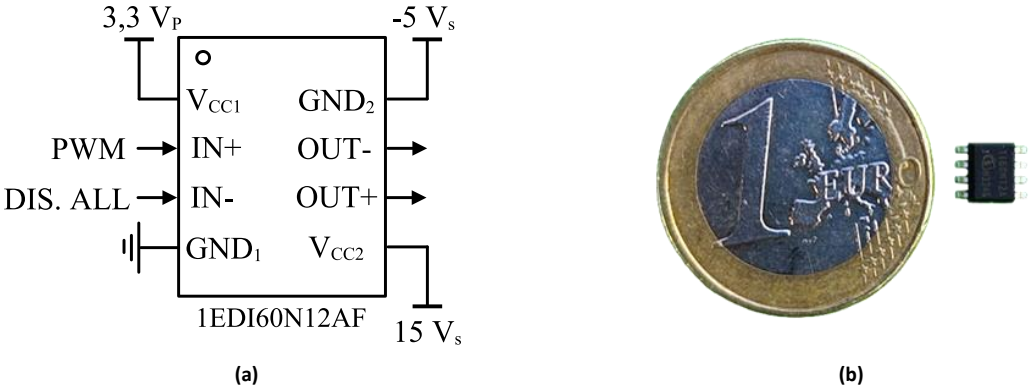


Figura 4-18: (a) Esquema do *gate* driver *1EDI60N12AF*; (b) Modelo físico do *gate driver 1EDI60N12AF*.

Relativamente às alimentações, este componente requer alimentações independentes para o lado de controlo e de potência, de forma a garantir o isolamento elétrico entre estas duas partes. No que concerne à alimentação do lado de potência, o *gate driver* permite tensões em V_{CC2} compreendidas entre 13 V e 35 V, tendo-se optado pela utilização de conversores CC-CC isolados, especificamente o modelo *MGJ2D151505SC*, fabricado pela *Murata Power Solutions*, sendo atribuída uma unidade dedicada a cada driver. Estes conversores CC-CC, cujo *datasheet* pode ser consultado em [77], possuem um isolamento de 5,2 kV CC entre a entrada e a saída, são projetados para uma potência máxima de 2 W e

têm uma tensão de entrada de 15 V, fornecendo na sua saída uma tensão dupla de +15 V/-5 V. De referir que foi escolhida a utilização do nível baixo -5 V, uma vez que a alimentação negativa pode ajudar a prevenir ativações dinâmicas indesejadas dos semicondutores de potência, além de contribuir para a redução do tempo de *turn-off* dos mesmos. Uma característica particularmente vantajosa destes conversores CC-CC consiste na presença de proteção contra curto-circuitos contínuos na saída. Assim, em caso de ocorrência de um curto-circuito, o conversor limita a corrente de saída e não sofre danos, o que se revela extremamente útil em protótipos, onde erros de *design* podem eventualmente ocorrer.

Saliente-se ainda que, considerando a topologia para a qual a PCB foi projetada, ou seja, a topologia *t-type*, os semicondutores inferiores de cada braço do conversor possuem uma referência comum, sendo neste caso o terminal *source*. O mesmo ocorre para a topologia *full-bridge*. Tal configuração permitiria, teoricamente, utilizar uma única fonte isolada para alimentar os três *gate drivers* correspondentes a estes semicondutores. Adicionalmente, a configuração *source* comum foi adotada para as células bidirecionais do conversor *t-type*, permitindo compartilhar uma fonte isolada entre ambos os *gate drivers* de uma célula bidirecional, uma vez que estes possuem uma referência comum. No entanto, verificou-se que, caso esta abordagem fosse adotada, as fontes de alimentação disponíveis seriam forçadas a operar próximo ou acima da sua potência máxima. Assim, optou-se por utilizar uma fonte isolada dedicada para cada *gate driver*, totalizando 12 fontes isoladas para a alimentação de todos os *gate drivers* do conversor. Na Figura 4-19, pode ser visualizado o modelo físico do referido conversor CC-CC isolado.

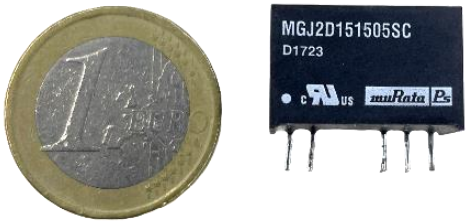


Figura 4-19: Modelo físico do conversor CC-CC isolado *MGJ2D151505SC*.

No lado primário do *gate driver*, verifica-se igualmente a necessidade de assegurar a respetiva alimentação. Este apresenta uma ampla gama de tensões de alimentação no lado primário, permitindo V_{CC1} entre 3,1 V e 17 V. No entanto, existe uma nuance importante uma vez que o valor máximo permitido para o nível lógico baixo é de 0,3V_{CC1}, enquanto o valor mínimo para o nível lógico alto é de 0,7V_{CC1}. Seria conveniente alimentar os *gate drivers* com 5 V, uma vez que tanto os sensores de corrente e de tensão como os circuitos integrados dos amplificadores operacionais utilizam esta tensão, permitindo reduzir os níveis de tensão na placa e simplificar o *design*. No entanto, aplicando 5 V a V_{CC1}, o valor mínimo necessário para que o nível lógico alto fosse reconhecido nas entradas do *gate driver*

seria 3,5 V ($0{,}7V_{CCI}$). Surge assim uma incompatibilidade, uma vez que a plataforma de desenvolvimento adotada possui nível lógico alto de apenas 3,3 V, o que poderia impedir que o *gate driver* reconhecesse corretamente este sinal, inviabilizando a sua utilização.

Diante desta limitação, verificou-se a possibilidade de alimentar os *gate drivers* com a mesma tensão de 3,3 V utilizada pelo DSP. Com esta alimentação, os mesmos seriam capazes de reconhecer o nível lógico alto a partir de 2,31 V, garantindo compatibilidade com os sinais provenientes do DSP, pelo que se optou-se por esta abordagem.

Relativamente às entradas lógicas, o *gate driver* apresenta dois pinos lógicos, designados IN+ e IN-, permitindo dois modos de operação para controlar o semicondutor associado. No modo não inversor, o terminal IN+ controla a saída do *gate driver*, enquanto IN- é mantido em nível baixo. No modo inversor, o terminal IN- controla a saída, mantendo-se IN+ em nível alto. No presente projeto optou-se pelo modo não inversor, com uma particularidade. O sinal IN+ foi conectado a um canal do módulo ePWM do DSP, permitindo que o semicondutor de potência fosse controlado diretamente por um sinal PWM. Cada *gate driver* recebeu um sinal PWM distinto, correspondente a um canal também distinto do DSP.

Relativamente ao IN-, este foi conectado a um GPIO do DSP, o qual se denominou de pino *Disable All*, cuja ligação é comum a todos os *gate drivers*. Quando o pino *Disable All* é mantido em nível baixo, o sinal PWM presente em IN+ controla os semicondutores normalmente. Quando o pino é colocado em nível alto, o *gate driver* ignora o sinal de IN+, desativando todos os semicondutores simultaneamente. Esta funcionalidade assume especial relevância em situações de deteção de anomalias ou em estados de repouso, garantindo que todos os semicondutores se mantenham desativados. Para tornar a explicação mais clara, apresenta-se na Figura 4-20 a lógica de controlo da saída dos *gate drivers* mencionada anteriormente.

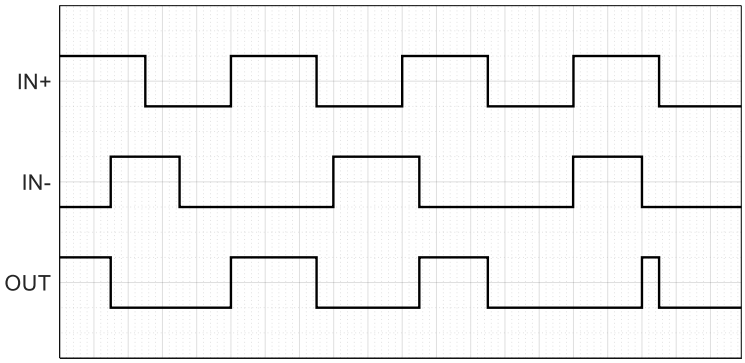


Figura 4-20: Lógica de controlo da saída dos *gate drivers*.

4.3.7 Desenvolvimento das PCBs do Sistema de Controlo

Após a apresentação prévia dos diferentes elementos que constituem o sistema de controlo, este subcapítulo aborda o desenvolvimento das PCBs responsáveis pela sua implementação. O conversor utilizado possui uma topologia trifásica e, com o objetivo de assegurar maior flexibilidade e modularidade, o sistema de potência foi concebido de forma modular, estando implementado numa única PCB, mas organizada internamente como três conversores monofásicos independentes. Esta mesma abordagem modular, que será apresentada no subcapítulo seguinte, serviu igualmente como referência para o projeto do sistema de controlo.

Deste modo, foram projetadas três PCBs de controlo, cada uma associada a uma das fases do sistema de potência. Numa primeira análise, poderia supor-se que estas placas seriam idênticas, dado que os circuitos de potência das três fases apresentam características equivalentes. No entanto, com vista a uma solução mais compacta, optou-se por integrar o DSP diretamente numa das placas, eliminando a necessidade de desenvolver uma PCB externa dedicada exclusivamente ao processamento de sinal. Consequentemente, o conjunto é constituído por duas PCBs de controlo idênticas e por uma terceira, diferenciada, que incorpora o referido DSP.

Para além da integração do DSP, nesta mesma placa foram implementados os circuitos responsáveis pelas conversões de tensão necessárias à alimentação do sistema de controlo. A partir dos 15 V fornecidos pela fonte externa, é efetuada a conversão para os 3,3 V e os 5 V, garantindo a correta alimentação dos diversos circuitos integrados. Foram também incluídos LEDs indicadores, que sinalizam a presença de cada um dos níveis de tensão na placa. Adicionalmente, nesta PCB foram implementados os circuitos de instrumentação associados aos sensores de tensão do barramento de corrente contínua, não presentes nas duas restantes placas. Para efeitos de terminologia, ao longo deste documento, esta placa é designada como PCB principal, enquanto as outras duas são referidas como PCBs auxiliares.

A adoção de PCBs de controlo independentes, separadas das placas de potência, permitiu conceber uma solução mais compacta e simultaneamente com maior imunidade a interferências eletromagnéticas, uma vez que os circuitos de controlo não partilham o mesmo substrato em que ocorrem as comutações dos semicondutores. Para o desenvolvimento de todas as PCBs foi utilizado o *software KiCad*, sendo cada placa implementada com quatro camadas. O *layout* das PCBs de controlo auxiliares pode ser visualizado na Figura 4-21, enquanto o *layout* da PCB de controlo principal é apresentado na Figura 4-22.

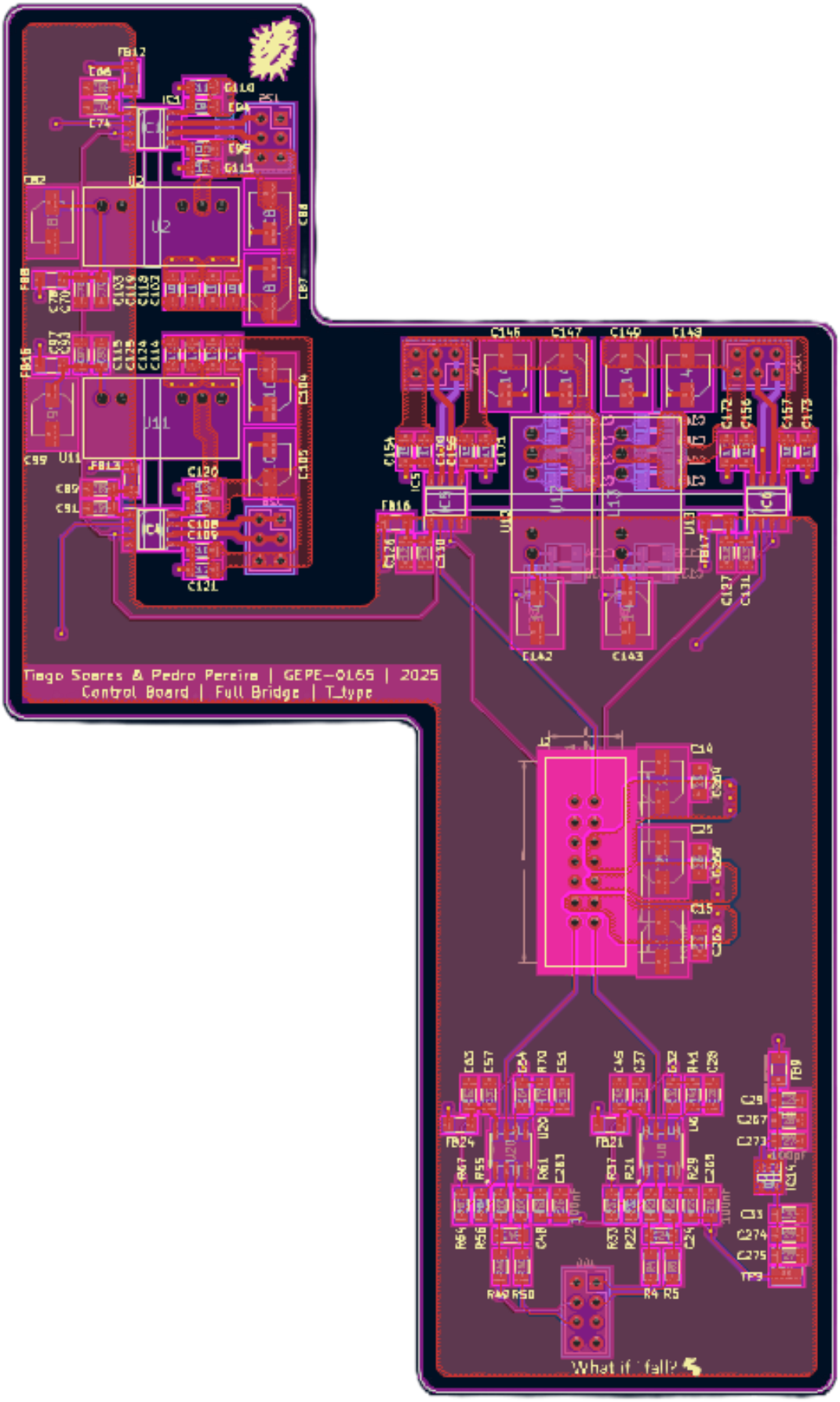


Figura 4-21: *Layout* das PCBs de controlo auxiliares desenvolvido no *software KiCad*

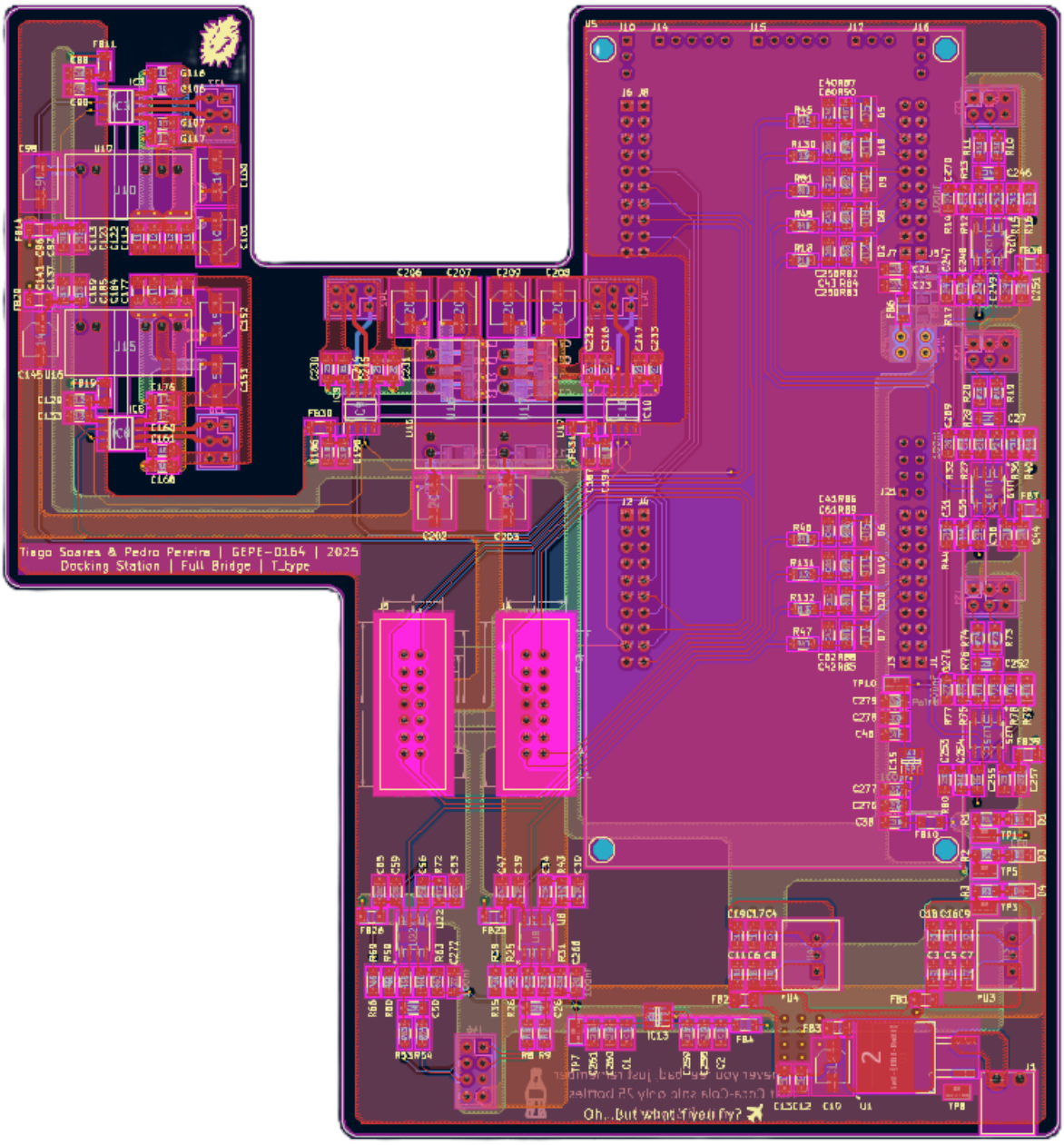


Figura 4-22: *Layout* da PCB de controlo principal desenvolvido no *software KiCad*

A Figura 4-23 apresenta o modelo tridimensional das PCBs de controlo auxiliares, gerado a partir do *software KiCad*.

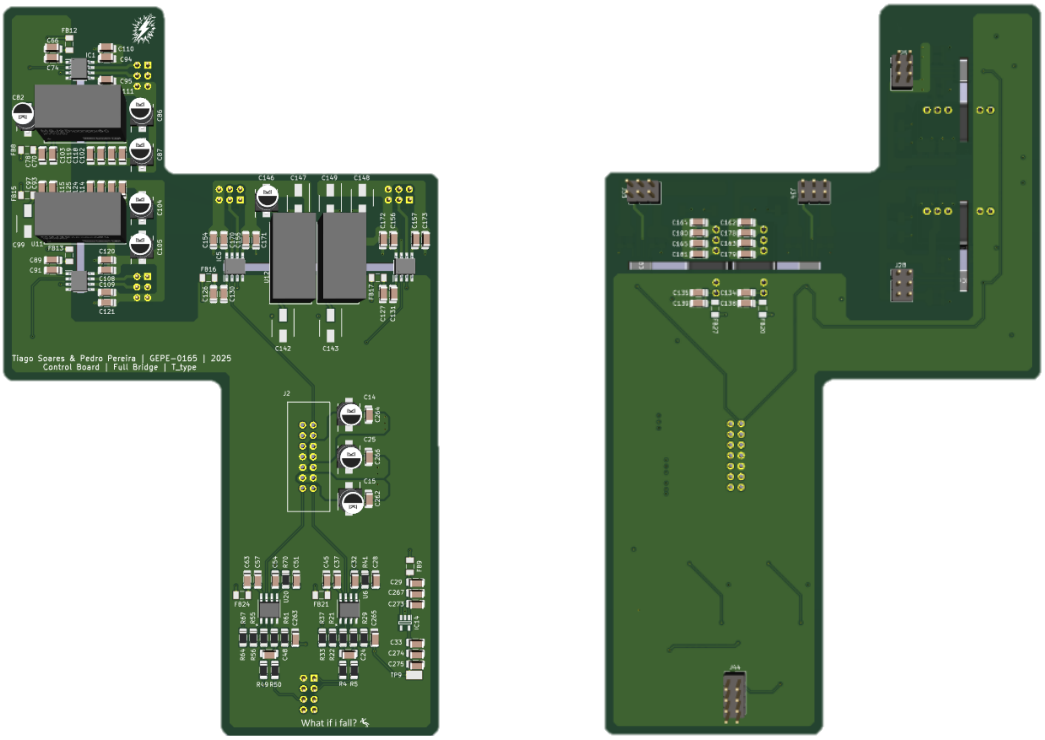


Figura 4-23: Modelo 3D das PCBs de controlo auxiliares: (a) face frontal; (b) face traseira.

Da mesma forma, a Figura 4-24 apresenta a face frontal do modelo tridimensional da PCB de controlo principal, gerado a partir do *software KiCad*, enquanto na Figura 4-25 é visível a face traseira do mesmo modelo tridimensional.

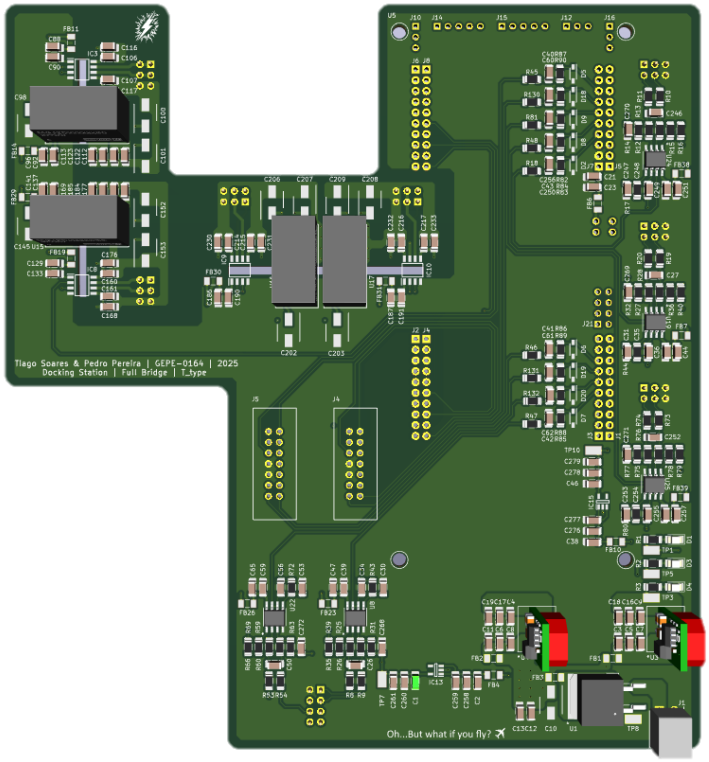


Figura 4-24: Face frontal do modelo 3D da PCB de controlo principal.

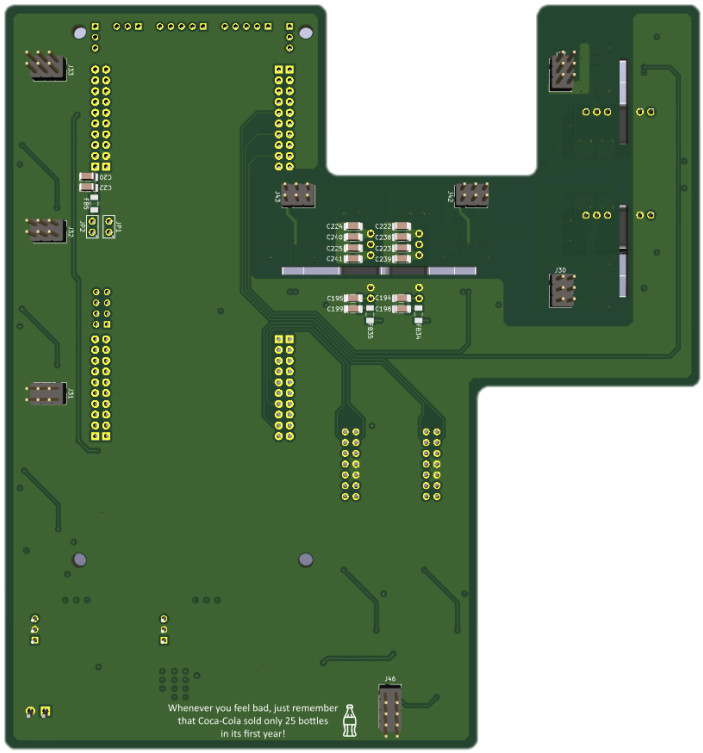


Figura 4-25: Face traseira do modelo 3D da PCB de controlo principal.

Após a produção e com os componentes devidamente soldados, uma das PCBs de controlo auxiliares pode ser visualizada na Figura 4-26 enquanto a PCB de controlo principal pode ser visualizada na Figura 4-27.

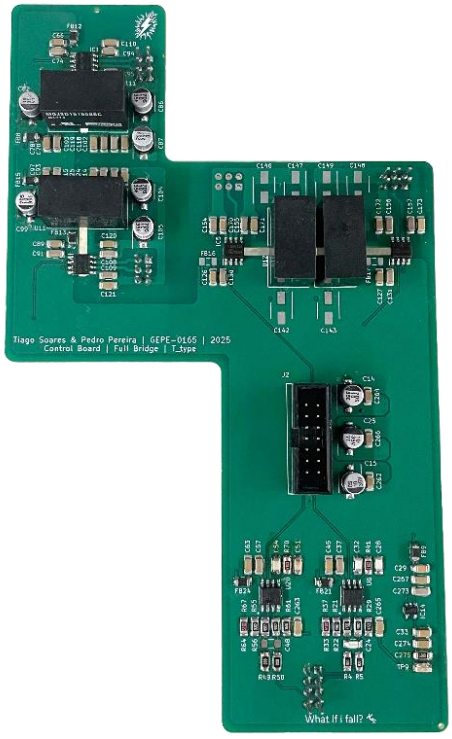


Figura 4-26: PCB de controlo auxiliar após produção e assemblagem.

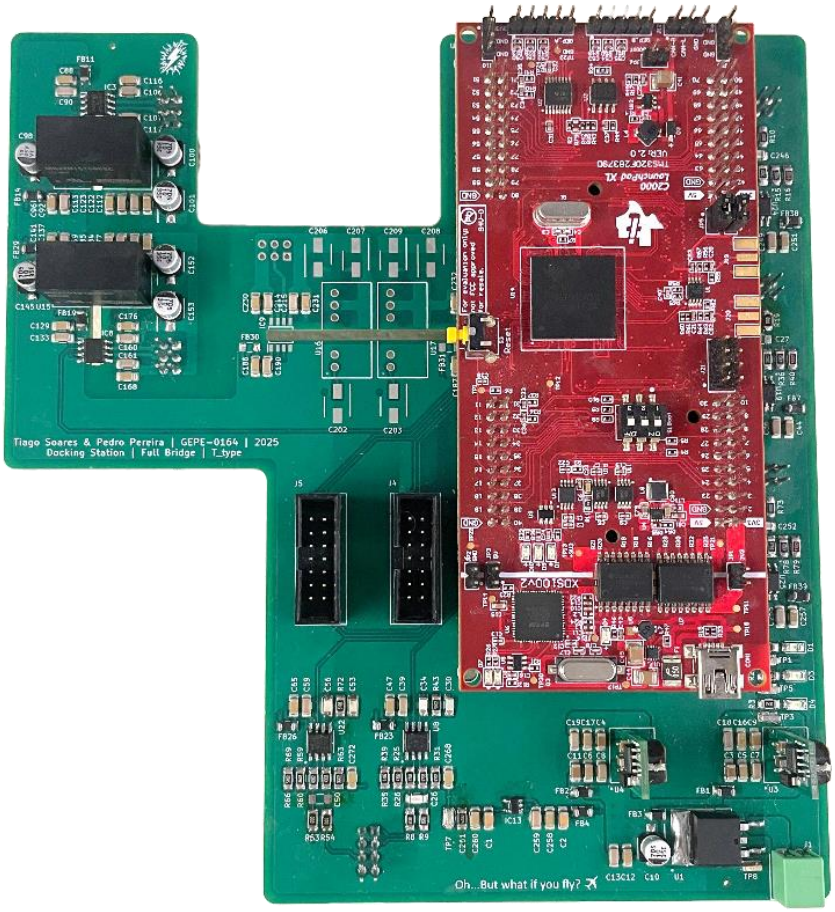


Figura 4-27: PCB de controlo principal após produção e assemblagem

Como supramencionado, cada PCB é responsável por uma fase da rede elétrica, integrando os *gate drivers* e os respetivos circuitos de instrumentação dos sensores de corrente e tensão correspondentes a essa fase. Todavia, uma vez que os sinais PWM são gerados pela plataforma de desenvolvimento e os sinais provenientes dos circuitos de condicionamento de sinal são direcionados para os ADCs do mesmo, verificou-se que cada PCB auxiliar, além de comunicar com a placa de potência, deveria também estabelecer comunicação com a PCB de controlo principal, visto que esta integra o DSP. Adicionalmente, considerando que a alimentação do sistema de controlo é fornecida externamente a 15 V e que as conversões para 3,3 V e 5 V são realizadas na PCB principal, tornou-se necessário distribuir estas tensões reguladas para as PCBs auxiliares.

Na prática, a comunicação entre as PCBs auxiliares e a PCB de controlo principal é efetuada através de um *flat cable* de 14 pinos. Por sua vez, a interligação entre cada PCB auxiliar e a placa de potência correspondente é realizada mediante diversos *sockets* e *headers*, permitindo que as placas sejam encaixadas horizontalmente sobre a placa de potência. Para melhor compreensão destas interligações, apresenta-se, na Figura 4-28, um diagrama de blocos que ilustra as trocas de sinais e a distribuição de alimentações entre as PCBs do sistema de controlo e entre estas e os restantes constituintes do protótipo.

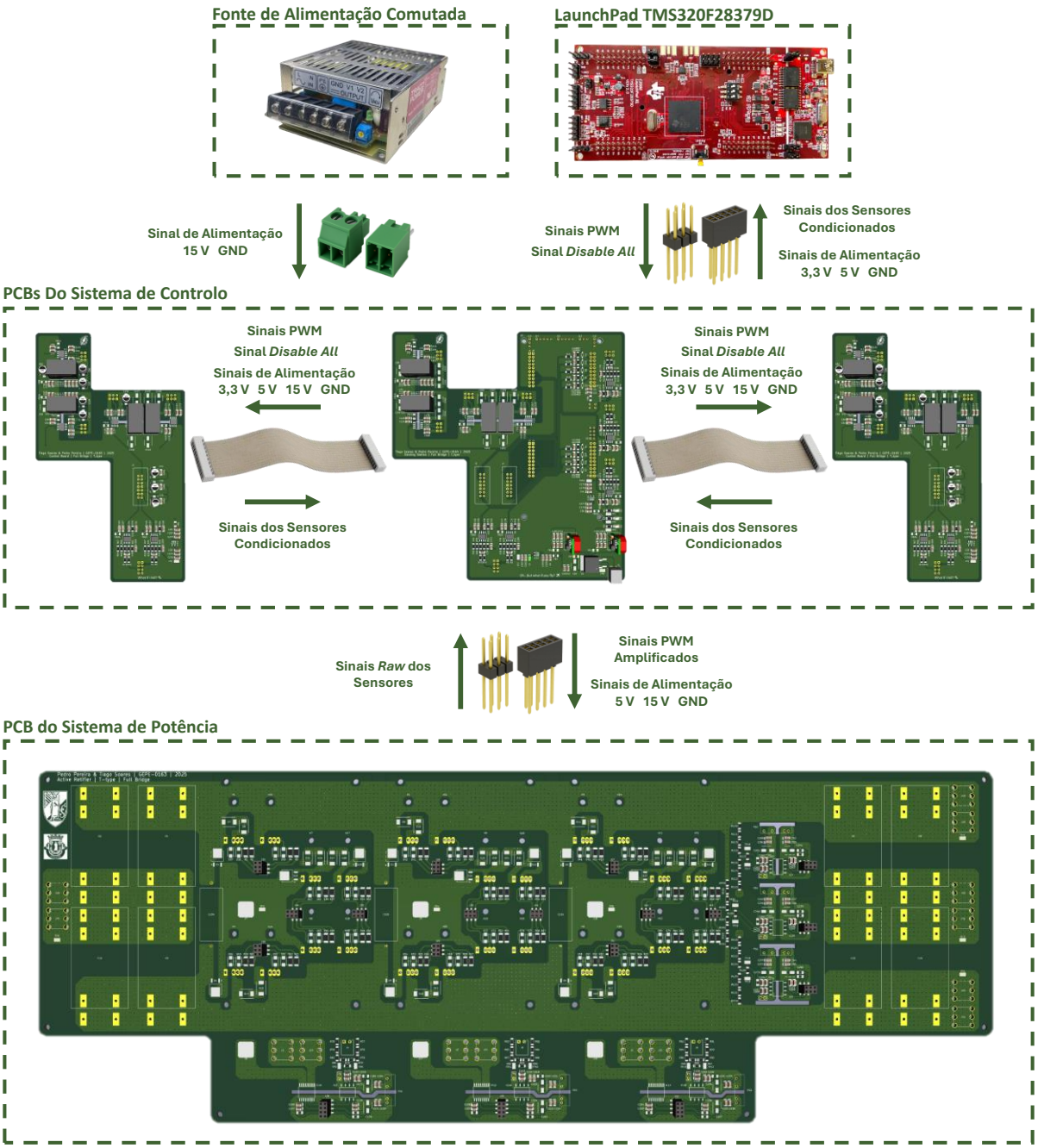


Figura 4-28: Interação entre as PCBs do sistema de controlo
e entre estas e os restantes constituintes do protótipo.

Importa ainda salientar que os *gate drivers*, embora localizados nas PCBs de controlo, foram posicionados o mais próximo possível dos semicondutores de potência totalmente controlados, de modo a minimizar os efeitos da indutância parasita das pistas e dos conectores sobre a integridade dos sinais de comando. Para assegurar a estabilidade das tensões de alimentação e reduzir o ruído de alta frequência, foram também incorporados núcleos de ferrite e condensadores de desacoplamento em todas as linhas de alimentação dos circuitos integrados presentes nas PCBs.

4.4 Sistema de Potência

Para além do sistema de controlo apresentado no subcapítulo anterior, o conversor de potência requer a sua componente principal, ou seja, o andar responsável pela transferência de energia entre a fonte e a carga. Tal como ocorreu no desenvolvimento do sistema de controlo, tornou-se igualmente necessário projetar o sistema de potência.

Neste contexto, é fundamental selecionar os componentes mais adequados para o andar de potência, de modo a garantir que o projeto cumpre os requisitos estabelecidos. Assim, no decorrer deste subcapítulo são apresentados os componentes escolhidos, acompanhados da fundamentação técnica que justificou cada uma das decisões de seleção.

4.4.1 Semicondutores de Potência

Antes de apresentar os semicondutores selecionados, importa clarificar os requisitos que condicionaram esta escolha. Recorde-se que a PCB foi projetada para a topologia *t-type*, na qual se distinguem dois grupos de dispositivos semicondutores totalmente controlados. Por um lado, os semicondutores localizados nos braços principais do conversor estão sujeitos a uma tensão aos seus terminais equivalente à tensão total do barramento de corrente contínua. Por outro, os semicondutores das células bidirecionais e bipolares estão expostos apenas a metade desse valor, o que permitiria, em princípio, a utilização de dispositivos com menor capacidade de bloqueio.

Ainda assim, optou-se por utilizar os mesmos semicondutores em ambas as posições. Esta decisão justifica-se por vários motivos, tais como simplificação do *design* dos respetivos circuitos de comando e de proteção e maior acessibilidade económica decorrente da aquisição de um maior número de unidades idênticas. Em contrapartida, numa solução orientada para produção em larga escala, seria recomendável recorrer a semicondutores com menor capacidade de bloqueio nas células bidirecionais e bipolares, dado que estes são, em regra, mais económicos, contribuindo para a redução do custo global do conversor, aspeto particularmente relevante em contextos industriais.

Acresce que um dos objetivos deste projeto consistia na exploração de tecnologias de dispositivos semicondutores emergentes em eletrónica de potência. Neste sentido, optou-se pela utilização de MOSFETs SiC, que apresentam vantagens significativas relativamente às tecnologias convencionais de silício, nomeadamente maior eficiência, menores perdas de comutação e capacidade de operar a frequências mais elevadas.

Tendo isto em conta, partindo do princípio de que foram utilizados semicondutores idênticos em todas as posições e de que se recorreu a MOSFETs SiC, importa recordar os requisitos apresentados na secção 4.2.1. Assim, os MOSFETs SiC deveriam suportar, no mínimo, uma tensão de 800 V, ser comutados a uma frequência de 50 kHz e suportar correntes que, no lado da rede elétrica, apresentam um valor eficaz de 36,08 A, valor este que serve como referência para o dimensionamento, ainda que a corrente efetivamente conduzida por cada semicondutor apresente uma forma de onda distinta da corrente do lado CA.

Após a análise dos requisitos apresentados e tendo em conta o material disponível em laboratório, optou-se pelos MOSFETs SiC com a referência *MSC080SMA120B4*, do fabricante *Microchip Technology Inc*. Na Figura 4-16 é representado um exemplar deste dispositivo.

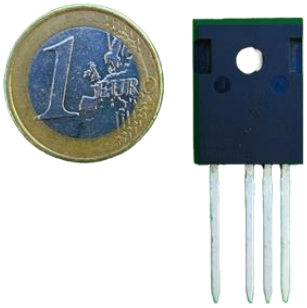


Figura 4-29: Modelo físico do MOSFET SiC *MSC080SMA120B4*.

De acordo com o *datasheet* [78], este dispositivo apresenta uma tensão máxima *drain-source*, V_{DS}, de 1200 V e uma corrente máxima *drain-source*, I_D, de 40 A a 25 °C e 28 A a 100 °C. O valor de $R_{DS(on)}$, no pior dos casos, é de apenas 100 mΩ, o que contribui para o aumento do rendimento do conversor. O encapsulamento é do tipo *TO-247-4*, que se distingue dos encapsulamentos tradicionais de três terminais, sendo eles *gate*, *drain* e *source*, pela inclusão de um quarto terminal, designado *Kelvin source*. Este terminal adicional permite obter uma referência de *source* mais limpa, reduzindo os efeitos de indutâncias parasitas na comutação e melhorando o desempenho do *gate driver*.

Contudo, considerando os requisitos de corrente estabelecidos, concluiu-se que a utilização de um único dispositivo, apesar de ser suficiente em termos teóricos, exigiria uma gestão térmica bastante rigorosa, o que poderia comprometer a fiabilidade do protótipo. Para mitigar este risco, optou-se por utilizar dois MOSFETs SiC em paralelo por posição. Deste modo, uma vez que a topologia *t-type* requer 12 semicondutores de potência, foram implementados 24 dispositivos no total. Esta solução, embora funcional, introduziu desafios no *design* da PCB de potência, em particular no que respeita à disposição física dos semicondutores e ao *routing* das pistas e planos de potência.

Circuito de Proteção de *Gate* dos Semicondutores de Potência

Associados aos semicondutores de potência totalmente controlados é comum encontrar circuitos de proteção de *gate*, uma vez que o preço destes semicondutores é relativamente elevado e um circuito de proteção pode salvaguardá-los perante determinadas anomalias, sobretudo durante as fases de teste do protótipo. De acordo com o fabricante, a tensão *gate-source*, V_{GS}, máxima suportada pelo semicondutor é de 23 V e a mínima é de -10 V. Assim, para não danificar o semicondutor, é necessário garantir que estes valores nunca sejam ultrapassados. Neste projeto, optou-se por aplicar tensões V_{GS} de +15 V e -5 V para efeitos de comutação do semicondutor, pelo que o circuito de proteção deve permitir a comutação nestes níveis, mas protegendo o dispositivo caso a tensão exceda os limites máximos referidos pelo fabricante.

Para tal, implementou-se um circuito composto por dois díodos TVS em disposição antissérie, um condensador e uma resistência de *pull-down*, todos conectados entre os terminais *gate* e *source* do semicondutor de potência. O referido circuito encontra-se ilustrado na Figura 4-30.

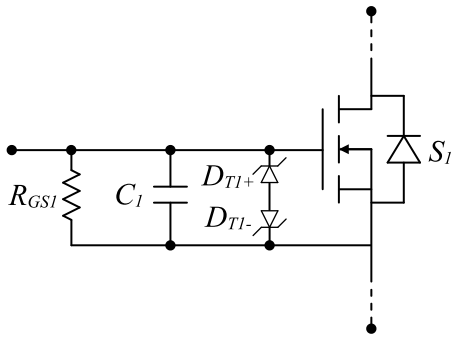


Figura 4-30: Circuito de proteção de *gate* dos semicondutores de potência.

Relativamente aos díodos TVS, estes devem entrar em condução antes que a tensão V_{GS} ultrapasse os valores máximos e mínimos suportados pelo semicondutor, de forma a impedir que a tensão suba ou desça além dos limites e cause danos, mas sem impedir a aplicação da tensão utilizada na comutação. Assim, para o díodo D_{T1+}, representado na Figura 4-30, que protege contra a tensão máxima positiva, foi selecionado o *SMBJ15A*, com uma tensão de rutura mínima de 16,7 V e máxima de 18,5 V. Para o díodo D_{T1-}, que protege contra a tensão mínima negativa, escolheu-se o *SMBJ6.0A*, com uma tensão de rutura mínima de 6,67 V e máxima de 7,37 V. Ambos os díodos TVS são fabricados pela *Vishay Intertechnology, Inc* e as respetivas especificações encontram-se detalhadas no *datasheet* disponível em [79].

Em relação ao condensador entre os terminais *gate* e *source* do semicondutor, este tem como função atenuar oscilações, denominadas de *ringing*, que podem ocorrer durante a comutação, resultantes da interação entre a indutância parasita do *layout* da PCB e a capacidade do terminal *gate*, especialmente em frequências relativamente elevadas. Este componente absorve picos de tensão e oscilações, evitando disparos involuntários. De notar que a capacidade deste condensador não deve ser demasiado elevada, de forma a não comprometer a velocidade de comutação. Neste projeto, foi escolhido um valor de 100 pF. Quanto à resistência de *pull-down*, optou-se por um valor de 10 kΩ, com o objetivo de amortecer o ruído entre os terminais *gate* e *source* e prevenir comutações indesejadas.

Circuito de Resistências de *Gate*

Além do circuito de proteção de *gate*, é comum encontrar resistências entre a saída do *gate driver* e o terminal *gate* do semicondutor, designadas resistências de *gate*. Os MOSFETs possuem uma capacidade no terminal *gate* que é carregada e descarregada durante a comutação, e o carregamento desta capacidade pode gerar picos de corrente elevados, capazes de danificar o *gate driver*. Um dos propósitos das resistências de *gate* é limitar o valor dessa corrente.

Quanto maior for o valor da resistência, mais lentamente a capacidade do terminal *gate* é carregada, resultando num menor *overshoot* e numa menor emissão de EMI. Por outro lado, uma resistência mais baixa permite um carregamento mais rápido, mas aumenta o *overshoot* e a emissão de EMI. A escolha do valor destas resistências permite, assim, ajustar o comportamento do MOSFET, estabelecendo um compromisso entre velocidade de comutação e estabilidade. Esta prática é particularmente relevante nos MOSFETs SiC, que operam frequentemente a altas frequências, onde as indutâncias parasitas do *layout*, em conjunto com a capacidade do terminal *gate*, podem gerar *ringing* no sinal aplicado ao terminal *gate* e na tensão e corrente *drain-source* do dispositivo.

No caso concreto deste projeto, e uma vez que o *gate driver* utilizado disponibiliza terminais *source* e *sink*, foram utilizadas duas resistências de *gate* distintas, conforme ilustrado na Figura 4-31, permitindo controlar de forma mais precisa os tempos de *turn-on* e *turn-off* do semicondutor. Com base nesta configuração, realizou-se uma análise do compromisso entre velocidade de comutação e estabilidade, complementada por testes experimentais, tendo-se optado pelo valor de 4,7 Ω para R_{G1+} e de 2,2 Ω para R_{G1-}.

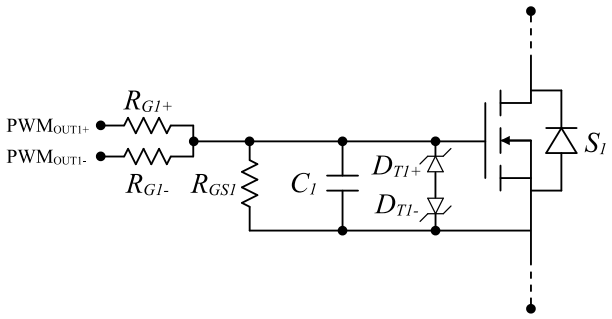


Figura 4-31: Circuito de proteção de *gate* e circuito de resistências de *gate* aplicados aos semicondutores de potência.

Como referido anteriormente, na implementação deste projeto optou-se por colocar dois MOSFETs SiC em paralelo, controlados pelo mesmo *gate driver*. Cada MOSFET dispõe, contudo, do seu próprio circuito de proteção de *gate* e resistências de *gate*, garantindo que a proteção e o controlo sejam aplicados de forma individual a cada dispositivo.

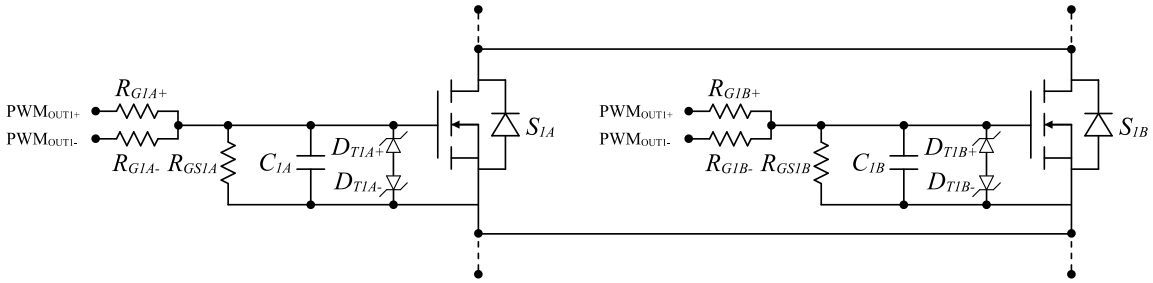


Figura 4-32: Circuito de proteção de *gate* e circuito de resistências de *gate* aplicados aos semicondutores de potência em paralelo.

Devido à topologia implementada, os MOSFETs têm de conduzir em sentido reverso. Para tal, cada um destes dispositivos possui um díodo interno. No entanto, a queda de tensão em condução, V_{SD}, do referido díodo interno dos MOSFETs SiC utilizados é de 3,7 V para uma corrente *source-drain*, I_{SD}, de 15 A, podendo atingir até 5 V quando V_{GS} é -5 V, como ocorre neste projeto. Para correntes elevadas, como as utilizadas neste protótipo, as perdas associadas à condução do díodo tornam-se significativas. As perdas no semicondutor quando é o díodo a conduzir são determinadas pela equação (4.8).

$$P_D = V_{SD}\, I_D \tag{4.8}$$

Analisando a equação (4.8) verifica-se que quanto menor for a queda de tensão V_{SD}, menor é a potência dissipada no semicondutor, menor é o seu aquecimento e maior é o rendimento do conversor. Assim, em paralelo com cada MOSFET recorreu-se a um díodo Schottky SiC, com a referência *C4D08120E*, do fabricante *Wolfspeed*. O objetivo deste díodo é reduzir V_{SD} e consequentemente as perdas quando a corrente circula em sentido reverso ao do MOSFET. De acordo com o *datasheet*, disponível em [80], este

díodo Schottky apresenta uma queda de tensão em condução de 2,9 V para uma corrente direta, I_F, de 15 A a 75 °C. Como a tensão neste díodo é inferior à do díodo interno do MOSFET, a corrente tende a fluir preferencialmente pelo díodo Schottky, diminuindo as perdas.

Adicionalmente, o tempo de recuperação reversa do díodo Schottky é praticamente nulo, o que o torna adequado para operação em alta frequência e evita as perdas associadas à recuperação reversa do díodo interno dos MOSFETs. A tensão reversa máxima é de 1200 V, suficiente para a aplicação. A corrente máxima, I_F, é de 24,5 A a 25 °C, contudo, como o dispositivo já se encontrava disponível em laboratório e, durante a fase de testes, o conversor não seria utilizado à potência máxima, este díodo foi utilizado, uma vez que era adequado para a fase de testes. Para aplicações com correntes superiores, bastaria substituir o mesmo por um equivalente com maior capacidade de condução. No que diz respeito ao encapsulamento este é do tipo *TO-252-2*, o que o torna um componente compacto, permitindo obter um maior rendimento global do conversor sem aumentar significativamente a área ocupada na PCB. O díodo Schottky utilizado é apresentado na Figura 4-33.

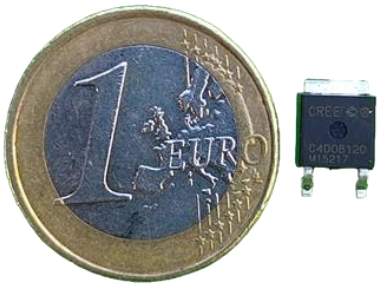


Figura 4-33: Modelo físico do díodo Schottky *C4D08120E*.

Além dos díodos Schottky, foram ainda integrados outros elementos destinados a salvaguardar os MOSFETs contra condições anómalas de funcionamento. Em particular, para a proteção dos dispositivos *MSC080SMA120B4* contra sobretensões transitórias, foram utilizados dois díodos TVS do tipo *SMCJ1.5KE440A*, fornecidos pelo fabricante *Micro Commercial Components*, ligados em série. Cada díodo apresenta uma tensão de rutura de aproximadamente 418 V, a partir da qual inicia a condução, e uma *clamping voltage* na ordem dos 602 V [81]. Quando conectados em série, a *clamping voltage* total atinge aproximadamente 1204 V, valor que garante que a tensão aplicada ao MOSFET não ultrapasse significativamente o seu limite máximo de operação de 1200 V.

Considerando que a tensão máxima presente no barramento CC é de 800 V, os díodos TVS em série mantêm-se inativos em regime normal de funcionamento, não interferindo assim na operação do

conversor. Apenas em condições de sobretensão estes dispositivos entram em condução, limitando a tensão e protegendo os MOSFETs SiC.

Importa ainda salientar que este circuito de proteção foi igualmente implementado em cada um dos semicondutores que compõem as células bidirecionais do conversor. Por questões de clareza e para evitar repetições desnecessárias, apresenta-se na Figura 4-34 apenas um dos braços do conversor, sendo a implementação análoga para os restantes MOSFETs SiC.

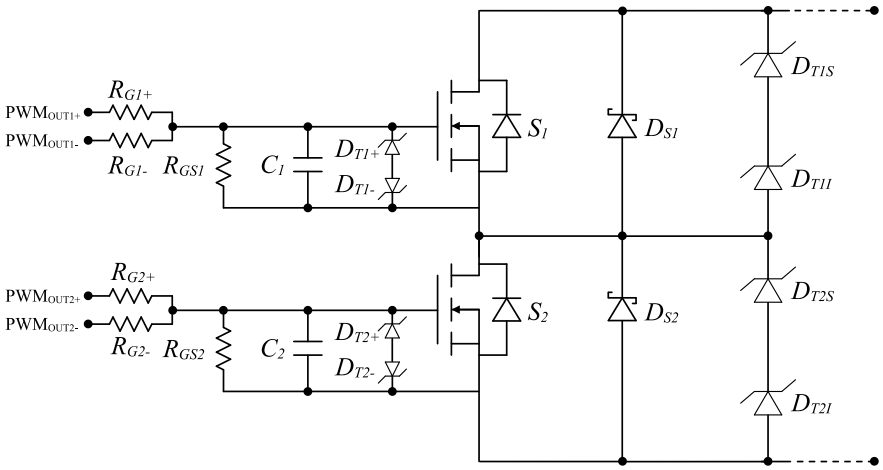


Figura 4-34: Esquema elétrico simplificado de um braço do conversor, incluindo os circuitos de proteção de *gate*, os circuitos de resistências de *gate* aplicados aos semicondutores de potência, os díodos Schottky, bem como os circuitos de proteção contra sobretensões implementados com díodos TVS.

4.4.2 Condensadores

Os condensadores do barramento de corrente contínua têm como principal função reduzir o *ripple* da tensão e absorver os transitórios de comutação de forma a obter uma tensão estável no barramento CC. Para compreender e justificar a escolha dos condensadores utilizados, torna-se necessário analisar o modelo equivalente de um condensador real, o qual é apresentado na Figura 4-35.

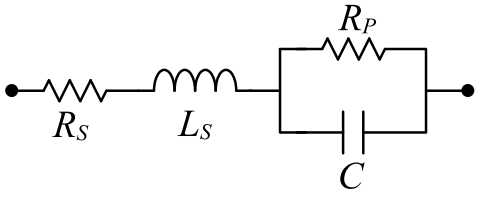


Figura 4-35: Modelo equivalente de um condensador real.

O modelo equivalente de um condensador real pode ser representado por um circuito constituído por quatro elementos principais, sendo eles, a sua capacidade, representada por C, a resistência série equivalente, R_s, a resistência paralelo equivalente, R_p, e a indutância série equivalente, L_s.

No que diz respeito à capacidade, C, este traduz a aptidão do condensador para armazenar energia elétrica no campo eletrostático do dielétrico. O seu valor é diretamente proporcional à área efetiva das placas condutoras e inversamente proporcional à espessura do dielétrico que as separa, sendo ainda dependente da permissividade relativa do material isolante.

Relativamente à resistência série equivalente, R_s, também designada por *Equivalent Series Resistance* (ESR), esta representa as perdas resistivas associadas ao material dos elétrodos, às ligações internas e a fenómenos de dissipação no dielétrico. Este parâmetro condiciona diretamente o aquecimento do componente e o seu rendimento.

Por sua vez, a resistência paralelo equivalente, R_p, relaciona-se com a capacidade de isolamento do dielétrico. Este elemento modela as correntes de fuga que atravessam o dielétrico quando submetido a uma diferença de potencial. Como estas correntes são, na maioria das aplicações práticas, de valor muito reduzido e frequentemente desprezáveis, o efeito de R_p é considerado insignificante e, por conseguinte, desconsiderado nas análises subsequentes.

Finalmente, a indutância série equivalente, L_s, ou *Equivalent Series Inductance* (ESL), resulta da geometria de construção do condensador, incluindo as ligações metálicas internas. Este parâmetro torna-se particularmente relevante em aplicações de alta frequência, pois limita a taxa de variação da corrente e introduz um comportamento indutivo a partir de determinadas frequências de operação, como se detalha adiante neste documento [82].

Tendo em consideração este modelo equivalente, é possível deduzir a expressão matemática que caracteriza a impedância de um condensador real, conforme apresentado na equação (4.9).

$$Z(j\omega) = R_s + j\omega L_s + \frac{1}{j\omega C} \tag{4.9}$$

Como ω corresponde a $2\pi f$, verifica-se que a impedância do condensador, Z, depende diretamente da frequência de operação, pelo que esta frequência influencia o *ripple* na tensão do barramento de corrente contínua. Um conceito importante para compreender a resposta do condensador em diferentes faixas de frequência é a frequência de ressonância, definida pela equação (4.10). Esta ocorre quando a reatância indutiva X_L se iguala à reatância capacitiva X_C, resultando numa impedância total igual à resistência R_s. Esta frequência marca a transição entre os regimes capacitivo, resistivo e indutivo do condensador, determinando como o condensador influencia o *ripple* em função da frequência de operação do conversor.

$$f_{res} = \frac{1}{2\pi\sqrt{L_s\, C}} \tag{4.10}$$

Com base neste conceito, a contribuição do condensador para o *ripple* da tensão no barramento pode ser analisada em três faixas de frequência. Verifica-se que em baixas frequências, ou seja, para $f < f_{res}$, o termo $\frac{1}{j\omega C}$ domina em relação aos outros termos, pelo que o *ripple* da tensão no barramento é principalmente determinado pela capacidade C. Nesta situação, o *ripple* é essencialmente descrito pela expressão apresentada na equação (4.11).

$$\Delta V_C \approx \frac{I_{ripple}}{2\pi\, f\, C} \tag{4.11}$$

À medida que a frequência aumenta e $f \approx f_{res}$, o efeito resistivo associado à resistência série, R_s, torna-se dominante, originando perdas adicionais. Nesta faixa, o *ripple* da tensão no barramento é diretamente proporcional à corrente de *ripple*, também denominada de componente CA da corrente que percorre o condensador, pois a impedância do condensador é principalmente resistiva.

$$\Delta V_{ESR} \approx I_{ripple}\, R_s \tag{4.12}$$

Já em frequências elevadas, $f > f_{res}$, o comportamento é dominado pela indutância equivalente série, L_s, no entanto, como a indutância tende a opor-se a variações de corrente bruscas, caso estas aconteçam, o valor do *ripple* torna-se acentuado.

$$\Delta V_{ESL} \approx L_s \frac{dI_{ripple}}{dt} \tag{4.13}$$

Tendo em conta estas três componentes, o *ripple* total da tensão do barramento de corrente contínua pode ser expresso como a soma dessas componentes, sendo, portanto, descrito pela equação (4.14).

$$\Delta V \approx \frac{I_{ripple}}{2\pi\, f\, C} + I_{ripple}\, R_s + L_s \frac{dI_{ripple}}{dt} \tag{4.14}$$

Esta análise mostra claramente como cada parâmetro do condensador influencia o *ripple* da tensão aos seus terminais em diferentes frequências e destaca a importância de conhecer a frequência de ressonância do condensador para efetuar a escolha dos condensadores que devem integrar o barramento. Ao garantir que a frequência de operação do conversor está significativamente abaixo da frequência de ressonância, assegura-se que o condensador opera predominantemente no regime capacitivo, minimizando o *ripple* e mantendo a estabilidade do barramento.

Além disso, a escolha do tipo de condensador influencia diretamente os valores de R_s e L_s, ou seja, de ESR e ESL [83]. Condensadores eletrolíticos, apesar de permitirem grandes capacidades em volumes relativamente pequenos, apresentam ESR e ESL significativamente maiores devido à sua construção interna. Valores elevados de ESR e ESL nos condensadores eletrolíticos originam um acréscimo da *ripple* em altas frequências e deslocam a frequência de ressonância para valores mais baixos, podendo esta coincidir ou mesmo situar-se abaixo da frequência de operação do conversor. Nessas circunstâncias, o condensador passa a comportar-se de forma predominantemente indutiva durante o regime de operação, perdendo assim eficácia na filtragem em alta frequência.

Já os condensadores de filme podem apresentar dimensões físicas superiores quando se pretende atingir capacidades elevadas, o que implica atenção ao espaço disponível no projeto. Contudo, apresentam tipicamente valores reduzidos de ESR e ESL, resultando em perdas menores, e possuem uma frequência de ressonância elevada, garantindo desempenho estável mesmo durante transitórios de comutação de alta frequência. Acresce ainda a maior durabilidade face aos condensadores eletrolíticos [40]. Por estas razões, o barramento deste conversor foi implementado exclusivamente com condensadores de filme. No entanto, uma vez que todos os terminais do barramento de corrente contínua foram deixados acessíveis, não se exclui a possibilidade de se adicionar condensadores eletrolíticos externos em paralelo com o barramento CC, de modo a reforçar a filtragem e reduzir o *ripple* de baixa frequência.

Adicionalmente, a associação de condensadores influencia diretamente os parâmetros globais de ESR e ESL do barramento. Quando ligados em série, a capacidade total diminui enquanto ESR e ESL aumentam. Por outro lado, na ligação em paralelo, a capacidade total aumenta e tanto ESR como ESL diminuem.

Em teoria, se não existissem limitações de espaço nem de custos, a associação ideal seria colocar o maior número possível de condensadores em paralelo, visto que esta é a configuração mais vantajosa. No entanto, para esta aplicação, considerando o conversor para o qual a PCB foi desenhada, torna-se necessária a existência de um ponto médio no barramento CC. Esta condição obriga à utilização de pelo menos dois condensadores, ou grupos de condensadores em série. Adicionalmente, caso fosse utilizado apenas um condensador, caso este impraticável na topologia adotada, este teria de suportar sozinho toda a tensão presente no barramento, que neste projeto atinge um valor máximo de 800 V. Assim, tendo isto em conta, neste projeto optou-se pela disposição de condensadores apresentada na Figura 4-36, composta por 16 unidades organizadas na configuração 2 em série e 8 em paralelo, denominada na gíria de *2s8p* [84].

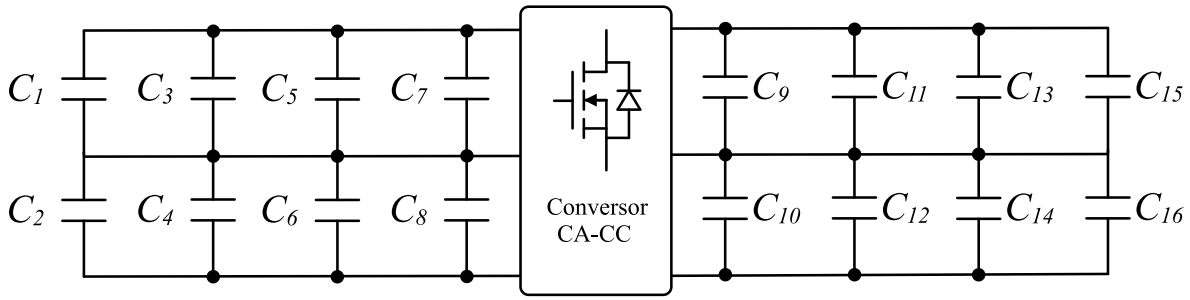
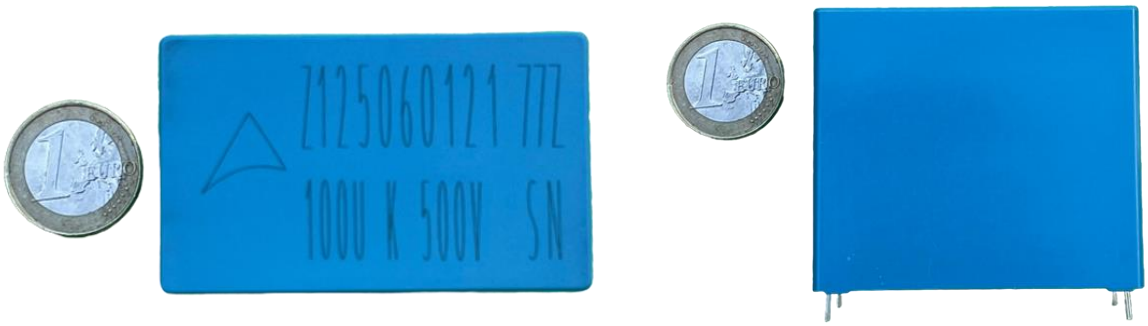


Figura 4-36: Esquema representativo da disposição dos condensadores no barramento de corrente contínua.

Relativamente aos condensadores utilizados, estes apresentam a referência *B32778Z4107* e são fabricados pela *TDK Electronics*. Quanto às suas especificações, que podem ser consultadas em [85], tratam-se de condensadores de polipropileno, com tensão máxima de 500 V e uma capacidade de 100 µF. Apresentam, ainda, um valor de ESR típico de 4,3 mΩ e um valor de ESL de 14 nH. Na Figura 4-37 é possível visualizar o modelo físico de um dos condensadores *B32778Z4107* utilizados.



(a) **(b)**

Figura 4-37: Modelo físico do condensador *B32778Z4107*: (a) vista superior; (b) vista lateral.

Além dos condensadores previamente referidos, foram ainda instalados condensadores de polipropileno com a referência *A72QT3100AA02M*, fabricados pela *KEMET*, sendo colocado um em paralelo com cada um dos três braços de semicondutores do conversor e, consequentemente, também em paralelo com o barramento CC, como se pode observar no esquema de ligações apresentado na Figura 4-38 (a). Apesar de não contribuírem significativamente para o aumento da capacidade total do barramento de corrente contínua, estes condensadores desempenham um papel importante na proteção dos MOSFETs SiC contra eventuais picos de tensão que possam surgir durante a comutação, razão pela qual estão posicionados próximos dos mesmos [86]. Cada condensador é capaz de suportar uma tensão máxima de 1000 V CC e possui uma capacidade de 100 nF. O modelo físico de um destes condensadores pode ser visualizado na Figura 4-38 (b).

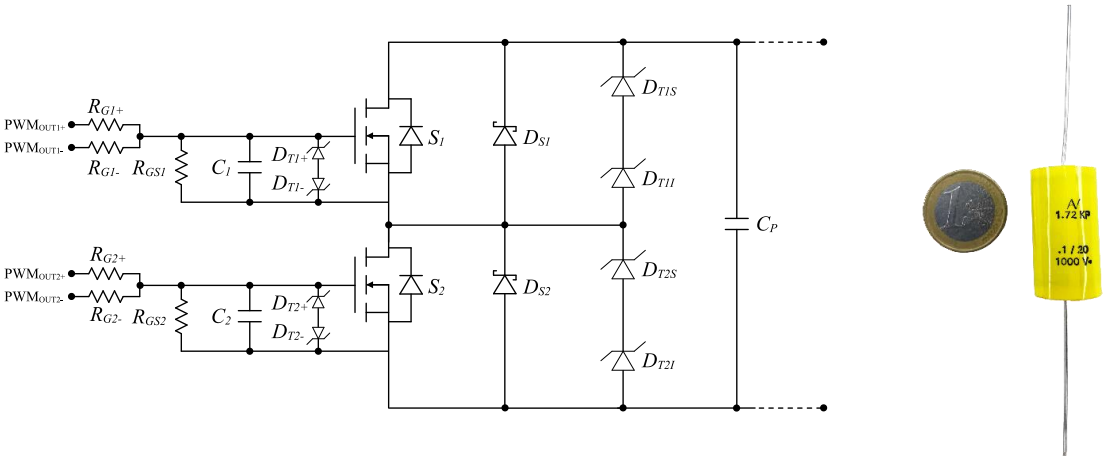


Figura 4-38: (a) Esquema elétrico simplificado de um braço do conversor, incluindo os circuitos de proteção de *gate*, os circuitos de resistências de *gate* aplicados aos semicondutores de potência, os díodos Schottky, os circuitos de proteção contra sobretensões implementados com díodos TVS, bem como os condensadores de polipropileno em paralelo com o braço de semicondutores; (b) modelo físico de um condensador *A72QT3100AA02M*.

4.4.3 Dissipadores de Calor

Os MOSFETs de potência, quando submetidos a processos de comutação em alta frequência e condução de correntes elevadas, apresentam perdas que se traduzem em calor. Se não for devidamente controlada, a elevação da temperatura pode comprometer a fiabilidade, reduzir a eficiência do conversor e, em situações extremas, danificar de forma irreversível os semicondutores. Neste contexto, a utilização de dissipadores de calor torna-se essencial para assegurar a operação estável dos semicondutores dentro dos limites térmicos especificados pelo fabricante.

O dimensionamento adequado do dissipador deve considerar tanto as perdas de condução como as perdas de comutação dos MOSFETs. Para tal, recorreu-se ao modelo de simulação real do conversor desenvolvido, o qual se encontra apresentado no subcapítulo 3.8. Uma vez que foram selecionados semicondutores equivalentes aos utilizados na prática, foi possível obter uma estimativa das perdas associadas.

Posteriormente, realizou-se uma pesquisa de dissipadores disponíveis no mercado, avaliando-se as suas dimensões e especificações técnicas. Constatou-se que, em vez de um único dissipador para os 24 semicondutores presentes no conversor, seria mais adequado utilizar três dissipadores, cada um destinado a oito semicondutores, quatro correspondentes a um braço do conversor e quatro a uma célula bidirecional. Entre as opções encontradas, selecionou-se o dissipador com a referência *SK 645 150 AL*,

fabricado pela *Fischer Elektronik*, em alumínio, com 15 cm de comprimento, 9,5 cm de largura e 7 cm de altura, cujas especificações estão descritas em [87].

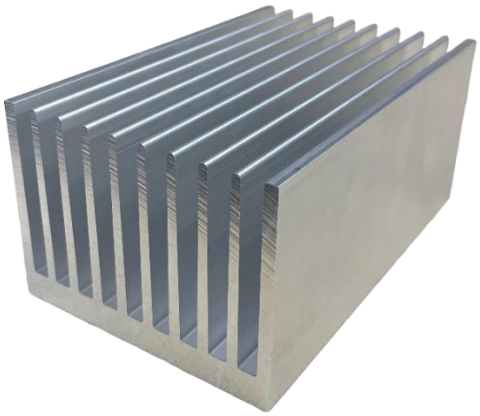


Figura 4-39: Modelo físico do dissipador *SK 645 150 AL*.

Com base nessa escolha, procedeu-se a uma simulação no *software Comsol Multiphysics*, com o objetivo de verificar a adequação do dissipador à aplicação em estudo e confirmar a sua capacidade de dissipação térmica. A Figura 4-40 apresenta o modelo 3D da simulação de um dos três dissipadores utilizados, no qual se destacam, a branco, a disposição dos semicondutores de potência. É ainda possível visualizar o sentido do fluxo de ar que circula pelas alhetas do dissipador. Este fluxo é forçado através da utilização de uma ventoinha com uma velocidade de 5 m/s e com dimensões compatíveis com a abertura de entrada de ar do dissipador, uma vez que, estando os dissipadores orientados paralelamente ao solo, a circulação natural do ar torna-se limitada, dado que contraria o movimento natural de convecção em que o ar quente tende a subir. No entanto, como o protótipo não foi testado à potência nominal, por forma a reduzir custos, a adição da ventoinha não foi implementada nesta fase, embora tenha ficado prevista e dimensionada para uma eventual utilização em testes futuros.

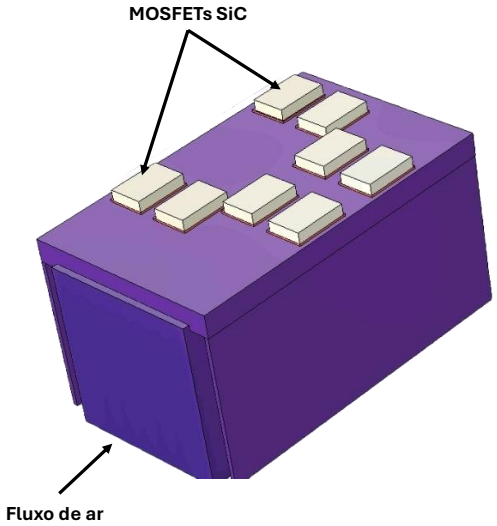


Figura 4-40: Modelo de simulação utilizado para o dissipador *SK 645 150 AL*.

Na Figura 4-41 apresenta-se o resultado da simulação efetuada. A análise do resultado, bem como da escala térmica apresentada, permitiu verificar que, em regime de potência nominal do conversor, ou seja, para uma potência de 25 kW, a temperatura do dissipador se mantém em torno dos 33 °C. Assim, concluiu-se que o dissipador selecionado é adequado para a aplicação em causa.

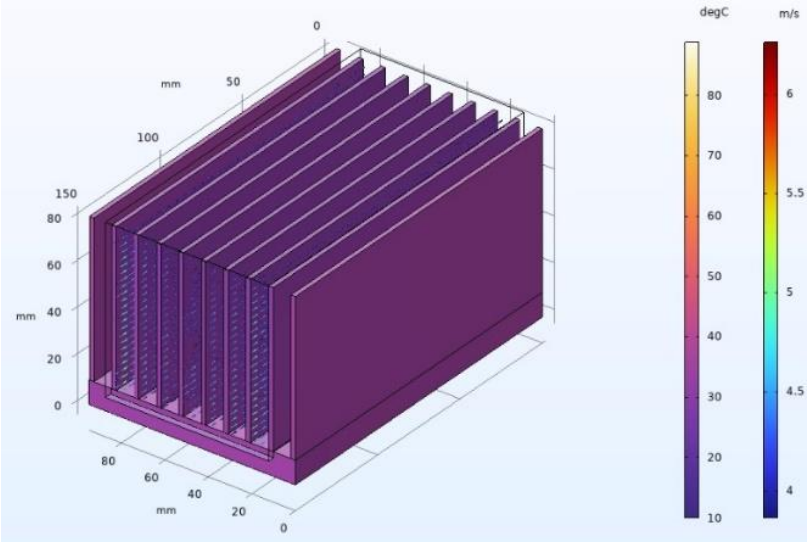


Figura 4-41: Resultado da simulação efetuada, recorrendo ao *software Comsol Multiphysics.*

4.4.4 Filtros de Acoplamento à Rede Elétrica

Além dos componentes do andar de potência já referidos, foi também necessário escolher os filtros de acoplamento à rede elétrica, os quais são essenciais para efetuar a interface entre os conversores CA-CC e a rede elétrica. Neste caso, optou-se por filtros de acoplamento do tipo L, os quais são responsáveis por suavizar a forma de onda das correntes do lado CA. De referir que o valor da indutância destes filtros influencia diretamente o *ripple* das referidas correntes, como se depreende da expressão apresentada na equação (4.15).

$$\Delta i_L = \frac{V_L}{L}\Delta t \tag{4.15}$$

Uma vez que Δt depende inversamente da frequência de comutação, esta também influencia o *ripple* das correntes do lado CA, assim este é inversamente proporcional ao valor da indutância da bobina e à frequência de comutação:

$$\Delta i_L \propto \frac{1}{L\, f_{sw}} \tag{4.16}$$

Conclui-se, portanto, que, para reduzir o *ripple* das correntes do lado CA, existem duas possibilidades, sendo elas aumentar a indutância da bobina ou elevar a frequência de comutação. Este compromisso deve ser cuidadosamente analisado, uma vez que, para um mesmo *ripple*, é possível aumentar a frequência de comutação e reduzir a indutância da bobina, o que normalmente se traduz numa diminuição do tamanho da bobina [88]. No entanto, o aumento da frequência de comutação pode implicar um acréscimo das perdas de comutação nos semicondutores de potência, bem como das perdas nos elementos passivos do conversor, conduzindo a uma diminuição do rendimento global do sistema [89].

Tendo em conta a frequência de comutação utilizada, a qual corresponde a 50 kHz, e as bobinas disponíveis no laboratório, optou-se pela utilização de bobinas de ferro laminado com dois enrolamentos conectados em série. Um dos filtros de acoplamento à rede elétrica utilizados está representado na Figura 4-42.



Figura 4-42: Filtro de acoplamento à rede elétrica utilizado.

Deve-se ainda referir que foram utilizados três filtros deste tipo, uma para cada fase da rede elétrica. Após medições realizadas com recurso a uma ponte RLC, foi possível verificar que, para 50 kHz, a indutância de cada bobina utilizada é de 1,59 mH.

4.4.5 Desenvolvimento da PCB do Sistema de Potência

Após a descrição dos diversos elementos que compõem o sistema de potência, apresenta-se, neste subcapítulo, o processo de desenvolvimento da PCB responsável pela sua implementação. O conversor adotado assenta numa topologia trifásica e, com o intuito de assegurar maior flexibilidade e modularidade, o sistema de potência foi concebido numa única PCB, estruturada internamente como três conversores monofásicos independentes.

A principal complexidade encontrada durante a fase de conceção prendeu-se com a disposição dos 24 MOSFETs SiC, incluindo aqueles que operam em paralelo. Acresce a este desafio a necessidade da PCB suportar uma potência de até 25 kW, o que exigiu um cuidado especial no dimensionamento, dado o envolvimento de correntes de elevado valor, atingindo picos de 51 A por fase. Para além disso, foi imperativo assegurar um rigoroso isolamento elétrico, uma vez que o barramento de corrente contínua deveria ser capaz de operar com tensões até 800 V.

A implementação foi realizada recorrendo a uma PCB de quatro camadas com 2 oz de cobre. Nas zonas sujeitas à circulação de correntes mais elevadas, procurou-se maximizar a utilização de camadas em paralelo, de forma a aumentar a secção condutora disponível e, consequentemente, reduzir perdas resistivas. À semelhança do que ocorreu no desenvolvimento das PCBs de controlo, também esta placa foi projetada com recurso ao *software KiCad*. O *layout* final da mesma encontra-se representado na Figura 4-43.

De salientar, que a elevada potência para a qual a PCB foi dimensionada se refletiu nas suas dimensões físicas, as quais são consideravelmente superiores às usuais, atingindo 59,69 cm de comprimento e 21,98 cm de largura.

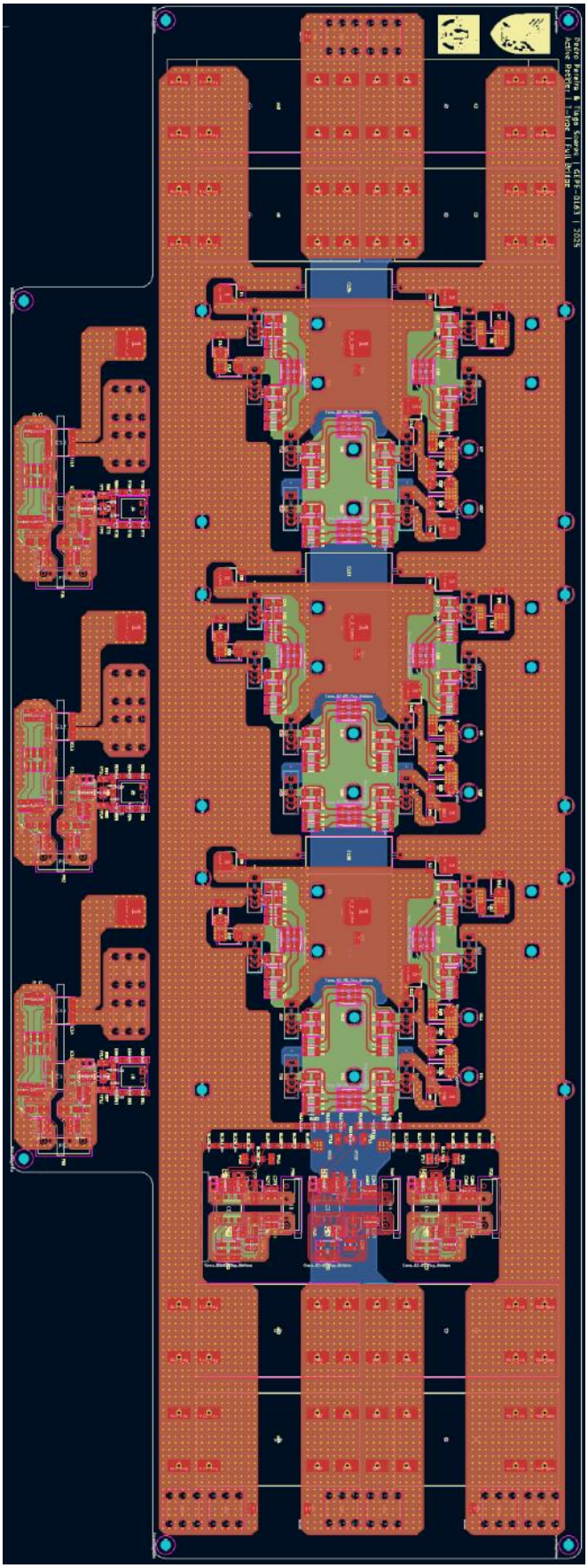
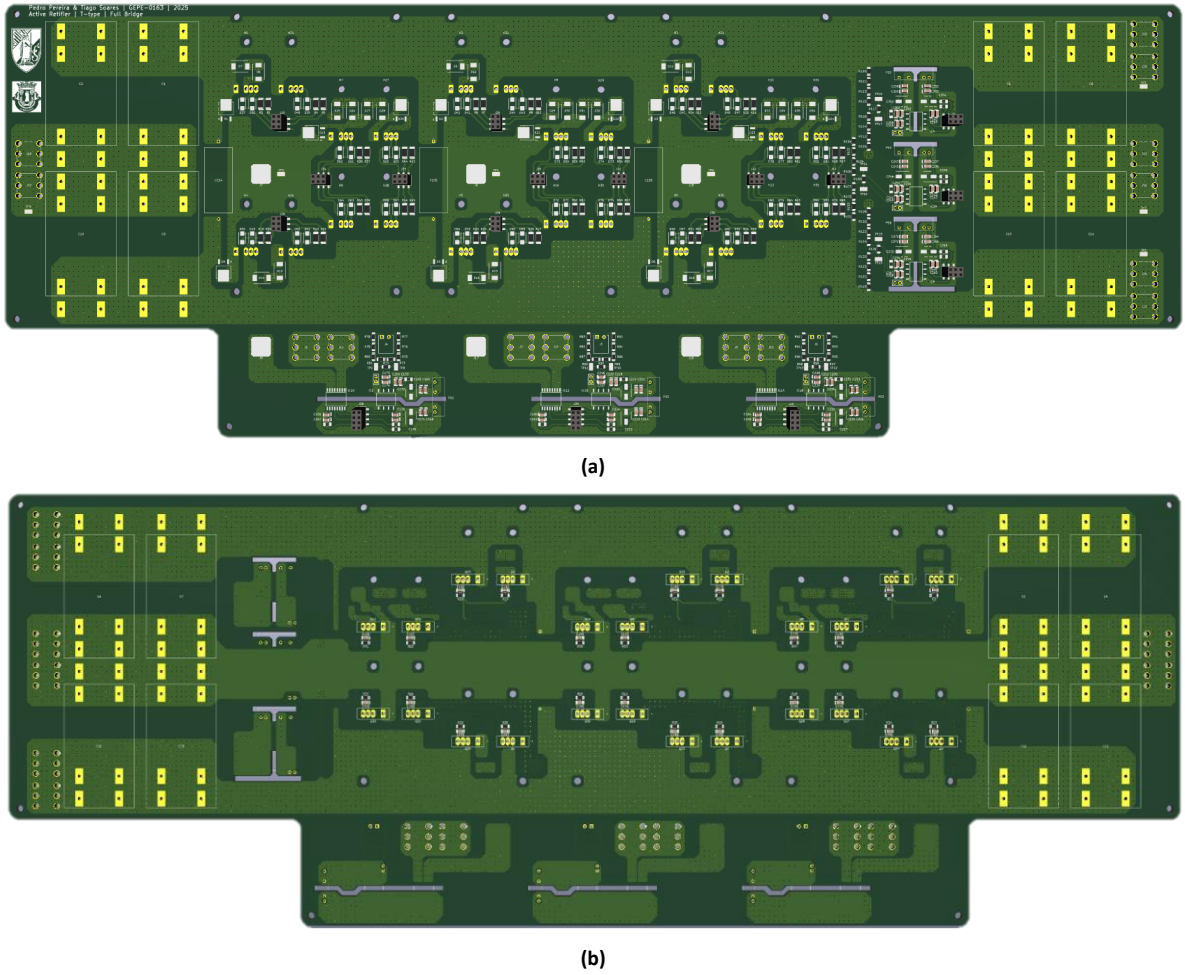


Figura 4-43: *Layout* da PCB do sistema de potência desenvolvido no *software KiCad*.

A Figura 4-44 apresenta o modelo tridimensional da PCB de potência, gerado a partir do *software KiCad*.

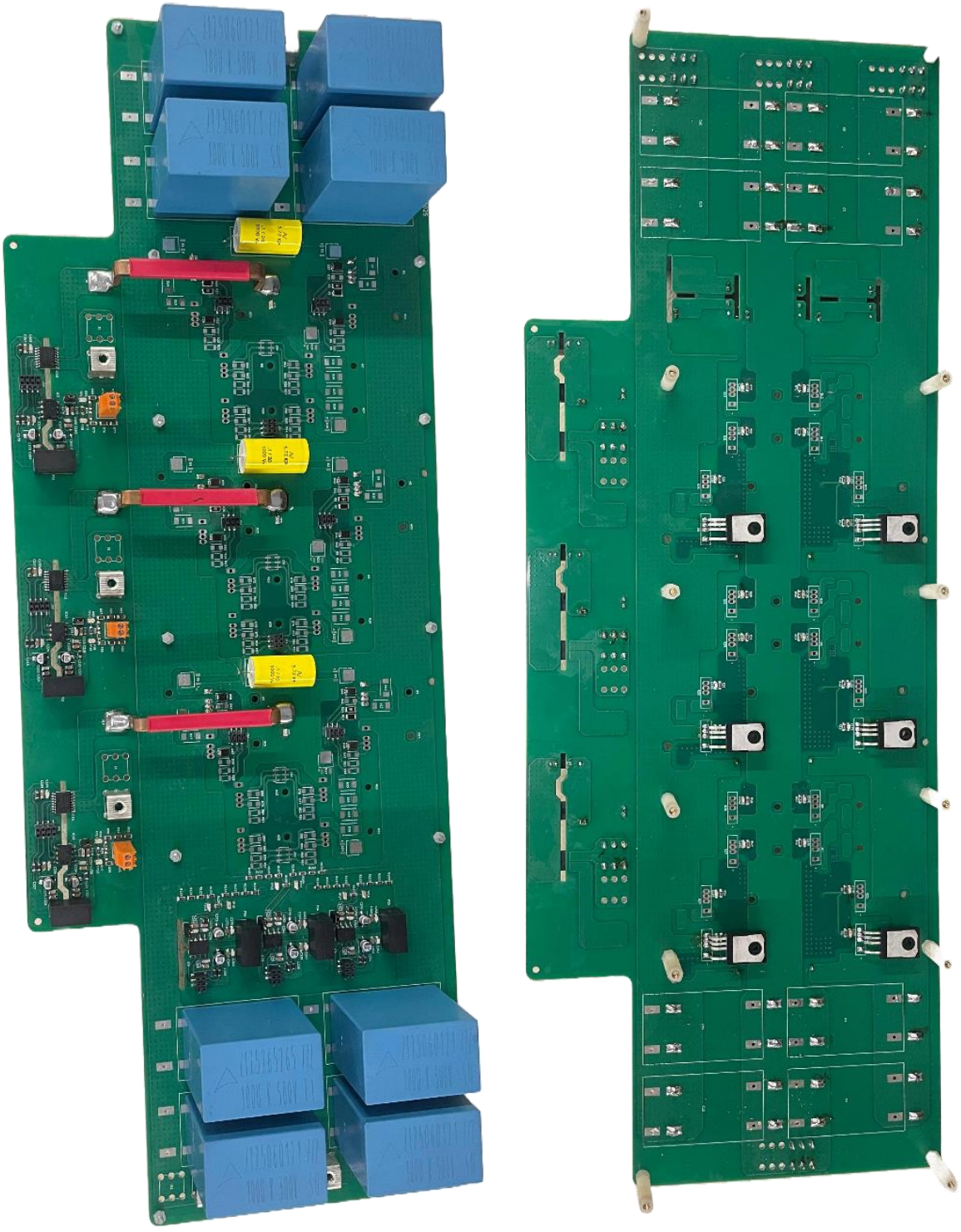


(a)

(b)

Figura 4-44: Modelo 3D da PCB de potência: (a) face frontal; (b) face traseira.

Após a produção e com os componentes devidamente soldados, a face frontal da placa de potência pode ser observada na Figura 4-45 (a) e a face traseira na Figura 4-45 (b). Importa referir que, apesar do desafio de *design* ter sido inicialmente proposto para a implementação de um conversor em topologia *t-type*, tendo sido este desafio superado, foram efetivamente soldados apenas os componentes correspondentes à topologia *full-bridge*, uma vez que o presente trabalho de dissertação se foca nesta configuração. Adicionalmente, considerando que os ensaios experimentais foram realizados a uma potência significativamente inferior à nominal do conversor, de forma a reduzir custos, procedeu-se à soldagem de apenas um MOSFET por posição, deixando os elementos em paralelo por soldar.



(a) **(b)**

Figura 4-45: Modelo físico da PCB de potência: (a) face frontal; (b) face traseira.

Na Figura 4-45 (a), é ainda possível observar a presença de barras de cobre externas à PCB, tecnicamente designadas por *bus bars*. A sua utilização tornou-se necessária devido às elevadas correntes que percorrem o circuito, exigindo várias camadas de cobre em paralelo para assegurar a capacidade de condução adequada. No entanto, dado que a PCB dispõe apenas de quatro camadas, em certas zonas não foi possível dedicar todas as camadas necessárias ao transporte de corrente sem

comprometer outros percursos essenciais. Para contornar esta limitação, recorreu-se a *bus bars* externas, que funcionam como condutores adicionais, permitindo realizar interligações de corrente em pontos críticos do circuito.

Tal como referido anteriormente, embora os sensores de corrente e de tensão façam parte integrante do sistema de controlo, estes encontram-se fisicamente localizados na PCB do andar de potência. No caso dos sensores de tensão, antes de serem conectados diretamente aos sensores, os sinais a medir atravessam um circuito divisor resistivo, de modo a adequar a sua tensão aos níveis de entrada do sensor. Tendo em conta que estes níveis são muito reduzidos, qualquer interferência poderia comprometer significativamente a medição. Por este motivo, os sensores são posicionados o mais próximo possível dos divisores resistivos. Poder-se-ia questionar a possibilidade de colocar os divisores resistivos nas PCBs de controlo, mantendo os sensores junto desta, contudo, tal solução implicaria transportar tensões elevadas até à placa de controlo, comprometendo a segurança e o isolamento entre os sistemas de potência e de controlo, pelo que esta possibilidade foi prontamente descartada.

No que diz respeito aos sensores de corrente, estes estão integrados no andar de potência, uma vez que devem ser atravessados pela corrente a medir e, devido à elevada intensidade destas correntes, torna-se evidente que a sua colocação na PCB de potência é a mais adequada.

Refira-se, por último, que, tal como ocorreu nas PCBs de controlo, foram incorporados núcleos de ferrite e condensadores de desacoplamento em todas as linhas de alimentação dos circuitos integrados presentes nas PCBs. A utilização destes elementos tem como objetivo assegurar a estabilidade das tensões de alimentação e reduzir o ruído de alta frequência.

4.5 Interface Gráfica com o Utilizador

Além do desenvolvimento do sistema de controlo e do sistema de potência, foi também criada uma interface gráfica com o utilizador, de forma a tornar a interação com o protótipo mais intuitiva. Uma vez que a implementação da interface não constitui o foco principal desta dissertação, o desenvolvimento da mesma é apresentado de forma sucinta. Esta foi concebida com foco numa interface de um sistema de carregamento de VEs, permitindo ao utilizador visualizar o estado do carregamento do veículo, bem como executar determinadas ações de controlo sobre o referido sistema de carregamento. Para efeitos de análise mais técnica, inclui ainda uma área dedicada à visualização de alguns dos principais parâmetros elétricos associados ao carregamento do VE.

Como referido na secção 4.3.2, o protótipo utiliza como plataforma de desenvolvimento o *LaunchPad TMS320F28379D*, responsável pela execução das ações diretas no conversor e pela aquisição dos valores das grandezas elétricas medidas pelos sensores integrados no *hardware*. No entanto, como se pretendia que a interface gráfica funcionasse de forma autónoma, sem depender de um computador externo, e considerando que a plataforma de desenvolvimento utilizada não possui capacidade de processamento suficiente para executar aplicações complexas de interface, foi necessário integrar um sistema computacional adicional com maior capacidade de processamento, tendo-se optado pelo *Raspberry Pi 4B* do fabricante *Raspberry Pi Foundation*. Este possui um processador *Broadcom BCM2711 Quad-Core Cortex-A72 (ARM v8) 64-bit SoC* a 1,8 GHz, 2 GB de memória RAM, conectividade *Wi-Fi*, *Bluetooth* e *Ethernet*, portas *Universal Serial Bus* (USB) 2.0 e 3.0 e suporte a *High-Definition Multimedia Interface* (HDMI) 2.0 [90]. Relativamente à alimentação do *Raspberry Pi 4B*, recorreu-se ao conversor original do mesmo, o qual é conectado à rede elétrica. O modelo físico do *Raspberry Pi 4B* pode ser visualizado na Figura 4-46.

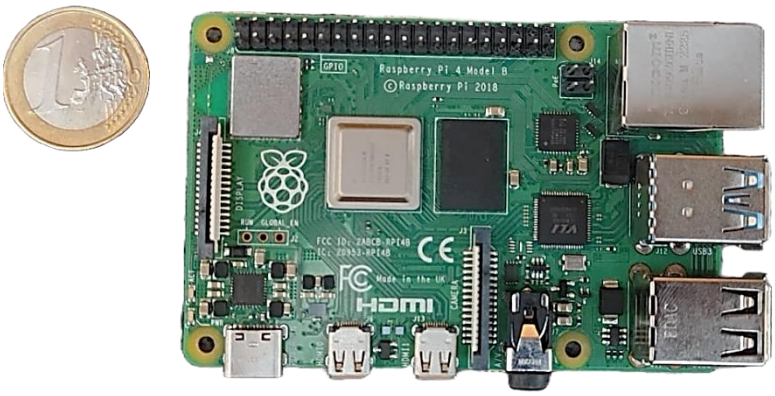


Figura 4-46:Modelo físico do *Raspberry Pi 4B*.

Além da integração do *Raspberry Pi 4B* no protótipo, de forma a permitir a operação totalmente autónoma do protótipo relativamente a componentes externos, foi integrado um *display* tátil de 7 polegadas, com resolução de 1024×600 pixels, tecnologia IPS e 5 pontos de toque capacitivo. Este foi conectado ao *Raspberry Pi 4B* via HDMI, com o objetivo de transmitir o sinal digital de vídeo, e USB que permite a comunicação da interface tátil. O *display* é alimentado diretamente pelo *Raspberry Pi 4B*, sem necessidade de uma fonte de alimentação separada. O modelo físico do *display* utilizado pode ser visualizado na Figura 4-47.



Figura 4-47: Modelo físico do *display* utilizado.

Para que a interface, processada pelo *Raspberry Pi 4B*, pudesse comunicar com a plataforma de desenvolvimento foi implementado um protocolo de comunicação simples utilizando a porta série. Desta forma, as ações do utilizador, dadas pelo *display* tátil, são recebidas e interpretadas, numa primeira fase, pelo *Raspberry Pi 4B* e posteriormente enviadas, por porta série, para a plataforma de desenvolvimento, a qual atua no nível mais baixo do protótipo, ou seja, no *hardware* do conversor. De forma inversa, o estado do conversor, assim como as grandezas elétricas medidas pelos sensores existentes no conversor, são enviados por porta série, desde a plataforma de desenvolvimento até ao *Raspberry Pi 4B*, onde são processadas e disponibilizadas na interface gráfica do utilizador.

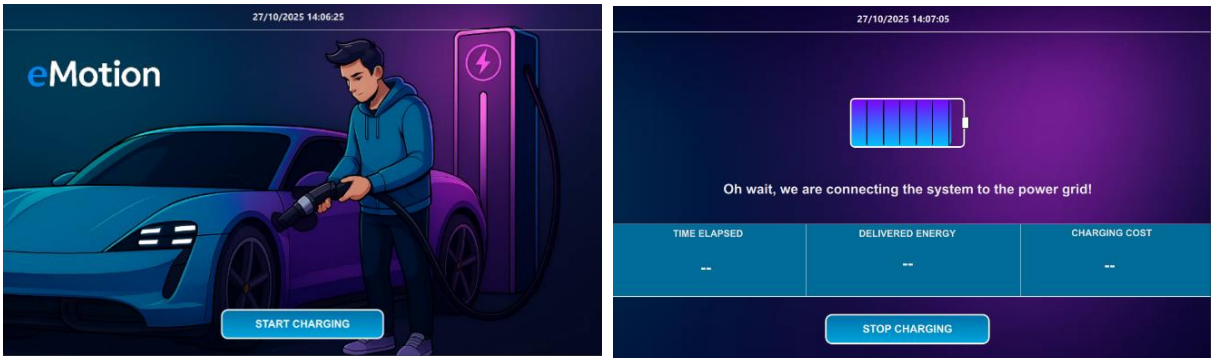
Relativamente ao *backend* da interface, este foi desenvolvido na linguagem de programação *Python*, utilizando o IDE *PyCharm*. Esta componente é responsável pela lógica de controlo da interface, pelo processamento dos dados recebidos a partir da plataforma de desenvolvimento e pela execução das ações solicitadas pelo utilizador. Para estabelecer a ligação entre o *backend* em *Python* e o *frontend* desenvolvido em QML, recorrendo ao *software QT Design Studio,* foi utilizada a biblioteca *PySide6*, que permite a comunicação direta entre os elementos gráficos da interface e as funções desenvolvidas em *Python*.

O *frontend* define a estrutura visual da aplicação, incluindo a disposição dos elementos gráficos, cores, fontes e transições entre as diferentes telas. A interação do utilizador com o sistema ocorre principalmente através de botões de controlo, cada um associado a funções específicas no *backend*. Quando um botão é acionado, um evento é enviado ao *backend*, que interpreta a ação e executa a função correspondente. No sentido inverso, o *backend* atualiza o *frontend* utilizando *bindings* e propriedades dinâmicas do QML, permitindo que campos de texto, barras de progresso e indicadores visuais sejam atualizados automaticamente e em tempo real. Esta ligação bidirecional assegura que o estado do

protótipo, incluindo o progresso do carregamento do VE, valores de determinadas grandezas elétricas do conversor e outros parâmetros relevantes seja refletido de forma contínua na interface.

A interface é composta por cinco telas principais e recebeu a designação *eMotion*. O nome foi escolhido por traduzir de forma clara o conceito principal do sistema desenvolvido. A letra "e" remete para energia elétrica e mobilidade elétrica, refletindo a natureza funcional do projeto e a sua aplicação no carregamento de veículos elétricos. A palavra *"Motion"*, que significa movimento, está associada à ideia de deslocação de um veículo. Em conjunto, a designação *eMotion* forma também a palavra inglesa *emotion*, introduzindo uma dimensão simbólica ao nome ao relacionar a componente técnica com a interação do utilizador.

Na Figura 4-48 (a), é apresentada a tela inicial da interface desenvolvida. Esta é a primeira tela exibida aquando do arranque do sistema e mantém-se visível até que o utilizador pressione o botão *START CHARGING*, disponível nesta tela da interface. Importa referir que, tanto esta como as restantes telas apresentadas ao longo do sistema, exibem ainda data e hora em tempo real. Após o botão *START CHARGING* ser pressionado, o sistema transita automaticamente para a segunda tela, visível na Figura 4-48 (b), onde é apresentada uma barra de carregamento em formato de bateria. Esta tela mantém-se ativa durante aproximadamente 5 segundos, intervalo definido de forma empírica com o objetivo de impedir a operação do conversor CA-CC antes do sistema realizar a sincronização com a rede elétrica, ou seja, antes que o algoritmo PLL sincronize totalmente com as tensões simples da rede elétrica. Durante esta fase, são também exibidos nessa tela os mostradores correspondentes ao tempo decorrido desde o início do carregamento, à energia total transferida para o veículo e à estimativa de custo do carregamento. Contudo, como o sistema se encontra ainda em processo de sincronização, os valores destes mostradores permanecem vazios. Adicionalmente, a tela disponibiliza um botão *STOP CHARGING*, que permite ao utilizador interromper o processo de carregamento a qualquer momento.



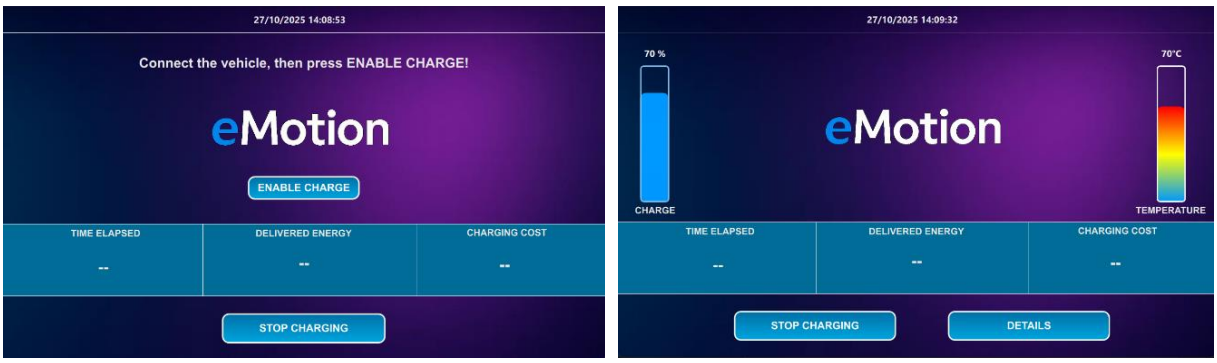
(a) **(b)**

Figura 4-48: Telas da interface com o utilizador desenvolvida: (a) tela 1; (b) tela 2.

A terceira tela, visível na Figura 4-49 (a), é apresentada após o período predefinido de sincronização do conversor CA-CC com a rede elétrica. Nesta é disponibilizado um botão designado *ENABLE CHARGE*. Este deve ser pressionado apenas depois do veículo elétrico, representado em contexto laboratorial por uma carga resistiva conectada ao lado CC do conversor, se encontrar devidamente conectado ao protótipo.

Após a ativação deste botão, o sistema transita para a quarta tela, demostrada na Figura 4-49 (b). Nesta, é apresentado um mostrador vertical que representa a percentagem de carga do veículo e outro mostrador vertical que indica a temperatura aproximada do sistema de carregamento durante a operação. Nesta fase, os mostradores relativos ao tempo de carregamento decorrido, à energia total entregue ao veículo e à estimativa de custo do carregamento passam a apresentar valores.

Por fim, esta tela inclui ainda dois botões adicionais, um destinado a parar o processo de carregamento e outro que permite aceder aos detalhes do carregamento, os quais são exibidos na quinta tela, apresentada na Figura 4-50 (a).



(c) **(d)**

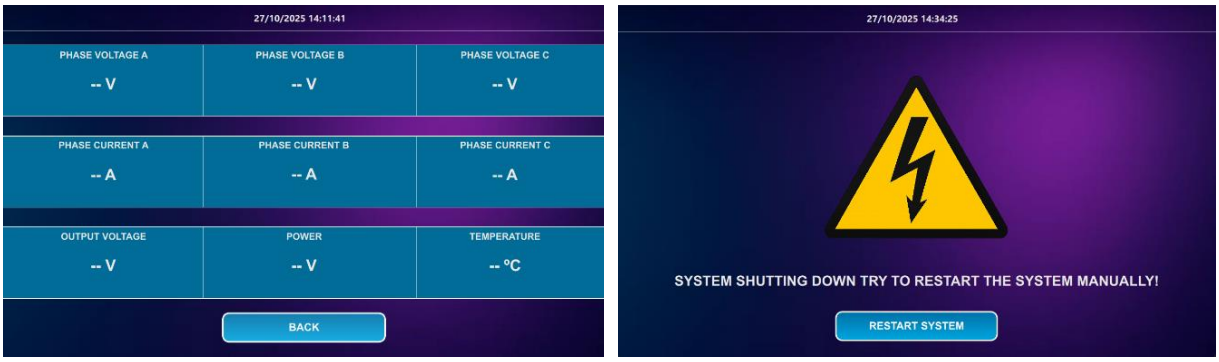
Figura 4-49: Telas da interface com o utilizador desenvolvida: (a) tela 3; (b) tela 4.

Relativamente à quinta tela, representada na Figura 4-50 (a), são apresentados diversos parâmetros técnicos do processo de carregamento. Nesta, é também disponibilizado um botão *BACK*, que permite ao utilizador regressar à quarta tela, correspondente à tela principal durante a fase de carregamento.

Por sua vez, uma sexta tela, visível na Figura 4-50 (b) é apresentada sempre que é detetada alguma anomalia no sistema. A deteção de falhas no sistema é realizada através dos sensores de corrente que medem as correntes do lado CA e dos sensores de tensão no barramento CC. Caso seja verificada uma sobreintensidade no lado CA, com base num limite de corrente previamente definido, ou caso a tensão do barramento CC ultrapasse um valor máximo estabelecido de acordo com as condições de operação e os limites suportados pelos condensadores do barramento, o sistema desativa automaticamente toda a operação do conversor e apresenta a tela de aviso no *display*. Adicionalmente, o protótipo dispõe de

um botão de emergência físico, ligado diretamente à plataforma de desenvolvimento. Quando este é pressionado, é desencadeado o mesmo procedimento de segurança, isto é, a operação do conversor é imediatamente interrompida e os módulos ePWM responsáveis pela comutação são desativados. Nesta condição, o controlo do conversor é suspenso e a máquina de estados da operação é bloqueada até nova instrução do utilizador.

A partir deste estado de falha, a operação apenas pode ser retomada após o utilizador pressionar o botão *RESTART SYSTEM*, disponível na sexta tela, e desde que o botão de emergência não permaneça acionado.



(e) **(f)**

Figura 4-50: Telas da interface com o utilizador desenvolvida: (a) tela 5; (b) tela 6.

Apesar de todo o *design* e implementação lógica da aplicação terem sido concluídos, a transmissão das grandezas elétricas da plataforma de desenvolvimento para o *Raspberry Pi 4B* não foi finalizada devido a restrições temporais, uma vez que não constituía o objetivo principal do trabalho. Para efetuar esta transmissão seria necessário implementar uma estratégia alternativa para calcular os valores das grandezas elétricas, como valores médios, valores eficazes e valores de energia elétrica transferida. Como apenas um dos dois CPUs disponíveis na plataforma de desenvolvimento foi utilizado, o poder computacional mostrou-se insuficiente para realizar todos os cálculos necessários e garantir a transmissão em tempo adequado ao processamento dos algoritmos de controlo do conversor.

Uma estratégia alternativa seria a transmissão direta dos valores instantâneos das grandezas elétricas para o *Raspberry Pi 4B*, que, devido ao seu maior poder de processamento, poderia realizar os cálculos necessários. Contudo, mesmo nesta abordagem seria recomendável utilizar o segundo CPU da plataforma de desenvolvimento ou outras estratégias para não comprometer o processamento dos algoritmos críticos de controlo do conversor.

Apesar destas limitações, a transmissão de todos os comandos emitidos pelos botões *START CHARGING*, *STOP CHARGING* e *ENABLE CHARGE* foi implementada com sucesso, permitindo o controlo total do

conversor a partir da aplicação. Adicionalmente, a gestão do estado de falha do protótipo foi totalmente concluída, validando a transmissão bidirecional de dados, ou seja, tanto do *Raspberry Pi 4B* para a plataforma de desenvolvimento, como no sentido inverso.

4.6 Integração das Diferentes Partes do Protótipo

Após a apresentação individual dos componentes das PCBs do sistema de controlo e do sistema de potência, bem como a descrição das próprias placas desenvolvidas para cada um deles, apresenta-se na Figura 4-51 a integração das mesmas, resultando no conversor CA-CC trifásico desenvolvido. Devido à elevada potência para a qual o conversor foi projetado, as dimensões da PCB de potência são relativamente grandes. No entanto, conseguiu-se obter uma solução relativamente compacta, uma vez que o sistema de controlo foi integrado na própria PCB de potência, otimizando o espaço disponível. A integração das PCBs do sistema de controlo sobre a PCB de potência não implicou qualquer acréscimo em largura ou comprimento, mantendo-se inalteradas as dimensões da placa de potência. Quanto à altura, as PCBs de controlo encontram-se posicionadas abaixo do nível dos condensadores instalados, pelo que também não contribuem para um aumento do perfil vertical do conversor. Desta forma, a solução adotada permitiu integrar o sistema de controlo sem impactar as dimensões totais do protótipo.

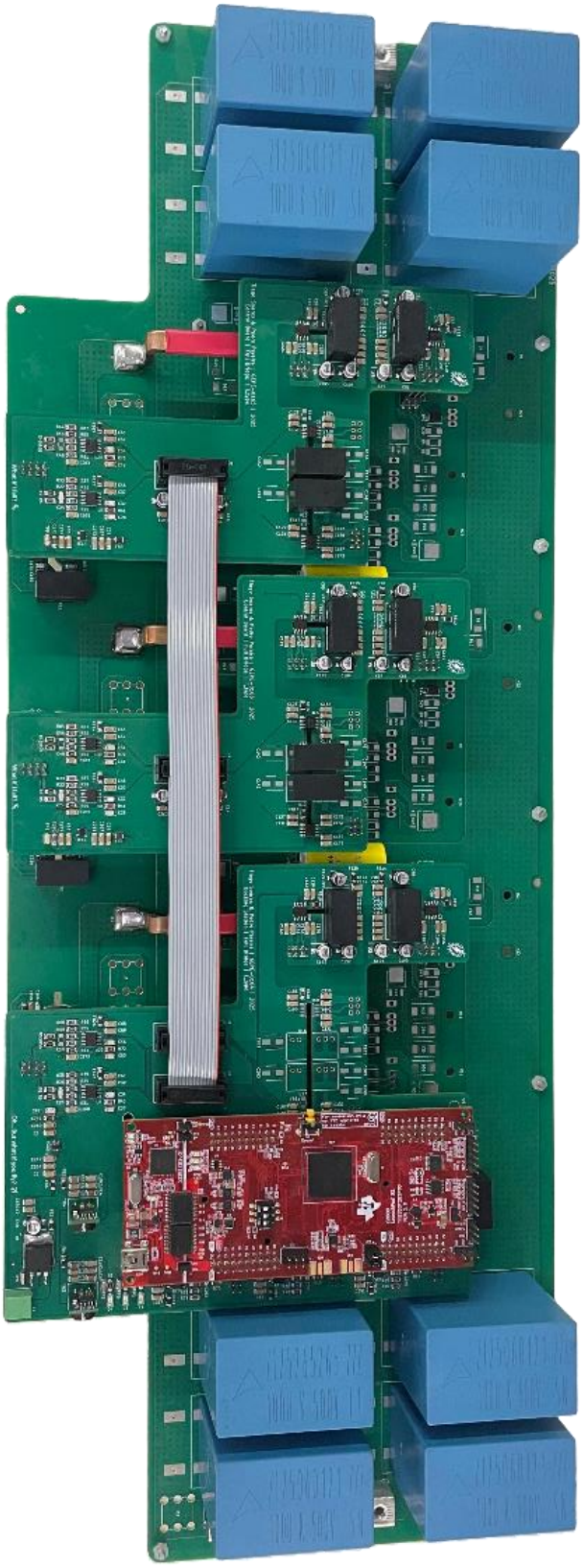


Figura 4-51: Conversor CA-CC trifásico desenvolvido.

Após a integração das PCBs que compõem o conversor CA-CC com os restantes elementos externos, pertencentes ao sistema desenvolvido, obteve-se o protótipo final. A Figura 4-52 apresenta o diagrama de blocos que demonstra os constituintes do protótipo, bem como as interligações entre eles.

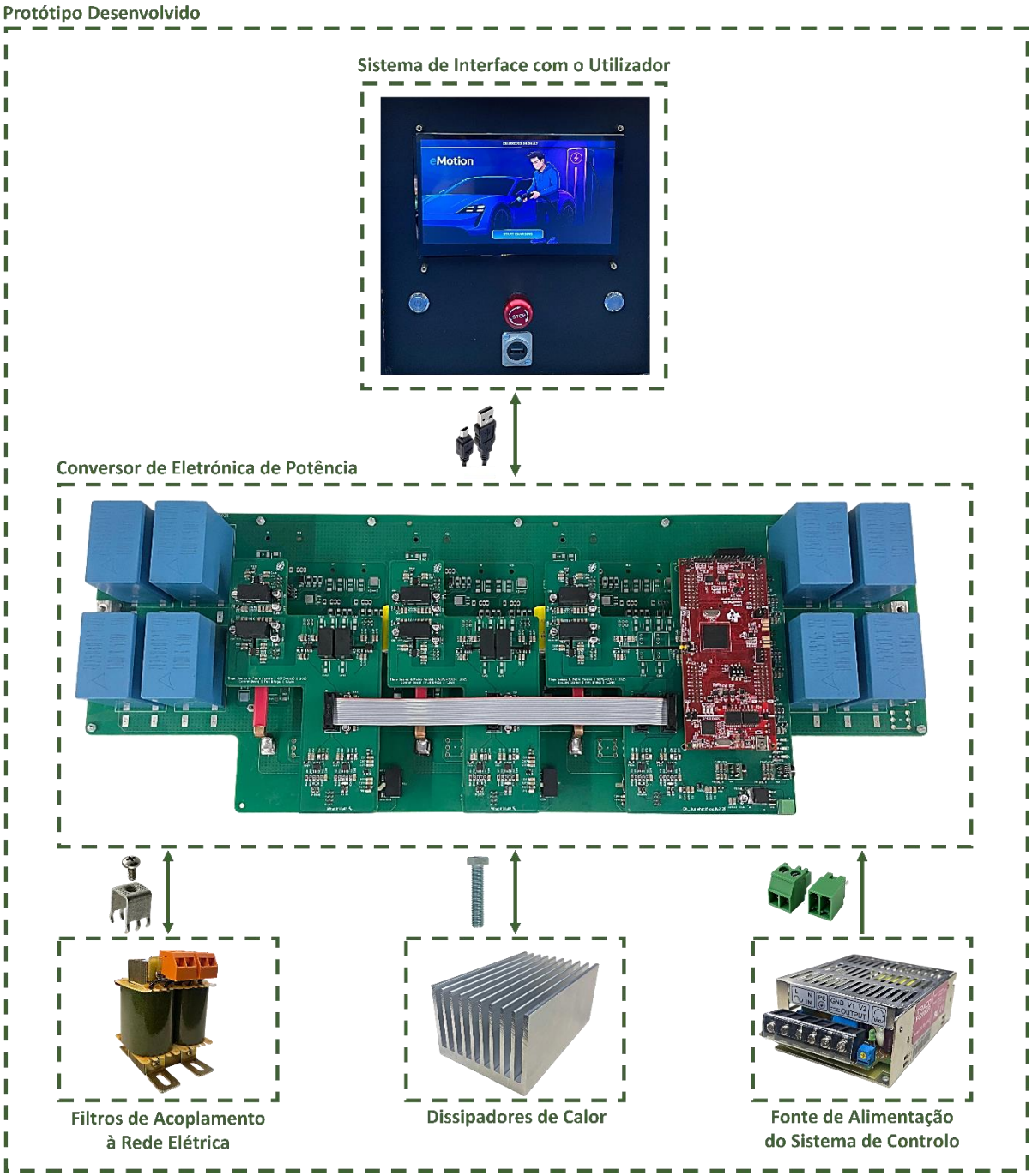


Figura 4-52: Diagrama de blocos do protótipo desenvolvido.

Para alojar o protótipo, garantir proteção mecânica e organizar os seus componentes, foi desenvolvido um invólucro em chapa de ferro galvanizado, conferindo-lhe robustez. Para facilitar a construção do invólucro, foi previamente elaborado um modelo em *Computer-Aided Design* (CAD) no *software Autodesk Fusion*, que serviu de referência ao longo de todo o processo de desenvolvimento do mesmo. O invólucro concebido para o protótipo, em fase de desenvolvimento, pode ser visualizado na Figura 4-53.

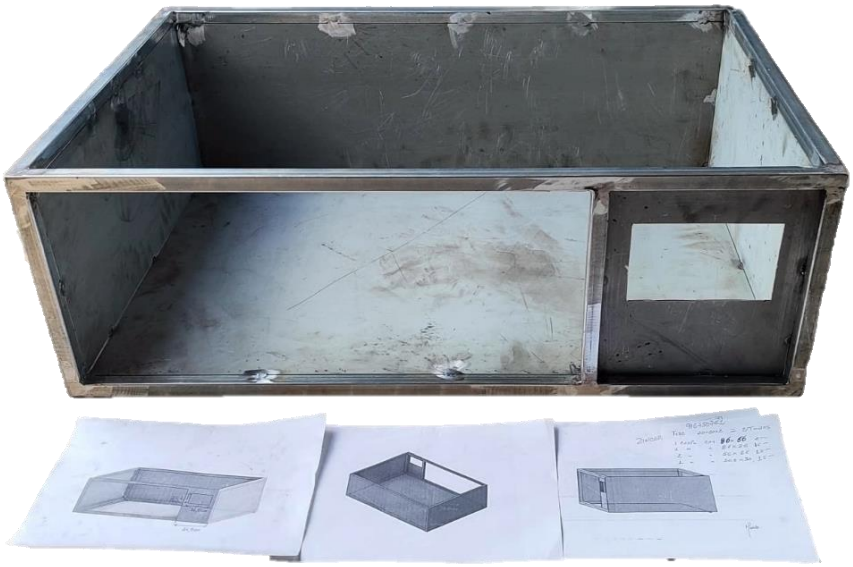


Figura 4-53: Invólucro para o protótipo, em fase de desenvolvimento.

Na Figura 4-54 é apresentado o invólucro já finalizado, com todos os componentes que integram o protótipo organizados no seu interior. Foram adicionadas placas de vidro sintético transparente com 2,5 mm de espessura nas aberturas do invólucro, permitindo a visualização do seu interior e garantindo o seu fecho completo. Adicionalmente, foi integrada uma fita de LEDs para iluminar o interior do invólucro, melhorando a visibilidade dos componentes e tornando a apresentação do protótipo mais agradável visualmente.



Figura 4-54: Invólucro desenvolvido para o protótipo.

Na Figura 4-55, são identificados os principais elementos que constituem o protótipo.

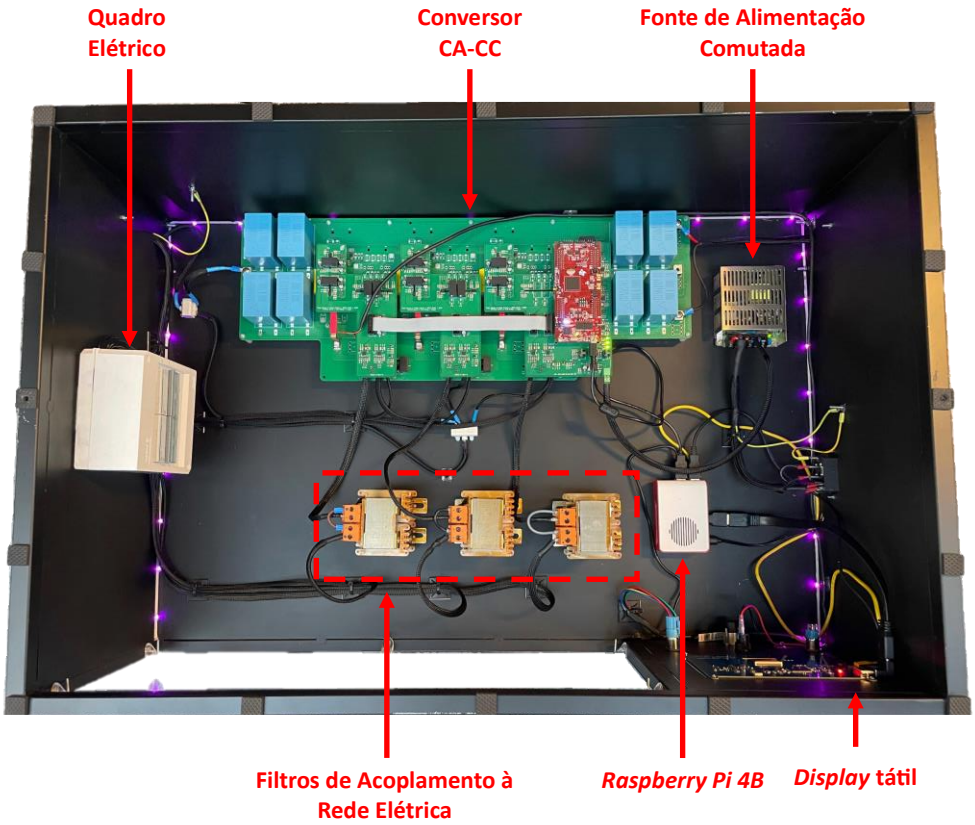


Figura 4-55: Principais elementos que constituem o protótipo desenvolvido.

No que diz respeito às ligações externas, o invólucro dispõe de três interfaces de potência, sendo uma destinada à ligação à rede trifásica, visível na Figura 4-56 (a), outra à rede monofásica e uma terceira correspondente à ligação da carga do lado de corrente contínua, sendo estas duas últimas visíveis na Figura 4-56 (b).



(a) **(b)**

Figura 4-56: Interfaces de potência do invólucro para: (a) ligação à rede elétrica trifásica; (b) ligação à rede elétrica monofásica e à carga do lado CC.

Relativamente ao painel de interface do invólucro, visível na Figura 4-57, destaca-se o *display* da interface gráfica com o utilizador, um botão de pressão destinado a ligar e desligar a fita de LEDs, o botão de emergência referido no subcapítulo 4.5, que, quando pressionado, interrompe imediatamente a operação do conversor, e um outro botão de pressão utilizado para ligar o *Raspberry Pi 4B*. É ainda possível

verificar a existência de uma porta USB que pode ser utilizada para conectar a plataforma de desenvolvimento a um computador, permitindo a gravação do *firmware* na mesma.

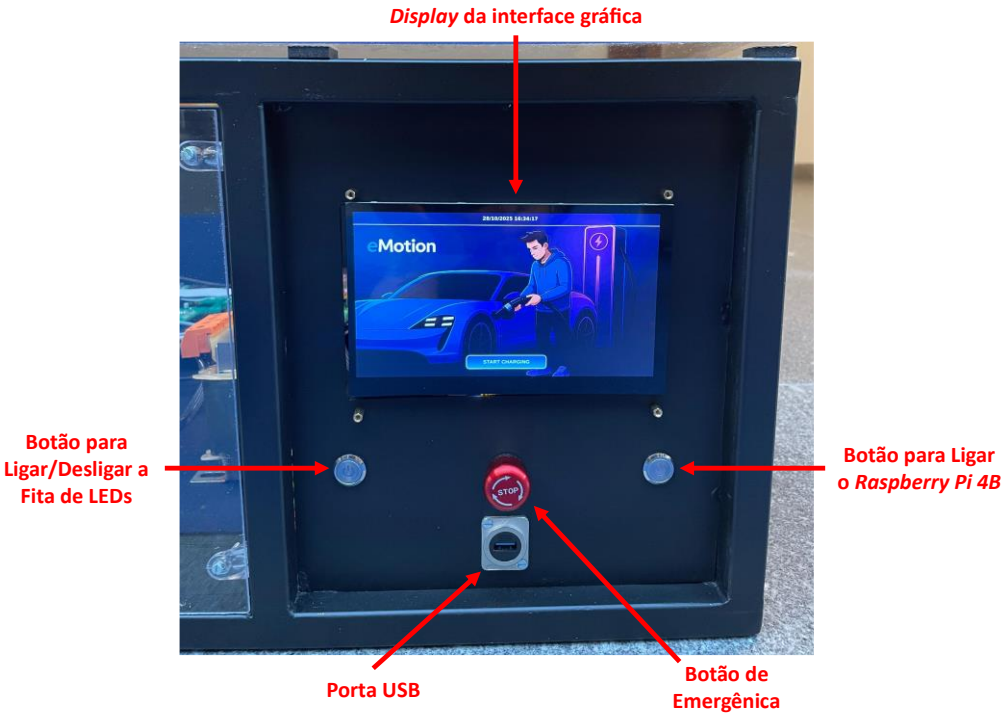


Figura 4-57: Painel de interface do invólucro.

4.7 Conclusão

Este capítulo foi estruturado em cinco subcapítulos distintos. O primeiro apresentou os requisitos previamente estabelecidos para o protótipo e a abordagem adotada para o seu desenvolvimento. O segundo subcapítulo focou-se no sistema de controlo, o terceiro descreveu o sistema de potência e o quarto abordou o desenvolvimento e implementação da interface gráfica com o utilizador. Por fim, o quinto subcapítulo apresentou a integração entre os diferentes sistemas que compõe o protótipo.

Como em qualquer projeto de engenharia, o desenvolvimento deste trabalho centrou-se nos requisitos previamente definidos. A fase inicial consistiu na sua análise e na definição da abordagem mais adequada para garantir o cumprimento integral dos mesmos. Embora o objetivo principal fosse o desenvolvimento de um retificador ativo trifásico com topologia *full-bridge*, foi também requisitada a conceção de um protótipo versátil, capaz de operar em configuração *full-bridge* ou *t-type*. Para além destes requisitos, foram ainda estabelecidos parâmetros específicos de operação que o protótipo deveria satisfazer. A estratégia de desenvolvimento adotada consistiu essencialmente na conceção de quatro PCBs, das quais três compõem o sistema de controlo e uma é dedicada ao sistema de potência.

Seguidamente, apresentaram-se os constituintes do sistema de controlo, detalhando os componentes que foram selecionados após a realização de uma análise de mercado, bem como de uma avaliação do material disponível no laboratório. Inicialmente, descreveu-se a alimentação do sistema, na qual se implementaram estágios de conversão destinados a fornecer os níveis de tensão de 3,3 V e 5 V a partir de 15 V disponibilizados por um conversor comutado, assegurando o funcionamento correto de todos os circuitos integrados de acordo com as especificações dos fabricantes. Posteriormente, foi apresentada a plataforma de desenvolvimento adotada, o *LaunchPad TMS320F28379D*, com as suas especificações técnicas e foi efetuada uma síntese das funcionalidades do *LaunchPad,* utilizadas no desenvolvimento do sistema.

Em seguida, abordaram-se os sensores de corrente e de tensão, bem como os circuitos de condicionamento de sinal e de proteção associados, cujo objetivo foi garantir a integridade dos sinais aplicados aos ADCs e a proteção destes últimos. De igual forma, apresentaram-se os circuitos de *driver* dos semicondutores de potência, cada um capaz de acionar dois semicondutores, que foram ligados em paralelo devido às elevadas potências previstas no projeto. Finalmente, apresentaram-se as três PCBs que constituíram o sistema de controlo, detalhando as interligações entre si, efetuadas por *flat-cables*, e as ligações com o sistema de potência, realizadas por intermédio de *headers* e *sockets*.

Seguidamente, no sistema de potência, começaram por ser apresentados os semicondutores de potência totalmente controlados utilizados, nomeadamente MOSFETs SiC. Foram igualmente descritos os circuitos de proteção de *gate*, bem como os circuitos que englobam as resistências de gate, detalhando a forma como estas foram escolhidas para cumprir os objetivos pretendidos.

Foi igualmente explicada a motivação para a utilização de díodos Schottky em antiparalelo com os MOSFETs SiC, de modo que estes conduzissem em substituição aos díodos incorporados nos MOSFETs, uma vez que os díodos Schottky apresentavam uma menor queda de tensão em condução, reduzindo o aquecimento dos semicondutores e permitindo a utilização de dissipadores com menor capacidade térmica, aumentando, consequentemente, o rendimento global do conversor. Foi também justificada a utilização de díodos TVS em antiparalelo com os MOSFETs SiC, cuja função consiste em limitar eventuais picos de tensão transientes, assegurando que a tensão aplicada aos semicondutores não excede significativamente os seus limites máximos de operação.

Posteriormente, apresentou-se a fundamentação técnica para a escolha dos condensadores do barramento de corrente contínua, optando-se exclusivamente por condensadores de filme, devido à sua

melhor resposta em altas frequências, menor ESR e ESL, bem como maior vida útil em comparação com condensadores eletrolíticos, fator relevante em projetos de engenharia. Os terminais do barramento foram deixados acessíveis, permitindo a eventual ligação de condensadores eletrolíticos externos para melhorar a resposta em baixas frequências. Foram também utilizados condensadores de filme em paralelo com cada braço de semicondutores do conversor, posicionados próximos a estes para suprimir picos de tensão durante a comutação e evitar danos nos MOSFETs. Apesar da sua capacidade limitada, que contribui pouco para a capacidade total do barramento, estes condensadores apresentam uma resposta ultrarrápida, tornando-os eficazes na proteção dos MOSFETs SiC.

Foram ainda apresentados os dissipadores selecionados para os semicondutores de potência, sendo utilizados três dissipadores, um por cada conjunto de semicondutores relativo a cada fase, agrupando-se os dispositivos de um braço juntamente com os semicondutores de uma célula bidirecional. Para a escolha dos dissipadores foi desenvolvido um modelo de simulação de forma a verificar quais os dissipadores mais adequados para a aplicação e apresentaram-se os resultados de simulação que fundamentaram a escolha dos mesmos.

Tendo em conta a importância dos filtros de acoplamento à rede neste tipo de conversores, foram descritos os filtros escolhidos, sendo estes do tipo indutivo. Destacou-se o compromisso necessário entre a frequência de comutação e a indutância dos filtros, uma vez que ambos afetam o *ripple* das correntes do lado CA, sendo que o aumento da indutância reduz o *ripple*, mas normalmente implica um acréscimo no custo e no tamanho do filtro, enquanto a elevação da frequência de comutação também contribui para a redução do *ripple*, embora resulte num aumento das perdas por comutação nos semicondutores. A análise da resposta em frequência dos filtros de acoplamento, realizada com uma ponte RLC em laboratório, permitiu determinar que, para a frequência de comutação de 50 kHz, a indutância é de aproximadamente 1,6 mH.

Apresentou-se a PCB desenvolvida para o sistema de potência, assim como as considerações tidas em conta durante a fase de projeto. A PCB possui quatro camadas, com 2 oz de cobre e, devido à elevada potência para a qual foi dimensionada, apresenta dimensões relativamente grandes, atingindo 59,69 cm de comprimento e 21,98 cm de largura.

De seguida, apresentou-se a interface com o utilizador desenvolvida, construída recorrendo a QML e à linguagem de programação *Python*. Devido ao poder de processamento limitados da plataforma de desenvolvimento utilizada, recorreu-se a um *Raspberry Pi 4B* para efetuar o processamento da interface.

A interação com o utilizador é efetuada através de um *display* tátil, permitindo tomar algumas ações no controlo do sistema e a visualização de alguns parâmetros de funcionamento do conversor em tempo real de forma simples e intuitiva.

No final deste capítulo foi apresentado o resultado da integração entre o sistema de controlo e de potência, dando origem, ao protótipo do conversor CA-CC trifásico *full-bridge*.

Capítulo 5

Resultados Experimentais Obtidos com o Protótipo de um Conversor Trifásico CA-CC *Full-Bridge*

5.1 Introdução

Após a realização de ensaios em ambiente de simulação e da implementação completa do sistema, tornou-se necessária a validação experimental do protótipo desenvolvido. Esta validação consistiu essencialmente na execução de ensaios práticos, em ambiente de laboratório, e no registo dos resultados obtidos durante a sua realização.

Este capítulo inicia-se com a apresentação da metodologia adotada para a fase de ensaios experimentais, com o objetivo de expor a lógica subjacente à organização e sequência dos ensaios realizados. São igualmente descritas as condições experimentais existentes aquando da execução dos ensaios.

Seguidamente, apresentam-se os resultados experimentais obtidos, estruturados em quatro etapas principais. Inicialmente, na primeira, são apresentados e analisados os ensaios realizados ao sistema de controlo. Na segunda etapa, procede-se à apresentação dos resultados relativos ao sistema de sincronização com a rede elétrica. Nas duas últimas etapas, são apresentados os resultados obtidos com o protótipo completo, seguindo uma organização análoga à adotada nos ensaios em ambiente de simulação. Ou seja, numa terceira etapa, os resultados correspondem à operação do conversor como inversor, permitindo avaliar o desempenho do sistema na injeção de potência na rede elétrica. Por fim, numa quarta etapa, apresentam-se os resultados relativos à operação do protótipo como retificador ativo, permitindo avaliar o desempenho do sistema na absorção de potência da rede elétrica

5.2 Metodologia e Condições de Ensaio

Antes da apresentação dos resultados experimentais obtidos com o protótipo, este subcapítulo apresenta uma visão geral da metodologia adotada na fase de testes, bem como das condições de ensaio consideradas na sua realização. O objetivo é fornecer um enquadramento que facilite a compreensão e contextualização dos resultados apresentados nos subcapítulos seguintes.

5.2.1 Metodologia Experimental

A metodologia experimental apresentada pretende definir os procedimentos adotados para a validação do protótipo de eletrónica de potência. Foram realizados testes sistemáticos e graduais com o objetivo de verificar o correto funcionamento do sistema e minimizar o risco de danos aos elementos que o compõem. Após a montagem de todos os componentes das PCBs, tanto do sistema de controlo como do sistema de potência, foram realizados testes preliminares, incluindo a verificação das tensões de alimentação de todos os circuitos integrados. Posteriormente, deu-se início aos ensaios no protótipo propriamente ditos.

Inicialmente, foram realizados testes de verificação do sistema de controlo, com o objetivo de assegurar que os sinais gerados pela plataforma de desenvolvimento correspondiam aos configurados no *firmware* desenvolvido. Paralelamente, verificou-se a correta transmissão desses sinais à seção de potência, avaliando o desempenho dos *gate drivers* na amplificação dos sinais PWM e garantindo que os MOSFETs SiC recebiam adequadamente os sinais de comando nos terminais *gate*. O ensaio seguinte consistiu na validação do sistema de sincronização com a rede elétrica, o qual se baseia no algoritmo PLL α-β.

Após a validação dos referidos sistemas de forma independente, realizaram-se ensaios com o protótipo completo. A metodologia experimental seguiu, em grande medida, a lógica adotada nas simulações computacionais, mas, por se tratar de um protótipo real, foram adotados cuidados adicionais para evitar danos aos componentes, que implicariam custos de desenvolvimento adicionais, bem como para proteger os instrumentos laboratoriais e o ambiente envolvente. Desta forma, embora as etapas tenham sido semelhantes às simulações, a execução dos ensaios foi realizada de forma mais gradual e controlada.

Tal como realizado na etapa das simulações computacionais, os ensaios começaram com a operação do conversor como inversor. Esta escolha deve-se ao facto de, neste modo de operação, a energia ser fornecida por fontes de tensão CC conectadas ao barramento do conversor, que permitem limitar a corrente de saída e, assim, aumentar a segurança dos ensaios. Pelo contrário, no modo retificador, a energia provém diretamente da rede elétrica, e não existe, em ambiente laboratorial, uma forma simples de limitar a corrente que percorre o conversor. Assim, eventuais falhas de projeto ou erros no *firmware* de controlo poderiam comprometer seriamente a integridade do conversor e do ambiente de ensaio.

Nos ensaios realizados com o conversor a operar como inversor, foram efetuados testes tanto em *off-grid* como em *on-grid*. No modo *off-grid*, em que o conversor se encontra totalmente desconectado da rede

elétrica, a operação pode ser considerada mais segura. Neste modo foram obtidos resultados experimentais em malha aberta e malha fechada. Após validar o funcionamento em *off-grid*, passou-se ao modo *on-grid*, mais especificamente *grid-tied*, onde o conversor foi conectado à rede elétrica e injetou potência na mesma. Neste caso os ensaios foram realizados somente em malha fechada, controlando-se as correntes do lado CA do conversor.

Com a operação como inversor validada, foram realizados ensaios do conversor a operar como retificador. A transição entre os dois modos foi simplificada, pois a diferença essencial reside nas correntes de referência, uma vez que enquanto no modo inversor as correntes do lado CA devem estar em oposição de fase às tensões da rede permitindo a injeção de potência, no modo retificador as correntes do lado CA devem estar em fase com as tensões correspondentes, permitindo a absorção de potência. Em termos práticos isto traduz-se em inverter o sentido das correntes de referência.

Por fim, após validar a operação do conversor em modo retificador ativo com as correntes do lado CA a seguir correntes de referência fixas, passou-se aos ensaios com a aplicação da estratégia de controlo da tensão do barramento CC. Até esse ponto, as correntes de referência permaneciam constantes, mas, para que o barramento CC mantenha uma tensão determinada, independentemente das variações de carga do lado CC, as correntes de referência devem tornar-se dinâmicas, ajustando-se em tempo real. Desta forma, o controlo da tensão do barramento CC passa a influenciar as correntes de referência do lado CA, garantindo que a tensão se mantém dentro dos valores pretendidos.

A Figura 5-1 apresenta um diagrama de blocos que resume a sequência de ensaios realizados para a validação do protótipo.

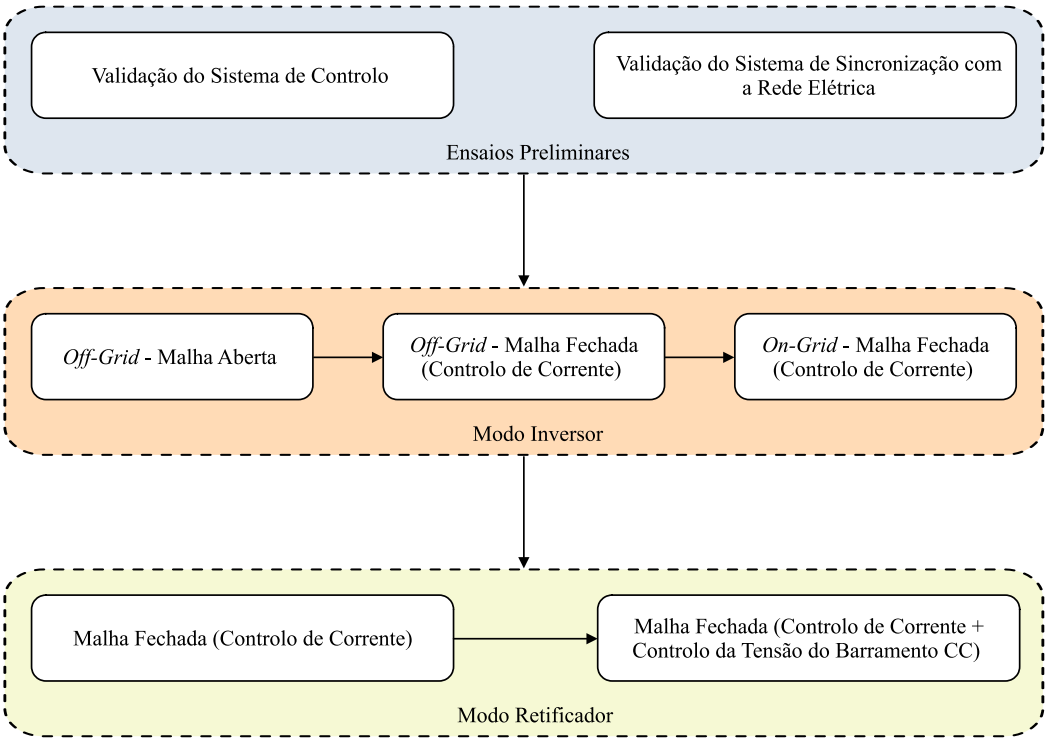


Figura 5-1: Diagrama de blocos da metodologia experimental utilizada.

5.2.2 Condições de Ensaio

Além da metodologia experimental adotada para a realização dos ensaios, é importante apresentar as condições experimentais utilizadas, de forma a assegurar a correta interpretação dos resultados apresentados neste capítulo. Todos os ensaios experimentais foram efetuados no laboratório GEPE. Na Figura 5-2 apresenta-se a bancada de trabalho utilizada, assim como alguns dos elementos presentes nesta.

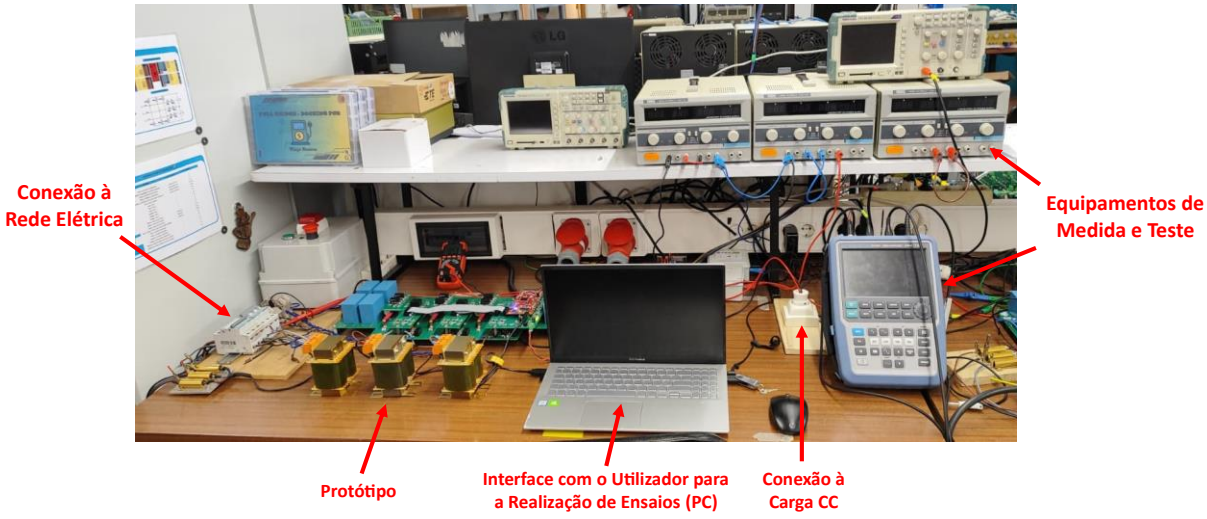


Figura 5-2: Bancada de trabalho para a realização dos ensaios experimentais em ambiente laboratorial.

De forma a possibilitar a conexão do protótipo à rede elétrica e realizar os ensaios experimentais, além dos elementos que constituem o conversor, foi necessário integrar outros componentes para garantir a operação segura, tanto do ponto de vista do protótipo quanto do ambiente laboratorial. Entre estes componentes, destaca-se a utilização de transformadores de isolamento. Foram utilizados três transformadores monofásicos, disponíveis no laboratório GEPE, conforme mostrado na Figura 5-3, de modo a obter um sistema trifásico de tensões compatível com o protótipo, garantindo o isolamento elétrico entre o mesmo e a rede. Além disso, os transformadores permitiram a realização de ensaios com valores de tensão eficaz inferiores aos da rede elétrica. Mais especificamente, os transformadores utilizados fornecem tensões simples com valores eficazes de 25 V, 50 V, 75 V, 115 V e 230 V, enquanto a entrada permanece conectada à rede elétrica. Para os ensaios com o protótipo, foram adotadas tensões simples com valor eficaz de 25 V.

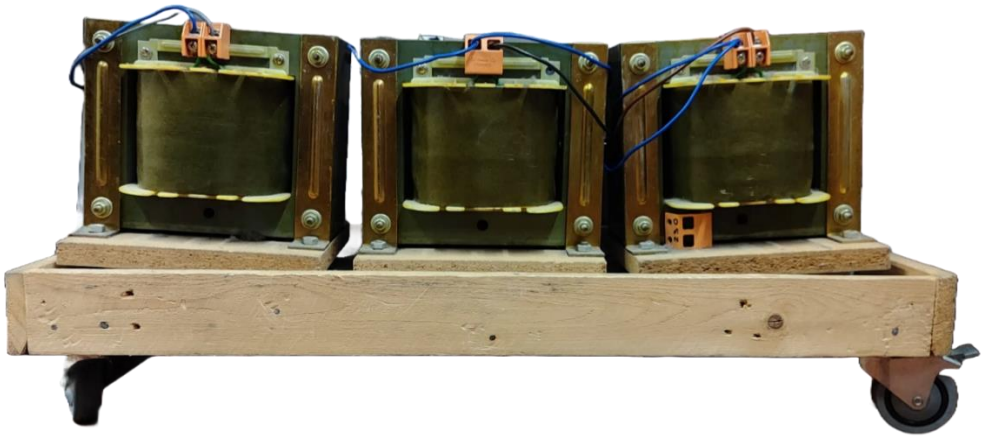


Figura 5-3: Transformadores de Isolamento utilizados.

Para além dos transformadores, utilizou-se também um circuito de *soft start*, previamente desenvolvido e disponível no laboratório, que reduz as correntes de *inrush* durante a energização do transformador. Estas correntes podem ser significativamente superiores à corrente nominal do transformador e, sem este circuito, poderiam fazer ativar os dispositivos de proteção do quadro elétrico do laboratório. O circuito inclui um botão de arranque, um indicador luminoso que sinaliza a ligação do transformador à rede elétrica e uma botoneira de segurança que permite a desconexão imediata do transformador da rede. Esta botoneira é especialmente importante durante a fase de ensaios experimentais, uma vez que possibilita desligar o transformador e, consequentemente, o protótipo da rede elétrica em situações de emergência. A interface deste circuito é apresentada na Figura 5-4.

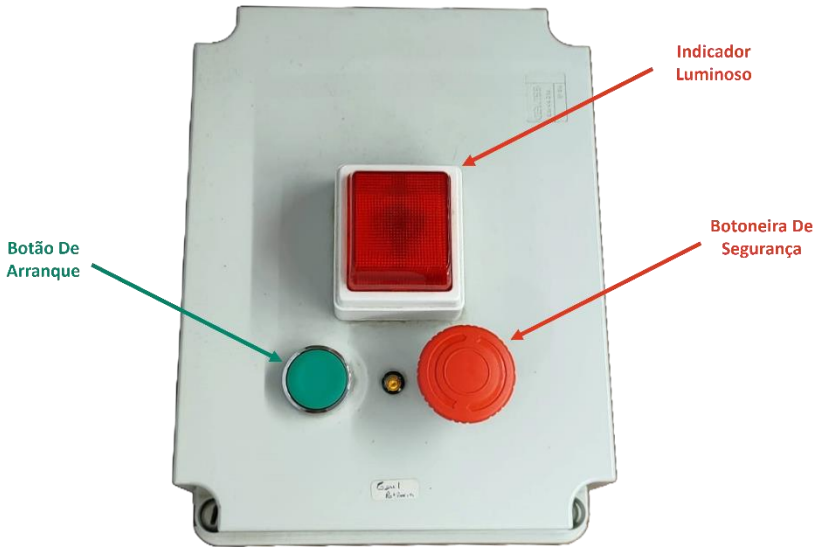


Figura 5-4: Interface do circuito de *soft start*.

Para além dos elementos supramencionados, foram utilizados disjuntores para efetuar a ligação entre o protótipo e os transformadores, garantindo a proteção contra sobrecargas e curto-circuitos durante os ensaios. De forma a apoiar a compreensão das ligações do protótipo à rede elétrica, o respetivo esquema de ligação pode ser visualizado na Figura 5-5.

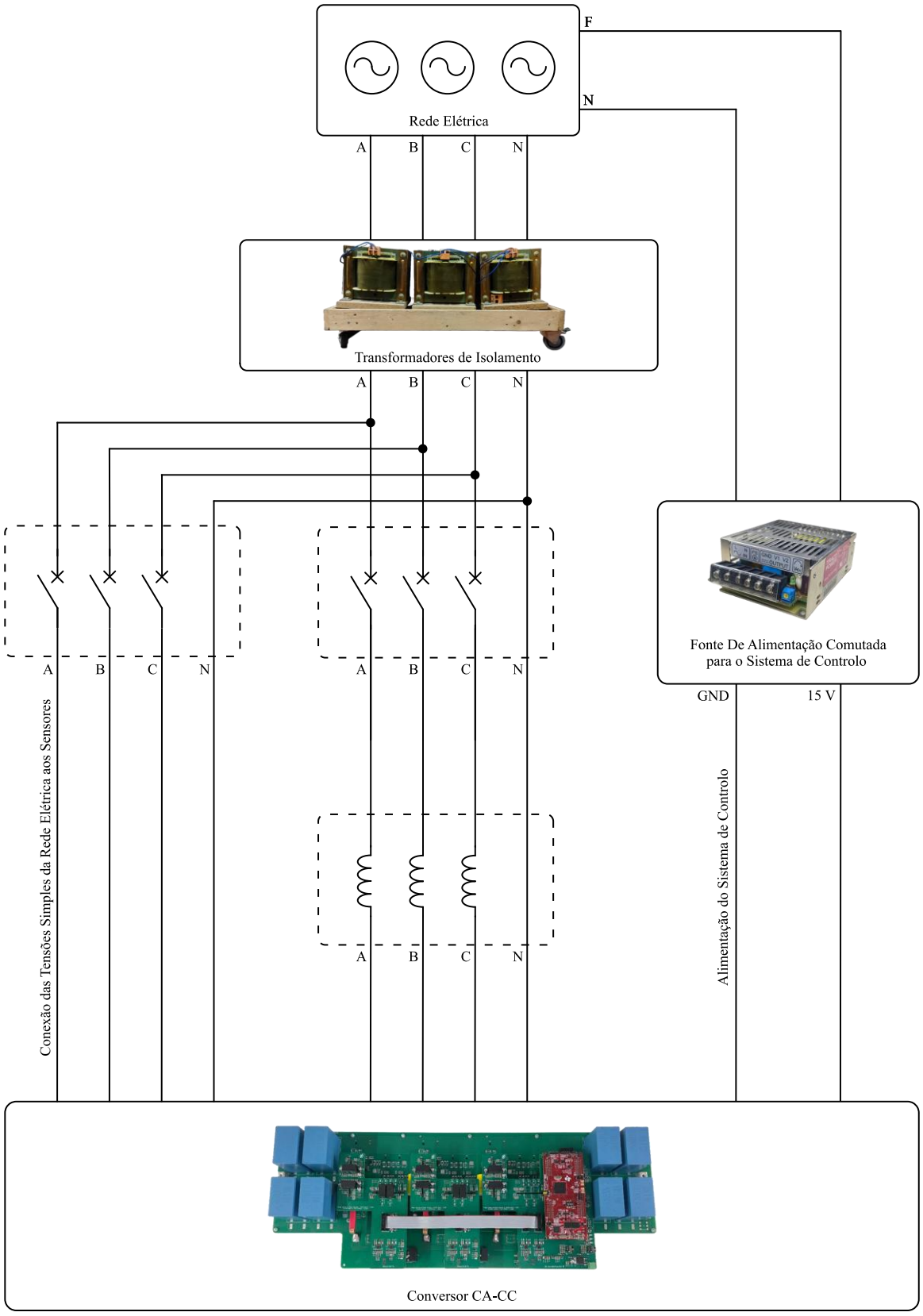


Figura 5-5: Esquema de ligação do protótipo à rede elétrica.

Por fim, a Tabela 5-1 apresenta os parâmetros adotados nos ensaios experimentais, os quais se mantêm constantes ao longo de todos os ensaios descritos neste capítulo. Os parâmetros que não constam na

tabela, por serem específicos de determinados modos de funcionamento do conversor, são apresentados oportunamente na secção correspondente. Importa referir que, embora o conversor CA-CC tenha sido concebido para poder ser utilizado com topologia *full-bridge* ou *t-type*, todos os ensaios experimentais e os resultados apresentados foram obtidos com o conversor em topologia *full-bridge*, uma vez que esta é a configuração abordada nesta dissertação.

Tabela 5-1: Parâmetros adotados nos ensaios experimentais.

PARÂMETROS	VALOR	UNIDADES
Tensão Composta da Rede Elétrica	43,3	V
Frequência da Rede Elétrica	50	Hz
Frequência de Comutação	50	kHz
Frequência de Amostragem	50	kHz
Filtro $L_{\{a,\,b,\,c\}}$	1,6	mH
Filtro $C_{\{1,\,2\}}$	400	µF

5.3 Resultados Experimentais do Sistema de Controlo

Os primeiros ensaios experimentais incidiram sobre o sistema de controlo, com o objetivo de validar a conformidade entre as configurações programadas para os módulos da plataforma de desenvolvimento, utilizando o IDE *Code Composer Studio*, e a resposta efetiva desses módulos, com especial enfoque nos módulos ePWM. Paralelamente, verificou-se se os sinais PWM gerados por estes módulos eram corretamente amplificados pelos *gate drivers* e aplicados aos terminais de *gate* dos MOSFETs SiC.

Para este ensaio, foi desenvolvido um *firmware* de teste que tinha como objetivo gerar três sinais PWM defasados de 120°. Os sinais de saída deveriam ter um nível lógico baixo de 0 V e nível lógico alto de 3,3 V, com *duty-cycle* de 50% e frequência de 50 kHz.

Na Figura 5-6 são apresentados os sinais V_{DSP_S1}, V_{DSP_S3} e V_{DSP_S5}, correspondentes, respetivamente, aos sinais de comando dos semicondutores superiores dos braços do conversor das fases A, B e C da rede elétrica, medidos à saída da plataforma de desenvolvimento. Verifica-se que os sinais gerados estão em conformidade com o comportamento esperado.

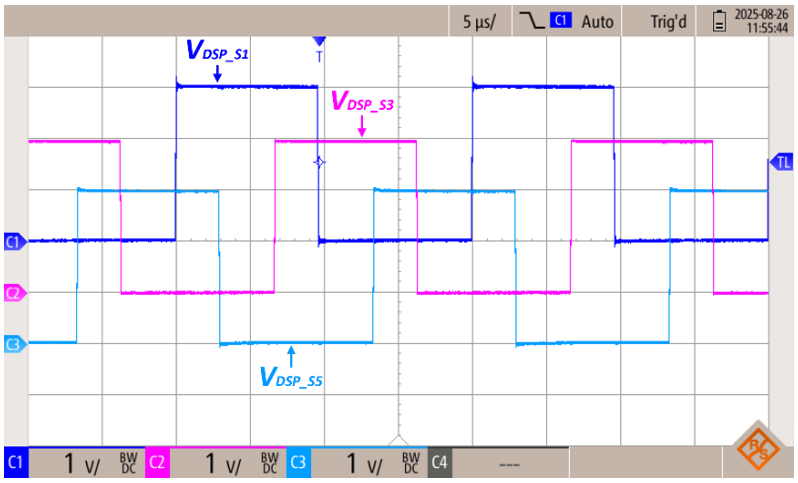
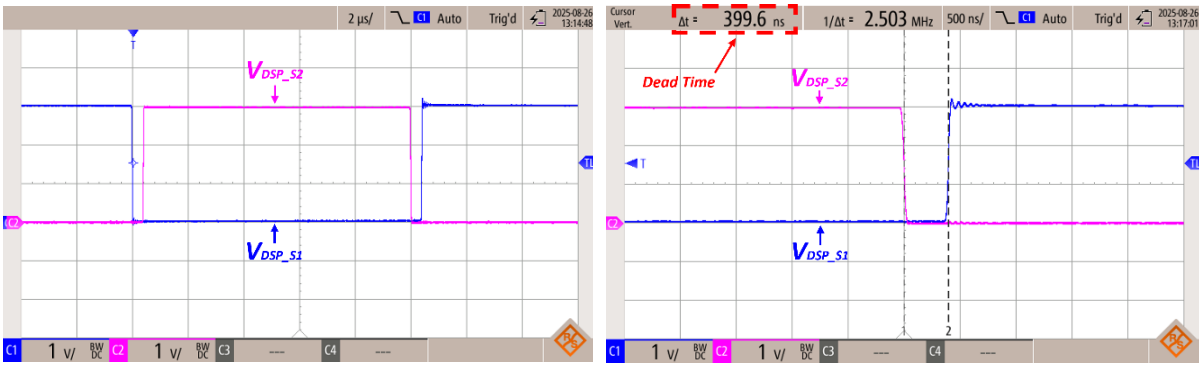


Figura 5-6: Forma de onda do sinal PWM medido à saída da plataforma de desenvolvimento, relativo ao semicondutor superior do braço do conversor CA-CC da: fase A (V_{DSP_S1}: 1 V/div); fase B (V_{DSP_S3}: 1 V/div); fase C (V_{DSP_S5}: 1 V/div) para uma escala temporal de 5 µs/div.

Na topologia *full-bridge*, os semicondutores de cada braço do conversor CA-CC nunca devem conduzir simultaneamente, de forma a evitar a criação de percursos de baixa impedância entre os terminais do barramento CC, o que poderia provocar danos nos dispositivos semicondutores. Por conseguinte, o semicondutor superior e o semicondutor inferior de cada braço devem ser comandados de forma complementar. Conforme descrito na secção 4.3.2, a plataforma de desenvolvimento utilizada, nomeadamente o *LaunchPad TMS320F28379D*, dispõe de recursos para gerar automaticamente pares complementares de sinais PWM, dispensando a configuração manual dos canais complementares. Tomando como exemplo o braço correspondente à fase A, a Figura 5-7 (a) apresenta os sinais de comando medidos à saída da plataforma de desenvolvimento, correspondentes ao semicondutor superior, V_{DSP_S1}, e ao semicondutor inferior, V_{DSP_S2}, deste braço.

Adicionalmente, devido aos atrasos de comutação inerentes à prática e considerando que os MOSFETs SiC possuem um tempo de resposta para comutar após o envio do sinal de comando, torna-se necessária a inserção de um *dead time* entre os sinais de comando do semicondutor superior e inferior de cada braço. Na prática, tendo em conta as especificações técnicas dos MOSFETs SiC e dos respetivos *gate drivers*, optou-se por implementar um *dead time* de 400 ns. O resultado desta implementação é apresentado na Figura 5-7 (b)



(a) (b)

Figura 5-7: Forma de onda do sinal PWM medido à saída da plataforma de desenvolvimento, correspondente ao braço da fase A do conversor CA-CC: (a) semicondutor superior (V_{DSP_S1}: 1 V/div); semicondutor inferior (V_{DSP_S2}: 1 V/div) para uma escala temporal de 2 µs/div; (b) *dead time* de 399,6 ns entre os sinais de comando dos semicondutores superior e inferior, para uma escala temporal de 500 ns/div.

Numa fase seguinte, de forma a validar se os sinais PWM provenientes da plataforma de desenvolvimento eram adequadamente amplificados pelos *gate drivers*, mediram-se os sinais de saída destes, ou seja, a tensão aplicada entre os terminais *gate* e *source* dos MOSFETs SiC. Salienta-se que as tensões de alimentação utilizadas para o lado secundário do *gate driver* foram de +15 V e –5 V, pelo que os níveis lógicos alto e baixo deveriam corresponder a estes valores, respetivamente.

Na Figura 5-8 são apresentados os sinais V_{GS_S1}, V_{GS_S3} e V_{GS_S5}, que correspondem à tensão entre os terminais *gate* e *source* dos semicondutores superiores dos braços do conversor correspondentes às fases A, B e C da rede elétrica, respetivamente, quando aplicados os sinais PWM apresentados na Figura 5-6 à entrada dos *gate drivers* correspondentes.

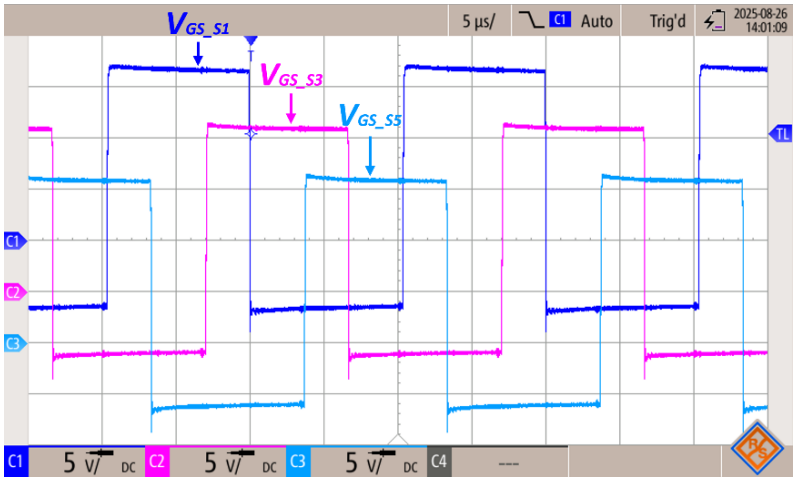
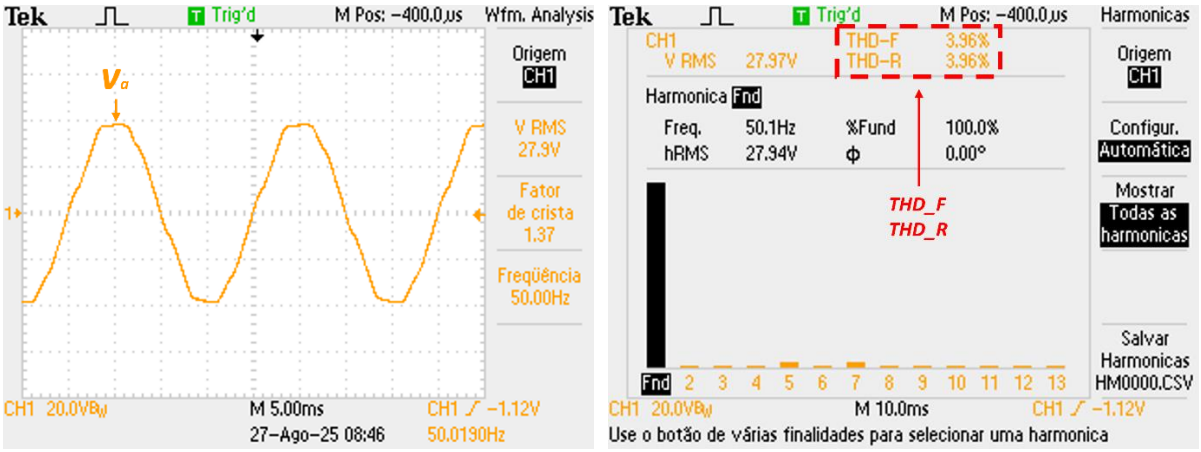


Figura 5-8: Forma de onda do sinal *gate-source* correspondente ao semicondutor superior do braço do conversor da: fase A (V_{GS_S1}: 5 V/div); fase B (V_{GS_S3}: 5 V/div); fase C (V_{GS_S5}: 5 V/div) para uma escala temporal de 5 µs/div.

5.4 Resultados Experimentais do Sistema de Sincronização com a Rede Elétrica

Tal como apresentado no subcapítulo 3.5, foi necessário implementar um sistema de sincronização com a rede elétrica. As tensões da rede apresentam, em geral, conteúdo harmónico, o que comprometeria a qualidade das correntes de referência utilizadas nas estratégias de controlo das correntes do lado CA, caso estas fossem definidas diretamente a partir das tensões simples da rede elétrica. Para ultrapassar esta limitação, recorre-se, normalmente, a sistemas de sincronização com a rede elétrica capazes de gerar sinais em fase com as tensões da rede, mas contendo apenas a sua componente fundamental, idealmente livres de conteúdo harmónico. Para tal, neste projeto, foi implementado um sistema de sincronização com a rede elétrica baseado no algoritmo PLL α-β.

Na Figura 5-9 (a) é possível observar a tensão simples da rede elétrica da fase A, v_a, medida no laboratório onde os ensaios do protótipo foram realizados. Além disso, na Figura 5-9 (b) apresenta-se o espetro harmónico desta tensão, indicando um THD de 3,96%. As tensões simples das restantes fases apresentaram valores de THD muito próximos.



(a) **(b)**

Figura 5-9: (a) Forma de onda da tensão simples da rede elétrica da fase A (v_a: 20 V/div) para uma escala temporal de 5 ms/div; (b) Espetro harmónico e valor do THD da tensão simples da rede elétrica da fase A.

Na Figura 5-10 são apresentadas as formas de onda das três tensões simples da rede elétrica trifásica medidas no laboratório.

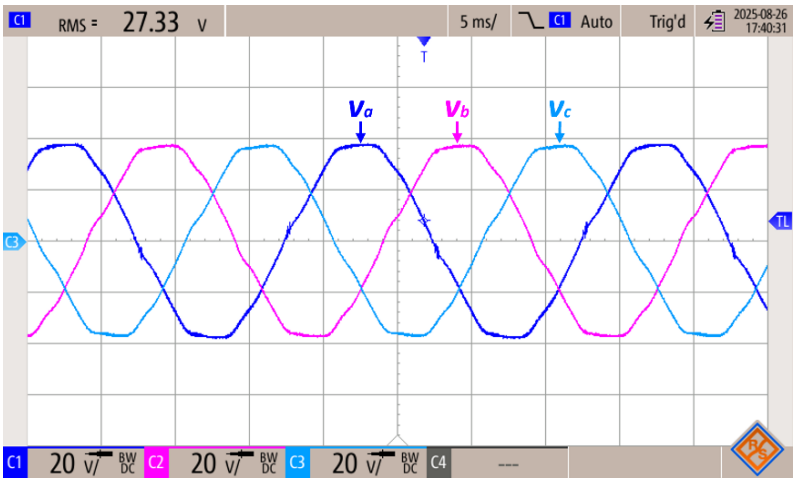


Figura 5-10: Forma de onda da tensão simples da rede elétrica da: fase A (v_a: 20 V/div); fase B (v_b: 20 V/div); fase C (v_c: 20 V/div) para uma escala temporal de 5 ms/div.

De forma a validar o algoritmo PLL utilizado no sistema de sincronização com a rede elétrica, analisou-se a sua saída, correspondente à estimativa do ângulo da tensão simples da fase A, ωt, expressa em radianos. Como entrada do algoritmo considerou-se o sistema de tensões trifásicas apresentado na Figura 5-10. Salienta-se que, embora apenas sejam apresentados os resultados relativos à fase A, os sinais das restantes fases apresentaram comportamento semelhante. Além disso, refira-se que os sinais do sistema de sincronização com a rede elétrica apresentados, não disponíveis como saídas diretas, foram obtidos utilizando dois DACs disponibilizados pela plataforma de desenvolvimento adotada.

A Figura 5-11 apresenta a forma de onda da tensão simples da fase A da rede elétrica, v_a, juntamente com o sinal de saída do algoritmo PLL, ωt, em radianos. Observa-se que ωt acompanha a evolução do ângulo da tensão simples da fase A ao longo de todo o período. Como o sinal ωt varia entre 0 e 2π, e o DAC possui uma gama de tensão de 0 V a 3,3 V, foi necessário aplicar um fator de 0,5 ao sinal antes de enviá-lo para o DAC. Consequentemente, cada ponto da forma de onda apresentada corresponde, na realidade, à metade do valor do sinal original.

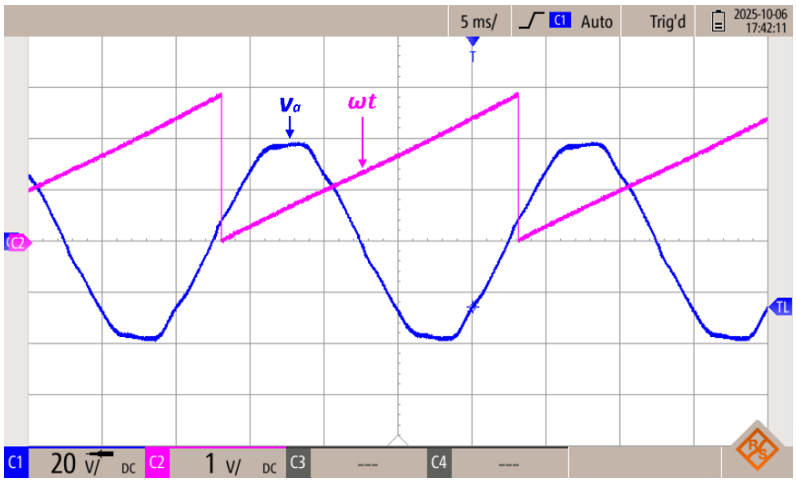


Figura 5-11: Forma de onda da tensão simples da rede elétrica da fase A (v_a: 20 V/div) e estimativa do ângulo da tensão simples da fase A (ωt: 2 rad/div) para uma escala temporal de 5 ms/div.

Após gerada a estimativa do ângulo da tensão simples da fase A, ωt, é-lhe aplicada a função trigonométrica seno, obtendo-se o sinal v_{aPLLu}, utilizado para calcular a corrente de referência correspondente à fase A. Convém notar que este sinal, por resultar da função seno, apresenta valores entre -1 e 1. Tanto v_{aPLLu} como v_a são apresentados na Figura 5-12, evidenciando a sincronização do algoritmo PLL com a rede elétrica.

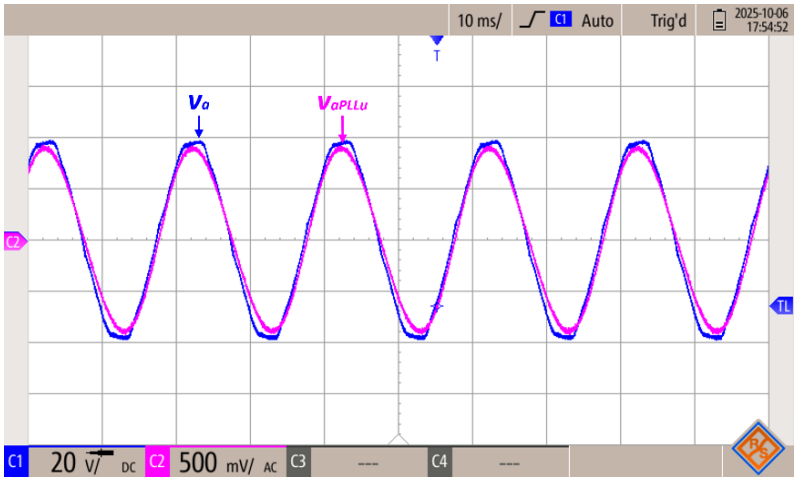


Figura 5-12: Forma de onda da tensão simples da rede elétrica da fase A (v_a: 20 V/div) e sinal de saída do sistema de sincronização com a rede elétrica correspondente à fase A (v_{aPLLu}: 500 mV/div) para uma escala temporal de 10 ms/div.

Na Figura 5-13, observa-se um desfasamento de 2,151° entre o sinal v_{aPLLu} e a tensão simples da fase A, v_a, da rede elétrica. Numa possível versão futura, os ganhos do algoritmo PLL poderiam ser ajustados de forma mais precisa, de modo a melhorar a resposta do sistema de sincronização com a rede elétrica.

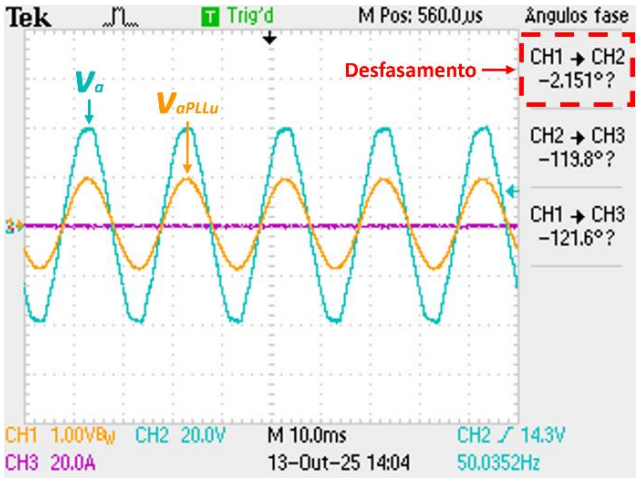
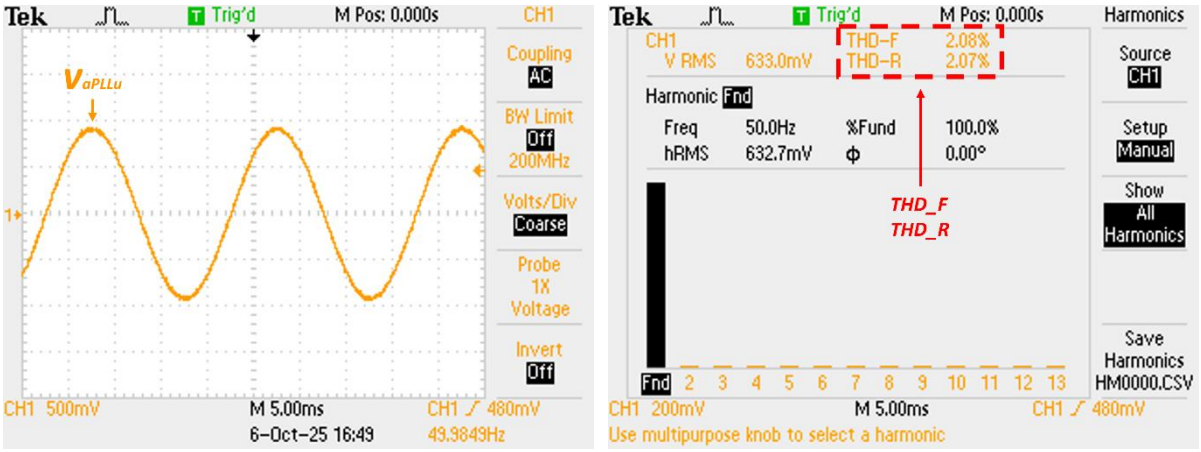


Figura 5-13: Desfasamento observado de 2,151° entre o sinal de saída do sistema de sincronização com a rede elétrica correspondente à fase A (v_{aPLLu}: 1 V/div) e a tensão simples da rede elétrica da fase A (v_a: 20 V/div) para uma escala temporal de 10 ms/div.

A Figura 5-14 apresenta o espetro harmónico do sinal v_{aPLLu}. Observa-se que o seu THD de 2,08%, é inferior ao THD de 3,96% da tensão simples da rede, evidenciando que o sinal gerado pelo sistema de sincronização apresenta menos conteúdo harmónico do que a tensão disponibilizada pela rede elétrica.



(a) **(b)**

Figura 5-14: (a) Sinal de saída do sistema de sincronização com a rede elétrica correspondente à fase A (v_{aPLLu}: 500 mV/div) para uma escala temporal de 5 ms/div; (b) Espetro harmónico e valor do THD do sinal de saída do sistema de sincronização com a rede elétrica.

Assim, considerando que a sincronização foi alcançada e que os valores de THD dos sinais gerados pelo sistema de sincronização com a rede elétrica, embora idealmente devessem ser o mais baixo possível, apresentaram valores satisfatórios e inferiores aos apresentados pelas tensões simples da rede, o sistema de sincronização com a rede elétrica foi considerado validado.

5.5 Resultados Experimentais na Operação do Conversor como Inversor

Após a validação individual do sistema de controlo e do sistema de sincronização com a rede elétrica, iniciaram-se os ensaios experimentais com o protótipo completo, começando pela operação do conversor como inversor. Esta fase de testes foi conduzida de forma gradual, e foi estruturada essencialmente em duas etapas. A primeira consistiu na operação *off-grid*, considerada mais segura por não envolver a conexão do conversor com a rede elétrica. Em seguida, os ensaios progrediram para a operação *on-grid*, com o conversor devidamente conectado à rede elétrica.

5.5.1 Resultados Experimentais em Modo *Off-Grid*

Nos ensaios experimentais com o conversor a operar como inversor no modo *off-grid*, o barramento CC foi alimentado por fontes de tensão CC disponíveis em laboratório. No lado CA, o conversor alimentou uma carga resistiva trifásica em substituição à rede elétrica. Neste contexto, foram realizados dois tipos de ensaios. Inicialmente, efetuou-se um ensaio em malha aberta, no qual foi imposta diretamente uma tensão à carga ligadas ao conversor. Seguidamente, realizaram-se testes em malha fechada, recorrendo ao controlo das correntes que percorrem a carga conectada ao inversor.

A carga resistiva trifásica utilizada nos ensaios em modo *off-grid* correspondia essencialmente a três resistências com a referência *WH50-33RJI*, do fabricante *TT Electronics*. Tratam-se de resistências com encapsulamento em alumínio, com um valor de 33 Ω e potência nominal de 50 W a 25 °C. No entanto, o fabricante recomenda fortemente a utilização de dissipadores para que possam operar a esta potência [91]. Para a aplicação em questão, foram utilizadas três dessas resistências conectadas em estrela. O modelo físico das resistências pode ser visualizado na Figura 5-15.

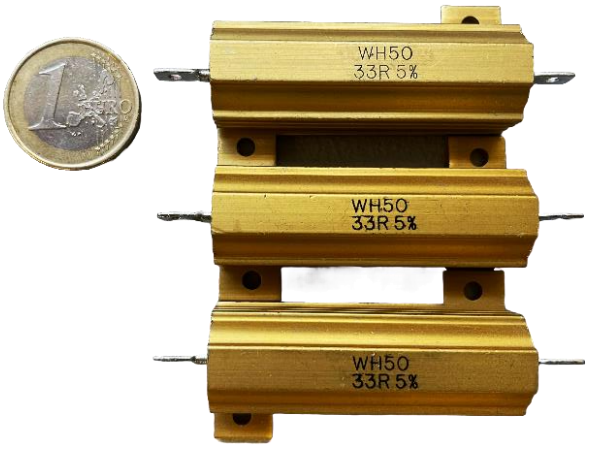


Figura 5-15: Modelo físico das resistências *WH50-33RJI*.

Importa ainda referir que, para a obtenção dos resultados experimentais apresentados nesta secção, foi aplicada uma tensão de 60 V no barramento de corrente contínua. Além disso, todos os resultados experimentais foram obtidos com o ponto médio do barramento CC ligado ao ponto neutro, artificial, criado pela conexão em estrela das resistências que compõe a carga resistiva trifásica utilizada.

Resultados Experimentais em Malha Aberta

No subcapítulo 5.3 demonstrou-se que os sinais de comando gerados pela plataforma de desenvolvimento chegavam corretamente aos terminais *gate* dos MOSFETs SiC utilizados. Deste modo, realizou-se um ensaio preliminar, agora já com uma tensão de 60 V presente entre os terminais do barramento CC, de forma a verificar se o sistema de potência operava conforme esperado. Para tal mediram-se as tensões geradas pelo conversor em todas as fases, ou seja, entre o ponto médio de cada braço do conversor e o neutro, enquanto os semicondutores eram comutados pelos sinais de comando apresentados na Figura 5-8 do subcapítulo 5.3. Importa referir que, neste ensaio específico, os filtros indutivos não se encontravam conectados ao conversor, estando apenas conectada, diretamente, a carga resistiva trifásica. Assim, as tensões geradas pelo conversor correspondentes às fases A, B e C, ou seja, v_{xn}, v_{yn} e v_{zn} são apresentadas na Figura 5-16.

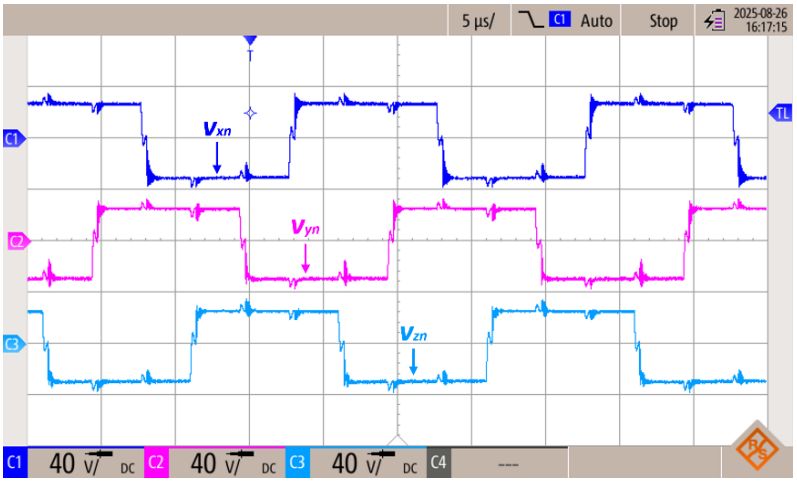


Figura 5-16: Forma de onda da tensão gerada pelo conversor correspondente à: fase A (v_{xn}: 40 V/div); fase B (v_{yn}: 40 V/div); fase C (v_{zn}: 40 V/div) para uma escala temporal de 5 µs/div, durante a operação do conversor como inversor, em modo *off-grid*, em malha aberta.

Analisando a Figura 5-16, verifica-se que os sinais gerados pelo conversor têm o mesmo *duty-cycle* e a mesma frequência de comutação do que os sinais de comando, mantendo também o desfasamento de 120° entre os sinais correspondentes às diferentes fases da rede elétrica. Quanto à amplitude, verifica-se que os sinais variam aproximadamente entre –30 V e 30 V. Isto acontece porque o barramento CC apresentava uma tensão de 60 V nos seus terminais, com o ponto médio ligado ao neutro artificial das

cargas resistivas. Salienta-se que as fontes de tensão CC foram conectadas de forma a garantir o equilíbrio entre as metades superior e inferior do barramento CC, de modo que cada metade apresentava 30 V. Assim, cada tensão gerada pelo conversor apresenta valores de ±30 V em relação ao neutro artificial, dependendo de qual semicondutor de cada braço estava ativo durante a comutação.

Após validada a comutação dos semicondutores de potência, o ensaio seguinte consistiu na aplicação de uma tensão sinusoidal às cargas resistivas ligadas ao conversor. Este ensaio foi realizado em malha aberta, não sendo aplicada qualquer estratégia de controlo. Como se pretendia obter tensões sinusoidais nos terminais das cargas resistivas, foi necessária a conexão dos filtros indutivos entre as saídas do conversor e a carga resistiva trifásica utilizada.

As tensões aos terminais das cargas resistivas das fases A, B e C, ou seja, v_a, v_b e v_c, são apresentadas na Figura 5-17. Para este ensaio recorreu-se à modulação SPWM, com um índice de modulação em amplitude, m_a, de 0,8 e um índice de modulação em frequência, m_f, de 1000. Observa-se que, embora o barramento CC apresentasse 60 V, correspondendo a 30 V em cada metade, a amplitude das tensões nos terminais das cargas resistivas não atinge os 30 V. Tal deve-se ao índice de modulação adotado, inferior à unidade, que limitava a tensão máxima teórica a 24 V. Para além disso, os semicondutores de potência apresentam quedas de tensão em condução, às quais se somam outras perdas distribuídas ao longo dos restantes componentes do circuito.

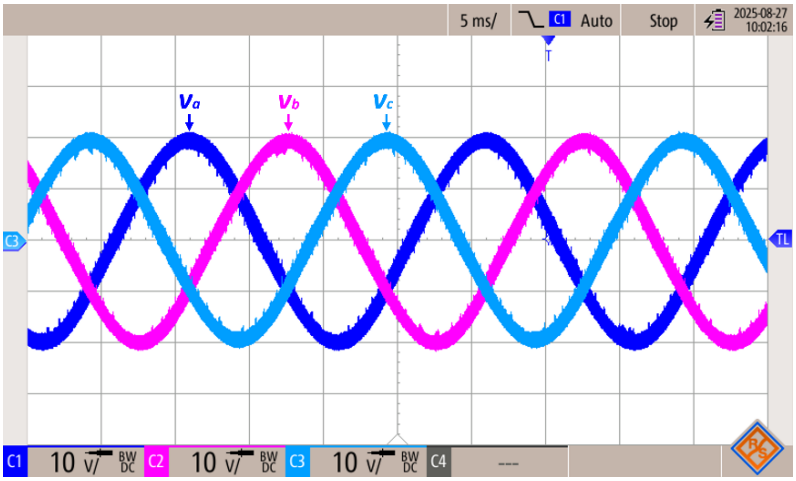


Figura 5-17: Forma de onda da tensão sinusoidal aos terminais da carga resistiva da: fase A (v_a: 10 V/div); fase B (v_b: 10 V/div); fase C (v_c: 10 V/div) para uma escala temporal de 5 ms/div, durante a operação do conversor como inversor, em modo *off-grid*, em malha aberta.

Analisando em detalhe a forma de onda da tensão aplicada à carga resistiva da fase A, v_a, apresentada na Figura 5-18, verifica-se que o *ripple* dominante apresenta um valor de pico-a-pico de 4,7 V e que a sua frequência coincide com a frequência de comutação dos semicondutores do conversor, isto é, 50 kHz.

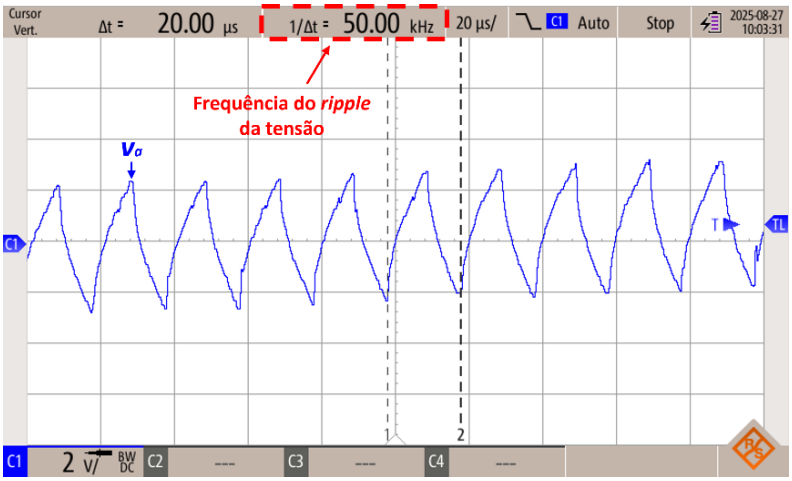


Figura 5-18: Forma de onda da tensão sinusoidal aos terminais da carga resistiva da fase A (v_a: 2 V/div), para uma escala temporal de 20 µs/div, durante a operação do conversor como inversor, em modo *off-grid*, em malha aberta.

Os ensaios realizados neste modo de operação confirmaram a operação de todos os componentes do sistema de potência conforme o esperado, garantindo a sua validação. Paralelamente, a implementação da estratégia de modulação SPWM foi verificada, demonstrando que o conversor conseguia gerar tensões sinusoidais adequadas nas cargas resistivas. Estes resultados proporcionaram uma base para a transição para os ensaios em malha fechada.

Resultados Experimentais em Malha Fechada

Após a validação da operação do conversor como inversor em malha aberta, avançou-se para os ensaios experimentais em malha fechada. Nesta fase, o conversor continuou a operar em modo *off-grid*, sendo o objetivo principal validar a implementação da estratégia de controlo das correntes que percorrem a carga resistiva trifásica acoplada ao conversor. Para tal, optou-se por aplicar a estratégia baseada em controlo preditivo, seguindo a mesma lógica utilizada nos ensaios em ambiente de simulação. A descrição desta estratégia encontra-se na secção 3.3.2.

Relativamente às correntes de referência, necessárias à implementação da estratégia de controlo, conforme descrito na secção 3.3.2, estas seguem a forma de onda da tensão simples da fase correspondente, sendo a sua amplitude determinada por um fator de proporcionalidade aplicado à tensão. No entanto, é comum substituir o sinal da tensão simples da fase correspondente à corrente em causa pelo sinal gerado pelo sistema de sincronização com a rede elétrica, de forma a reduzir o conteúdo harmónico das correntes de referência e, consequentemente, das correntes controladas.

Apesar deste ensaio ter sido realizado em modo *off-grid*, com o conversor desconectado da rede elétrica, os sensores de tensão permaneceram ligados à rede, de acordo com as ligações apresentadas na Figura

5-5. Assim, seguindo a lógica adotada nos ensaios em ambiente de simulação, definiu-se um valor eficaz constante para as correntes de referência e aplicou-se um fator de proporcionalidade correspondente à corrente de pico desejada, I_{MAX}, ao sinal de saída do sistema de sincronização com a rede elétrica, v_{gPLLu}. A relação matemática resultante, apresentada na secção 3.7.1 pela equação (3.13), define a corrente de referência para cada fase.

O sinal negativo na expressão deve-se à operação em modo inversor, invertendo a referência em 180° para garantir a oposição de fase necessária entre as correntes que percorrem a carga resistiva e a tensão simples da rede da fase correspondente. Como referido, embora o conversor operasse em modo *off-grid*, o sistema de sincronização com a rede elétrica foi utilizado para gerar as correntes de referência, permitindo que estas permanecessem sincronizadas com a rede. Desta forma, foi possível verificar se a estratégia de controlo estava a ser implementada corretamente, incluindo o desfasamento das correntes em relação às tensões da rede, facilitando a transição posterior para a operação no modo *on-grid*, onde apenas se substituiu a carga resistiva trifásica pela rede elétrica.

Para este ensaio, considerou-se um valor de I_{MAX} de 2 A, correspondente a um valor eficaz de 1,4 A para as correntes de referência. Na Figura 5-19 apresentam-se os resultados experimentais obtidos onde é possível observar a tensão simples da fase A da rede elétrica, v_a, e as correntes que percorrem a carga resistiva trifásica, nomeadamente, i_a, i_b e i_c. Observa-se que a corrente que i_a, apresenta um desfasamento de aproximadamente 180° em relação a v_a. É também possível visualizar o desfasamento de 120° entre as diferentes correntes que percorrem a carga resistiva trifásica.

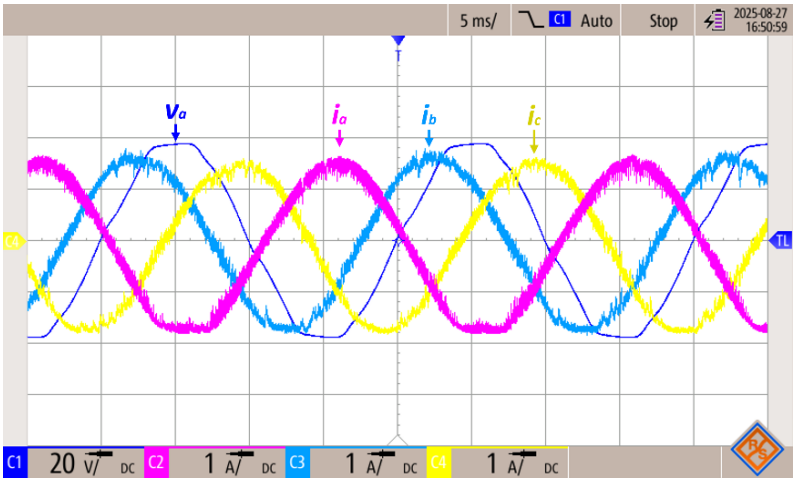


Figura 5-19: Forma de onda da tensão da fase A da rede elétrica (v_a: 20 V/div) e da corrente que percorre a carga resistiva da: fase A (i_a: 1 A/div); fase B (i_b: 1 A/div); fase C (i_c: 1 A/div) para uma escala temporal de 5 ms/div, durante a operação do conversor como inversor, em modo *off-grid*, em malha fechada.

5.5.2 Resultados Experimentais em Modo *On-Grid*

Após a validação da operação em modo *off-grid* e da estratégia de controlo aplicada às correntes que percorrem as cargas resistivas, passou-se aos ensaios experimentais com o conversor a operar como inversor em modo *on-grid*, mais especificamente em modo *grid-tied*. O barramento CC do conversor continuou a ser alimentado pelas fontes de tensão CC disponíveis no laboratório, enquanto o lado CA foi conectado à rede elétrica, conforme as ligações apresentadas na Figura 5-5. Nestes ensaios, realizados exclusivamente em malha fechada, a potência injetada na rede elétrica foi regulada através do controlo das correntes do lado CA.

Neste modo de operação, à semelhança do ensaio realizado em *off-grid*, recorreu-se à estratégia de controlo de correntes baseada em controlo preditivo. As correntes de referência foram definidas com valor eficaz constante de 1,4 A, correspondente a uma corrente de pico de 2 A. Os resultados deste ensaio são apresentados na Figura 5-20, onde é possível observar v_a, e as correntes do lado da rede elétrica, nomeadamente, i_a, i_b e i_c.

Verifica-se que i_a, apresenta um desfasamento de aproximadamente 180° em relação a v_a, cumprindo a condição de injeção de potência no sistema *grid-tied*. Devido à limitação de apenas quatro canais do osciloscópio, não foi possível apresentar simultaneamente todas as tensões e correntes, contudo, cada corrente apresentava um desfasamento de sensivelmente 180°em relação à tensão da mesma fase. É ainda possível observar o desfasamento de 120° entre as correntes das diferentes fases.

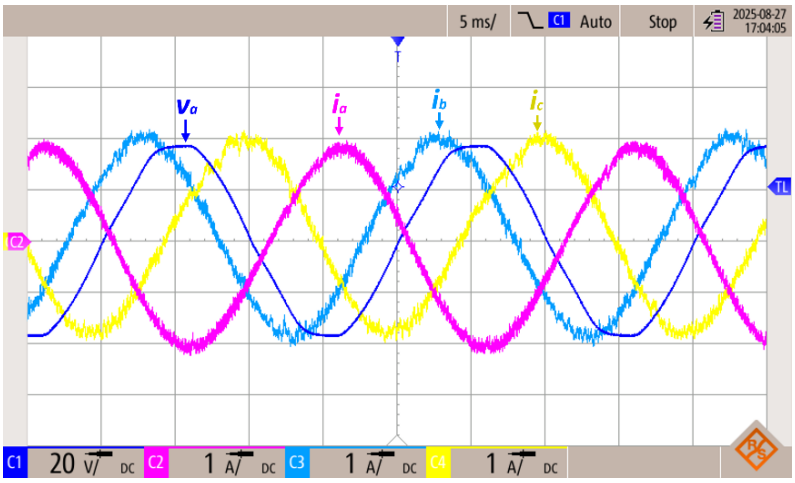


Figura 5-20: Forma de onda da tensão da fase A da rede elétrica (v_a: 20 V/div) e da corrente do lado da rede elétrica da: fase A (i_a: 1 A/div); fase B (i_b:1 A/div); fase C (i_c: 1 A/div) para uma escala temporal de 5 ms/div, durante a operação do conversor como inversor, em modo *on-grid*, em malha fechada.

5.6 Resultados Experimentais na Operação do Conversor como Retificador

Após a validação do sistema de controlo, do sistema de sincronização com a rede elétrica e da operação do conversor no modo inversor, incluindo a estratégia de controlo das correntes da rede, avançou-se para os ensaios experimentais com o protótipo a operar como retificador ativo. Nesta fase, o objetivo foi validar não apenas o controlo das correntes do lado da rede elétrica, mas também a estratégia de regulação da tensão do barramento CC.

De forma a garantir uma validação progressiva e segura, os testes foram conduzidos em duas etapas. Na primeira, avaliou-se o funcionamento do conversor como retificador ativo apenas com o controlo das correntes da rede elétrica, sem qualquer atuação sobre a tensão do barramento CC. Na segunda, passou-se à implementação do controlo da tensão do barramento CC.

De salientar que, nestes ensaios, o lado CA do conversor foi conectado à rede elétrica, conforme as ligações apresentadas na Figura 5-5, enquanto o lado CC foi conectado a uma carga resistiva. Esta carga corresponde essencialmente a quatro elementos de aquecimento tubulares conectados em série, cada um com uma resistência de 26,4 Ω, resultando numa resistência total de 105,6 Ω. Na Figura 5-21 pode-se visualizar um dos quatro elementos de aquecimento tubulares que foram conectados em série.



Figura 5-21: Elemento de aquecimento tubular com uma resistência de 26,4 Ω.

Os MOSFETs SiC utilizados possuem um díodo interno em antiparalelo, permitindo que o conversor CA-CC *full-bridge* opere como um retificador passivo quando os dispositivos não estão a ser comutados. Tendo isto em conta, antes de realizar os ensaios experimentais com o conversor em modo retificador ativo, efetuou-se um ensaio preliminar para analisar este comportamento. Durante o ensaio, nenhum MOSFET SiC foi comutado e registaram-se as formas de onda das correntes da rede elétrica, i_a, i_b e i_c apresentadas na Figura 5-22. Observa-se que estas correntes, características de um retificador passivo

trifásico, diferem significativamente de ondas sinusoidais puras, evidenciando-se, de forma percetível, um elevado conteúdo harmónico. Adicionalmente, apresenta-se também a tensão simples da fase A, v_a.

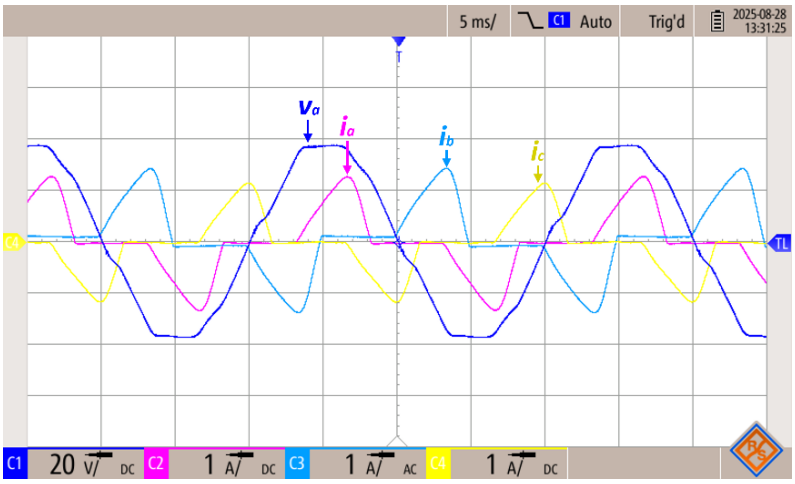
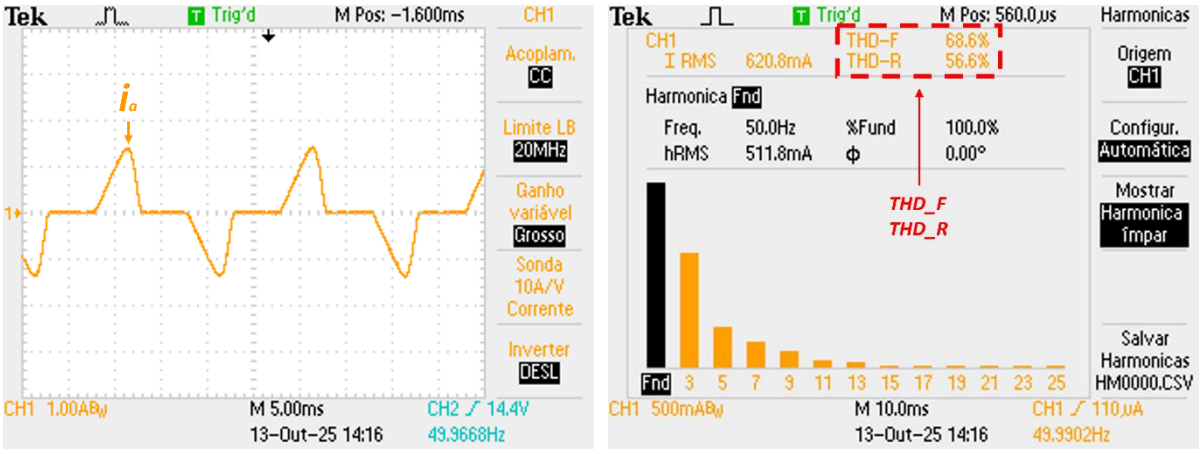


Figura 5-22: Forma de onda da tensão da fase A da rede elétrica (v_a: 20 V/div) e da corrente do lado da rede elétrica da: fase A (i_a: 1 A/div); fase B (i_b: 1 A/div); fase C (i_c: 1 A/div) para uma escala temporal de 5 ms/div, durante a operação do conversor como retificador passivo.

Na Figura 5-23 apresenta-se, a título de exemplo, o espetro harmónico da corrente da rede elétrica da fase A, indicando um THD de 68,6%. As correntes das restantes fases apresentaram valores de THD muito próximos. Este resultado é relevante, uma vez que permite, posteriormente, a comparação com o espetro harmónico das correntes quando o conversor opera como retificador ativo, em vez de passivo.



(a) **(b)**

Figura 5-23: (a) Forma de onda da corrente da rede elétrica da fase A (i_a: 1 A/div) para uma escala temporal de 5 ms/div; (b) Espetro harmónico e valor do THD corrente da rede elétrica da fase A, durante a operação do conversor como retificador passivo.

5.6.1 Resultados Experimentais com Controlo das Correntes da Rede Elétrica

Como referido, o primeiro ensaio realizado para a operação do conversor como retificador ativo consistiu apenas no controlo das correntes do lado da rede elétrica. Considerando que a operação do conversor como inversor no modo *on-grid* já se encontrava validada, a transição para este ensaio foi simplificada. A principal diferença entre os dois modos reside nas correntes de referência utilizadas na estratégia de controlo. Na operação como inversor, as correntes do lado da rede devem estar em oposição de fase relativamente às tensões simples correspondentes, de modo a garantir a injeção de potência na rede. Por outro lado, na operação como retificador, as correntes devem estar em fase com essas tensões. Na implementação prática, esta alteração traduz-se na inversão do sinal das correntes de referência da rede elétrica.

De forma sucinta, tal como para a operação como inversor apresentada na secção 5.5.2, optou-se também aqui por aplicar a estratégia de controlo das correntes baseada em controlo preditivo. As correntes de referência são definidas pela equação (5.1), semelhante à equação (3.13) apresentada na secção 3.7.1, com a diferença de que na primeira não se inclui o sinal menos, invertendo assim o sentido das correntes do lado da rede. Recorde-se que I_{MAX} corresponde ao fator de proporcionalidade associado à corrente de pico desejada e que v_{gPLLu} representa o sinal de saída do sistema de sincronização com a rede elétrica.

$$i_g^*(k) = I_{MAX}\, v_{gPLLu}(k) \tag{5.1}$$

Como a tensão do barramento CC depende diretamente do valor das correntes do lado da rede elétrica, a escolha das correntes de referência neste ensaio teve também em consideração o valor pretendido para essa tensão. Embora neste ensaio experimental ainda não tenha sido aplicado qualquer controlo específico da tensão do barramento CC, definiu-se previamente um valor de referência para essa tensão e calcularam-se as correntes de referência de modo a verificar se o sistema seria capaz de a atingir.

Desta forma, o valor a aplicar a I_{MAX}, que permite que a tensão do barramento CC atinja um valor de referência $V_{cc}{}^*$, é dado pela equação (5.2), onde V_{gRMS} representa o valor eficaz da tensão simples da rede elétrica, sendo neste caso 25 V, e R corresponde à resistência equivalente da carga ligada ao barramento CC, sendo neste caso 105,6 Ω.

$$I_{MAX} = \sqrt{2}\frac{{V_{CC}^*}^2}{3\,V_{gRMS}\,R} \tag{5.2}$$

Assim, neste ensaio, atribuiu-se 120 V a $V_{cc}{}^*$, o que resultou num valor de I_{MAX} de 2,58 A, equivalente a um valor eficaz de 1,82 A para as correntes de referência. Na Figura 5-24 apresenta-se a forma de onda da tensão simples da fase A, v_a, e das correntes do lado da rede elétrica, nomeadamente, i_a, i_b e i_c. Verifica-se que o valor de pico das correntes atinge aproximadamente 2,58 A, conforme o previsto, e que v_a e i_a estão aproximadamente em fase.

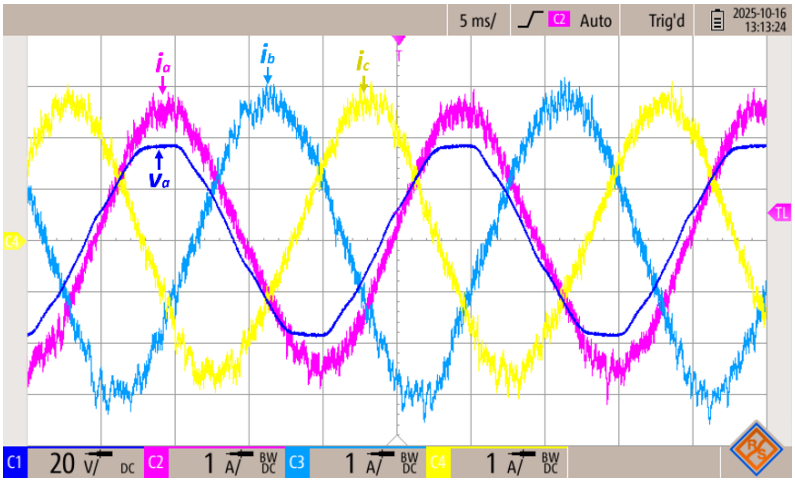
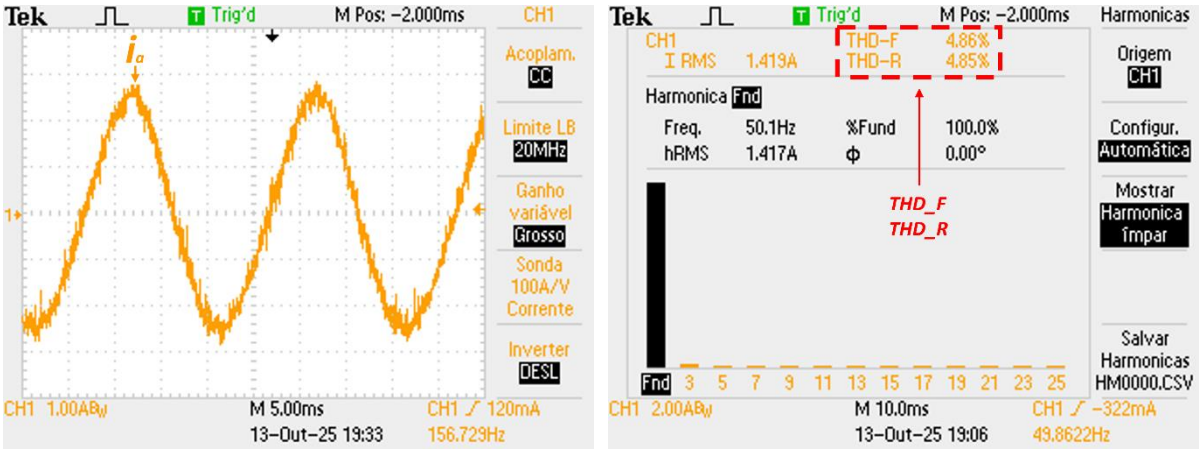


Figura 5-24: Forma de onda da tensão da fase A da rede elétrica (v_a: 20 V/div) e da corrente do lado da rede elétrica da: fase A (i_a: 1 A/div); fase B (i_b: 1 A/div); fase C (i_c: 1 A/div) para uma escala temporal de 5 ms/div, durante a operação do conversor como retificador ativo, com controlo das correntes da rede elétrica.

Na Figura 5-25 apresenta-se o espectro harmónico da corrente da fase A da rede elétrica, indicando um THD de 4,86%. As correntes das restantes fases apresentaram valores de THD muito próximos. Observando a Figura 5-25 em comparação com a Figura 5-23, verifica-se uma diferença substancial no espectro harmónico das correntes quando o conversor opera como retificador passivo em comparação com a operação como retificador ativo. Tal evidência corrobora que a operação do conversor como retificador ativo contribui para uma melhoria significativa da qualidade da energia da rede elétrica, evidenciando que os retificadores ativos se encontram mais alinhados com os requisitos contemporâneos das *smart grids*.

Além disso, recordando os objetivos iniciais da dissertação, pretendia-se alcançar um THD inferior a 5% nas correntes do lado da rede elétrica para potências superiores a 50% da carga nominal. Conforme evidenciado, este valor foi atingido mesmo para potências significativamente inferiores a 12,5 kW, correspondente a 50% da carga nominal, pelo que o objetivo foi considerado cumprido.



(a) **(b)**

Figura 5-25: (a) Forma de onda da corrente da rede elétrica da fase A (i_a: 1 A/div) para uma escala temporal de 5 ms/div; (b) Espetro harmónico e valor do THD da corrente da rede elétrica da fase A, durante a operação do conversor como retificador ativo, com controlo das correntes da rede elétrica.

Tal como referido anteriormente, neste ensaio foi atribuído a V_{cc}^* um valor de 120 V. Na Figura 5-26, apresenta-se a forma de onda da tensão do barramento CC, V_{cc}, bem como o respetivo valor médio, que se situou em 120,4 V. Importa salientar que, nesta fase, não foi ainda aplicado qualquer controlo associado à regulação da tensão do barramento CC.

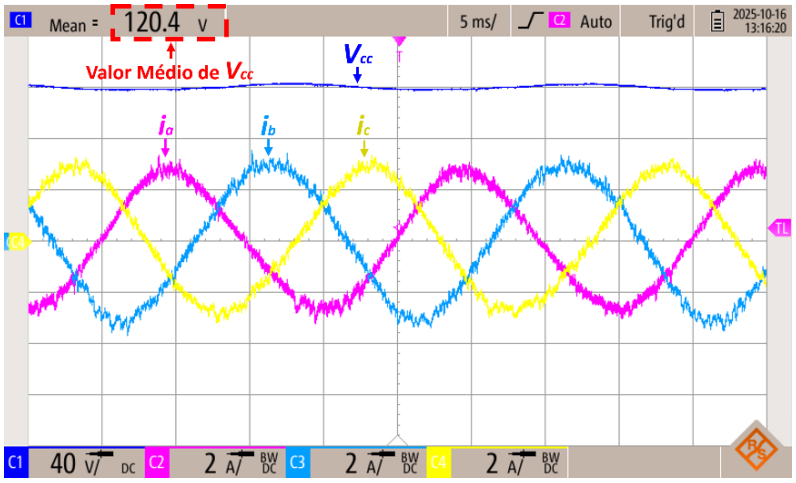


Figura 5-26: Forma de onda da tensão do barramento CC (V_{cc}: 40 V/div) e da corrente do lado da rede elétrica da: fase A (i_a: 2 A/div); fase B (i_b: 2 A/div); fase C (i_c: 2 A/div) para uma escala temporal de 5 ms/div, durante a operação do conversor como retificador ativo, com controlo das correntes da rede elétrica.

Importa ainda salientar que o *ripple* máximo observado em V_{cc} foi de aproximadamente 7,23 V, correspondendo a 6,02%. Tal comportamento pode ser observado na Figura 5-27, onde se apresenta a componente alternada de V_{cc}.

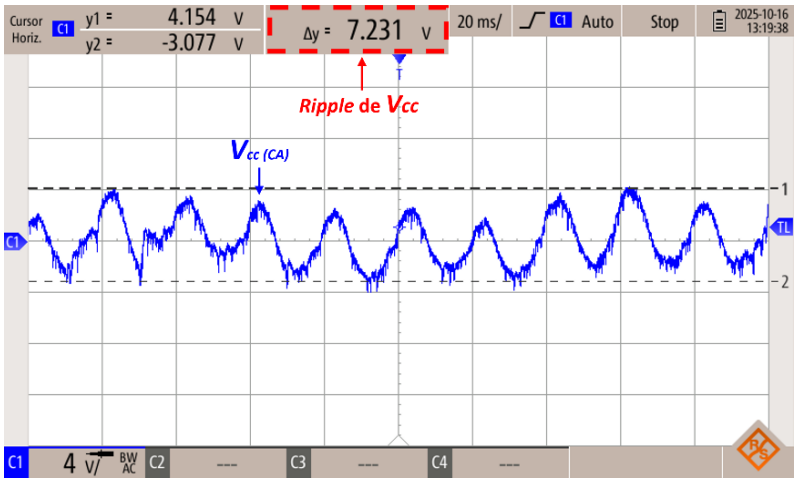


Figura 5-27: Forma de onda da componente alternada da tensão do barramento CC ($V_{cc(CA)}$: 4 V/div) para uma escala temporal de 20 ms/div, durante a operação do conversor como retificador ativo, com controlo das correntes da rede elétrica.

5.6.2 Resultados Experimentais com Controlo das Correntes da Rede Elétrica e da Tensão do Barramento CC

Validada a operação do conversor como retificador ativo com controlo das correntes do lado da rede elétrica, procedeu-se ao último ensaio experimental, destinado a validar o funcionamento conjunto das estratégias de controlo das correntes da rede e da tensão do barramento CC. No âmbito deste ensaio, foram implementadas duas malhas de controlo interligadas, uma malha de regulação da tensão do barramento CC, baseada num controlador PI, e outra destinada ao controlo das correntes do lado da rede elétrica. Para esta última, manteve-se a estratégia de controlo adotada nos ensaios anteriores, diferindo apenas na forma como as correntes de referência foram geradas. Até esta fase, as correntes de referência eram mantidas constantes ao longo da operação. No entanto, para assegurar que a tensão do barramento CC se mantém regulada, independentemente das variações de carga no lado CC, tornou-se necessário ajustar dinamicamente as correntes de referência em tempo real. Este ajuste permite que o conversor absorva da rede elétrica a potência estritamente necessária para alimentar a carga ligada ao barramento CC e, simultaneamente, garantir a estabilidade da tensão do barramento CC. Uma descrição mais detalhada das estratégias de controlo implementadas nesta fase pode ser consultada no subcapítulo 3.4.

De forma resumida, as correntes de referência passam agora a ser definidas pela equação (3.9), a qual depende da potência que deve ser absorvida da rede, P_{CC}, do quadrado do valor eficaz da tensão simples da rede elétrica, ${V_{gRMS}}^2$, bem como do sinal v_{gPLL}, correspondente à saída do sistema de sincronização com a rede elétrica escalado pelo valor de pico da tensão simples da rede. Deve-se salientar que o valor

de P_{CC} corresponde à saída do controlador PI aplicado à tensão do barramento CC, representando essencialmente a potência que deve ser absorvida da rede para manter a tensão do barramento CC, V_{cc}, no valor de referência previamente definido, V_{cc}^{*}.

Na Figura 5-28 apresenta-se um resultado experimental obtido com o objetivo de ilustrar o processo de controlo da tensão do barramento CC, recorrendo ao algoritmo de controlo anteriormente descrito. Analisando o resultado obtido é possível observar a forma de onda de V_{cc} ao longo de um período de 20 segundos, no qual se podem identificar seis intervalos de operação distintos. No intervalo (1), o conversor encontra-se desligado e desconectado da rede elétrica e a tensão V_{cc} apresenta um valor nulo. No intervalo (2), o conversor é ligado à rede elétrica, porém ainda não existe qualquer tipo de controlo ativo, nem de corrente nem de tensão, e não ocorre comutação dos MOSFETs SiC do conversor. Nesta fase, a corrente flui através dos díodos em antiparalelo com estes, fazendo com que o conversor opere como um retificador passivo, sendo que a tensão V_{cc} atinge um valor próximo de 58,25 V. De seguida, é aplicada a estratégia de controlo da tensão do barramento CC, atribuindo-se 120 V ao valor de referência V_{cc}^{*}. No entanto, durante o intervalo (3), a ação integral do controlador, associada ao ganho k_i, permanece inativa, com o objetivo de evitar a acumulação excessiva do erro, fenómeno conhecido como *windup*, e garantir a estabilidade inicial do sistema, permitindo que apenas o termo proporcional atue até que a tensão se aproxime do valor de referência. No intervalo (4), aproximadamente dois segundos após o início da aplicação da estratégia de controlo, ou seja, após o início do intervalo (3), a ação integral é ativada, observando-se uma redução do erro em regime permanente e a convergência de V_{cc} para o valor de referência V_{cc}^{*}. Posteriormente, ainda no final do intervalo (4), o controlo da tensão do barramento CC é desativado, levando o retificador a voltar a operar em modo passivo durante o intervalo (5), registando-se novamente uma tensão próxima de 58,25 V. Por fim, no intervalo (6), o conversor é novamente desconectado da rede elétrica, apresentando V_{cc} um valor correspondente a 0 V.

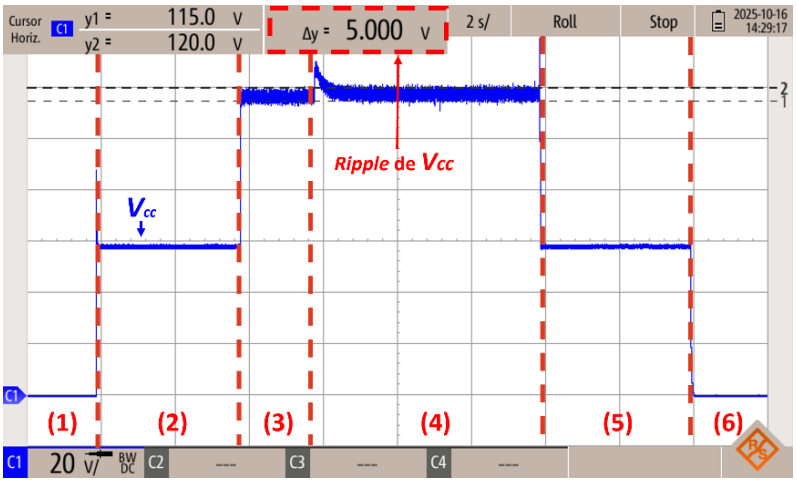


Figura 5-28: Forma de onda da tensão do barramento CC (V_{cc}: 20 V/div) para uma escala temporal de 2 s/div, durante o processo de regulação da mesma.

A Figura 5-29 demonstra a componente alternada de V_{cc} durante o intervalo de tempo (4), evidenciando um *ripple* máximo de 4,46 V, correspondente a 3,72%.

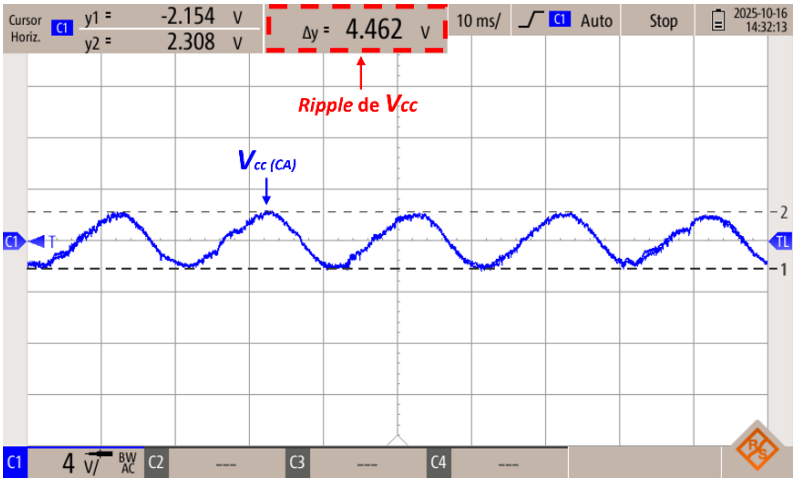


Figura 5-29: Forma de onda da componente alternada da tensão do barramento CC ($V_{cc(CA)}$: 4 V/div) para uma escala temporal de 10 ms/div, durante a operação do conversor como retificador ativo, com controlo das correntes da rede elétrica e da tensão do barramento CC.

Foi ainda realizado um outro ensaio no qual o valor de referência da tensão do barramento CC, V_{cc}^*, foi variado ao longo do tempo, com o objetivo de avaliar se a tensão do barramento, V_{cc}, convergia para os valores definidos. A Figura 5-30 apresenta o resultado deste ensaio, mostrando a forma de onda de V_{cc} ao longo de um período de 20 segundos. Nesta podem ser identificados três intervalos de tempo distintos. No intervalo (1), V_{cc}^* foi definido como 100 V, no intervalo (2), 110 V, e no intervalo (3), 120 V. A análise da forma de onda confirma que a estratégia de controlo implementada permite que V_{cc} acompanhe V_{cc}^*, mesmo quando esta varia dinamicamente ao longo do tempo.

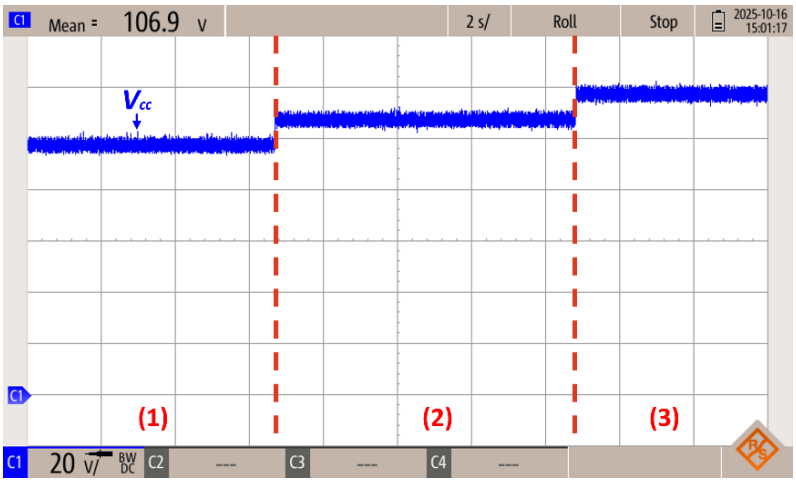
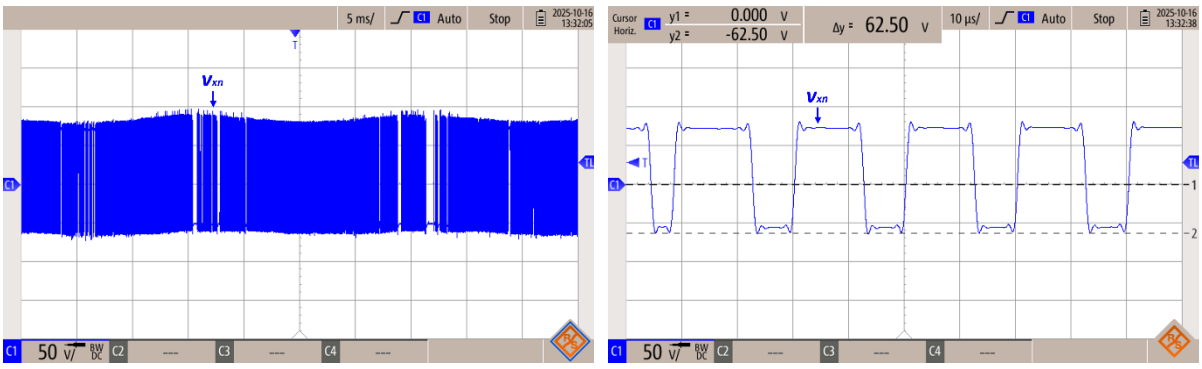


Figura 5-30: Forma de onda da tensão do barramento CC (V_{cc}: 20 V/div) para uma escala temporal de 2 s/div, durante a variação da referência de tensão do barramento CC

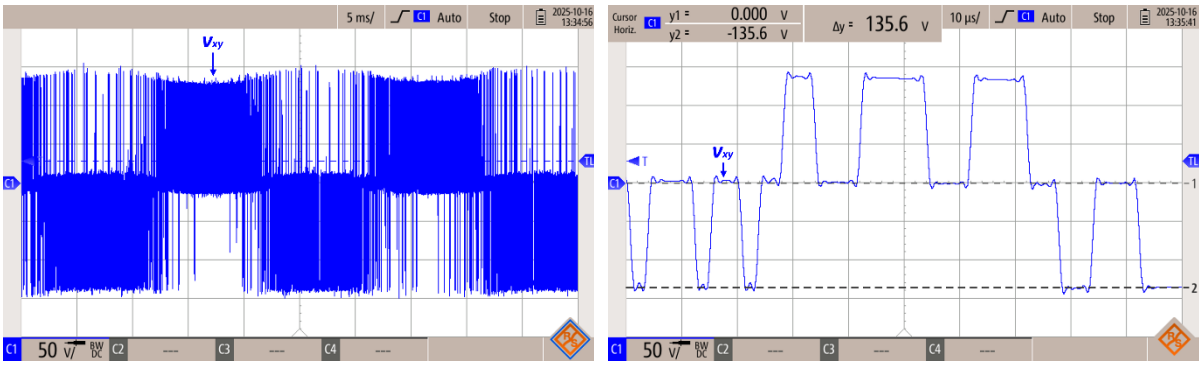
Por fim, de forma a corroborar a análise teórica do princípio de funcionamento apresentada na secção 3.2.1, procedeu-se à medição de algumas formas de onda características do conversor CA-CC *full-bridge*. Em primeiro lugar, mediu-se a tensão fase-neutro, v_{xn}, gerada pelo conversor, definida como a tensão entre o ponto médio de cada braço do conversor e o ponto neutro. Pela análise da Figura 5-31, confirma-se que esta tensão varia entre dois níveis, sendo esta característica a que confere ao conversor a classificação de conversor de dois níveis.



(a) **(b)**

Figura 5-31: Forma de onda da tensão fase-neutro gerada pelo conversor (v_{xn}: 50 V/div): (a) para uma escala temporal de 5 ms/div; (b) para uma escala temporal de 10 µs/div.

Além da tensão fase-neutro, mediu-se também a tensão fase-fase, v_{xy}, gerada pelo conversor, definida como a tensão entre os pontos médios de dois braços distintos. A verificação da Figura 5-32 evidencia uma tensão fase-fase de três níveis, tal como esperado.



(a) (b)

Figura 5-32: Forma de onda da tensão fase-fase gerada pelo conversor (v_{xy}: 50 V/div): (a) para uma escala temporal de 5 ms/div; (b) para uma escala temporal de 10 µs/div.

5.7 Conclusão

Este capítulo iniciou-se com a apresentação da metodologia experimental utilizada, descrevendo todos os passos percorridos para a realização dos ensaios experimentais e para a obtenção dos respetivos resultados. Além disso, apresentaram-se também as condições de ensaio, descrevendo a bancada de trabalho onde os ensaios foram realizados e os elementos, além dos constituintes do conversor, necessários à obtenção dos resultados experimentais. Entre estes, destacam-se os transformadores de isolamento, que permitiram efetuar os ensaios com um sistema trifásico de tensões com valor eficaz inferior ao da rede elétrica, mais especificamente de 25 V, garantindo também o isolamento elétrico entre o protótipo e a rede.

Para além do transformador, foi necessário recorrer a um circuito de *soft start* já disponível no laboratório, de forma a limitar as correntes de *inrush* durante a energização do transformador, evitando a possível ativação dos dispositivos de proteção do quadro elétrico do laboratório aquando da conexão dos transformadores de isolamento à rede elétrica. Este circuito de *soft start* inclui uma botoneira de segurança, que isola os transformadores da rede elétrica e, consequentemente, o protótipo, sendo útil durante a fase de testes. Adicionalmente, surgiu a necessidade de utilizar alguns dispositivos de proteção contra sobrecargas e curto-circuitos, nomeadamente disjuntores. Foi ainda apresentado um esquema de ligação do protótipo à rede elétrica. Por fim, apresentou-se um resumo dos parâmetros adotados nos ensaios experimentais, de forma a mostrar as condições em que os resultados foram obtidos. Apesar de o conversor CA-CC ter sido projetado para operar tanto com a topologia *t-type* como com a topologia *full-bridge*, todos os resultados foram obtidos com a topologia *full-bridge*, uma vez que este era o foco da dissertação.

Seguidamente, iniciou-se a apresentação dos resultados experimentais, divididos em várias etapas. A primeira etapa consistiu na apresentação dos resultados do sistema de controlo, onde se concluiu que as configurações realizadas por *firmware* na plataforma de desenvolvimento, para gerar os sinais PWM, coincidiam com os resultados obtidos, nomeadamente em termos de variação do *duty-cycle*, frequência dos sinais, geração de pares complementares de sinais PWM, aplicação de *dead time* entre estes últimos e aplicação de desfasamento entre os sinais de comando correspondentes aos semicondutores das diferentes fases. Nesta etapa, validou-se também a operação dos *gate drivers*, confirmando que os MOSFETs SiC recebiam adequadamente os sinais de comando nos terminais *gate*. Verificou-se ainda que os níveis lógicos alto e baixo presentes nos sinais entre os terminais *gate* e *source* coincidiam com as tensões utilizadas para a alimentação do secundário dos *gate drivers*, mais especificamente +15 V e -5 V, tal como esperado.

Na segunda etapa, analisaram-se os resultados do sistema de sincronização com a rede elétrica e apresentaram-se os espetros harmónicos da tensão simples da rede elétrica, bem como do sinal de saída do sistema de sincronização. Verificou-se que o THD da tensão da rede elétrica era de 3,96%, enquanto a saída do sistema de sincronização apresentava um valor de THD de 2,08%, permitindo reduzir a distorção harmónica presente nas correntes de referência utilizadas nas estratégias de controlo de corrente aplicadas ao conversor. Embora a sincronização entre a PLL e a rede elétrica acontecesse, um ajuste mais fino dos ganhos poderia ter sido realizado de forma a reduzir o ângulo de desfasamento de 2,151° entre os sinais de saída do sistema de sincronização e as tensões simples da rede. Este desfasamento afetou ligeiramente a sincronização entre as correntes do lado da rede elétrica do conversor e as respetivas tensões, sendo verificado um pequeno desvio durante os ensaios experimentais. Apesar disso, o sistema de sincronização com a rede elétrica foi considerado validado.

Na terceira etapa, apresentaram-se os resultados do conversor a operar como inversor, em regime *off-grid* e sem qualquer estratégia de controlo aplicada, ou seja, em malha aberta, onde se validou a comutação dos MOSFETs SiC. Nesta fase, o conversor não estava conectado à rede elétrica, estando o lado CC ligado a fontes de tensão CC e o lado CA a uma carga resistiva trifásica. Realizou-se neste modo a validação da modulação SPWM desenvolvida, aplicando um sistema trifásico de tensões sinusoidais às cargas resistivas conectadas ao lado CA do conversor. Posteriormente, com a estratégia de modulação já validada, passou-se à apresentação dos resultados em malha fechada, aplicando-se a estratégia de controlo de corrente baseada em controlo preditivo às correntes que percorrem as resistências conectadas ao lado CA. Nesta fase, e uma vez que a PLL já estava a ser utilizada para gerar as correntes

de referência para o controlo da rede elétrica, apesar do lado de potência estar desconectado da rede, foi possível verificar o desfasamento de aproximadamente 180° entre a tensão e a corrente de uma das fases, característica esta esperada para o modo inversor.

Na etapa seguinte, conectou-se o lado CA do conversor à rede elétrica, operando como inversor em modo *on-grid* , controlando a injeção de potência na rede através do controlo das correntes que percorrem o conversor. Esta fase foi importante, pois a operação como retificador ativo é muito semelhante, mudando apenas o sentido das correntes de referência, uma vez que, em vez de estarem em oposição de fase com as tensões da rede, as correntes do lado da rede elétrica devem estar em fase com estas, garantindo a absorção de potência elétrica da rede.

Na última etapa, em que o conversor operava como retificador, a parte CA permaneceu conectada à rede elétrica e foi adicionada uma carga baseada em elementos de aquecimento tubulares. Inicialmente, apenas a corrente do lado da rede foi controlada, com o objetivo de validar a absorção de potência. Um dos principais objetivos desta dissertação consistia em alcançar um THD inferior a 5% nas correntes do lado da rede elétrica para potências superiores a 50% da carga nominal. Verificou-se que, para valores de potência significativamente inferiores a este limiar, o conversor já apresentava valores de THD inferiores a 5%, nomeadamente 4,86%. Espera-se, ainda, que, à medida que a potência de operação do conversor aumenta, o THD das correntes da rede elétrica diminua, pelo que se pode considerar que o objetivo definido foi atingido. Posteriormente, além do controlo das correntes da rede elétrica, controlou-se também a tensão do barramento CC, de forma a mantê-la nos valores de referência previamente definidos. Os resultados demonstraram uma correta regulação da tensão do barramento de corrente contínua, concluindo-se assim a fase de ensaios experimentais.

Capítulo 6

Conclusão

6.1 Conclusões

A mobilidade elétrica afirma-se progressivamente como um dos pilares da transição energética, incentivando uma transformação profunda no setor automóvel e nas infraestruturas associadas. Este panorama de mudança reflete-se na crescente diversidade de VEs, o que evidencia a necessidade de desenvolver soluções de carregamento mais flexíveis. Paralelamente, a evolução das baterias tem permitido aos VEs autonomias superiores, enquanto a procura por tempos de carregamento reduzidos impõe exigências cada vez mais elevadas em termos de potência de carregamento. Neste enquadramento, o desenvolvimento de sistemas de carregamento capazes de conjugar elevada densidade de potência, adaptabilidade às diferentes características de carregamento de cada VE e conformidade com os requisitos de qualidade de energia das redes inteligentes constitui um desafio no desenvolvimento de conversores de eletrónica de potência para sistemas de carregamento de VEs.

Para responder a estes desafios, a presente dissertação teve como objetivo o desenvolvimento, projeto e implementação de um conversor CA–CC trifásico do tipo *full-bridge*, destinado a operar como retificador ativo bidirecional com o objetivo de efetuar a interface entre a rede elétrica e o lado de corrente contínua de um sistema de carregamento *off-board multipoint*. O trabalho abordou também a exploração de tecnologias que potenciem o desempenho do conversor, incluindo semicondutores de potência baseados em SiC, e a conceção de um protótipo à escala laboratorial de 25 kW, capaz de operar com correntes sinusoidais balanceadas, regulação da tensão no lado CC, fator de potência próximo da unidade e distorção harmónica total inferior a 5% para potências superiores a 50% da carga nominal.

Neste contexto, o Capítulo 1 apresentou uma contextualização sobre a evolução e consolidação dos VEs, salientando que, embora tenham surgido antes dos veículos movidos a combustão interna, apenas nas últimas décadas assumiram um papel relevante na mobilidade contemporânea. A sua afirmação enquanto meio de transporte tem resultado dos avanços tecnológicos registados nas últimas décadas, bem como da crescente preocupação ambiental e da necessidade de reduzir as emissões associadas

aos combustíveis fósseis. A nível nacional e internacional, observa-se um aumento marcante da adoção de VEs e da expansão da rede de carregamento destes.

Ainda no decorrer do mesmo capítulo, abordou-se o papel dos retificadores ativos trifásicos como dispositivos fundamentais para a conversão da alimentação trifásica da rede elétrica em corrente contínua, garantindo operação bidirecional, capaz de suportar modos de operação G2V e V2G, fator de potência próximo da unidade e redução da distorção harmónica. O capítulo terminou por apresentar as motivações e os objetivos da dissertação, bem como a organização estrutural do documento, de modo a orientar a leitura e a compreensão do trabalho desenvolvido.

No Capítulo 2, apresentou-se uma revisão bibliográfica que começou por definir o conceito de conversor CA–CC e por evidenciar a sua importância nos sistemas de carregamento VEs. Seguiu-se uma análise das principais topologias de conversores CA-CC, monofásicas e trifásicas, com especial enfoque na sua aplicação nestes sistemas. Destacaram-se as diferenças fundamentais entre as topologias, nomeadamente quanto à unidirecionalidade ou bidirecionalidade, ao número de níveis de tensão na saída e à classificação em passivas, ativas ou híbridas. Considerando estas diferenças, a evolução das redes elétricas em direção às *smart grids* e a crescente exigência em termos de qualidade de energia, concluiu-se que os retificadores ativos, bidirecionais e de maior número de níveis se revelaram os mais adequados às necessidades contemporâneas, embora estes implicassem maior complexidade de desenvolvimento e implementação e custos de desenvolvimento superiores.

Seguiu-se, ainda no decorrer do capítulo, a análise das estratégias de controlo mais frequentemente implementadas em conversores CA–CC, discutindo-se as respetivas vantagens e limitações de cada uma delas. Verificou-se que determinadas estratégias proporcionam melhor desempenho na redução do erro entre a referência e a variável controlada, embora esta melhoria esteja associada a algoritmos mais complexos e a maior exigência em termos de recursos computacionais.

Este capítulo concluiu com a comparação das principais tecnologias de semicondutores de potência utilizadas em conversores de eletrónica de potência desenvolvidos atualmente, nomeadamente Si, SiC e GaN. Destacou-se que os dispositivos baseados em SiC e GaN apresentaram capacidade de operação a temperaturas e frequências de comutação mais elevadas, menores perdas e maior densidade de potência.

Após a análise da literatura, realizaram-se simulações computacionais com o objetivo de estudar o comportamento do conversor CA–CC com topologia *full-bridge*, testar diferentes estratégias de controlo

e apoiar o dimensionamento dos principais componentes antes da implementação física. As simulações, conduzidas com recurso ao software *PSIM*, constituíram uma etapa fundamental, permitindo explorar soluções e ajustes de forma segura, sem risco de danos aos componentes ou custos adicionais associados.

Com os resultados das simulações como referência, o Capítulo 3 iniciou-se com a descrição do princípio de funcionamento da topologia *full-bridge*, recorrendo, para tal, à apresentação de algumas formas de onda características do conversor, obtidas em ambiente de simulação. Seguiu-se a descrição das estratégias de controlo implementadas, incluindo a regulação das correntes da rede elétrica, baseada em controlo preditivo, e a regulação da tensão do barramento CC, assente num controlador PI. Posteriormente, apresentaram-se a estratégia de modulação adotada, designada por SPWM, e o sistema de sincronização com a rede elétrica, desenvolvido com base no algoritmo PLL α-β.

Concluída a descrição teórica e a implementação das principais componentes do sistema, procedeu-se à apresentação dos resultados de simulação obtidos. Para tal, consideraram-se dois cenários distintos, um modelo ideal e um modelo realista. No primeiro, todos os elementos de simulação foram assumidos ideais, permitindo uma análise preliminar e teórica do comportamento do conversor. No segundo, foram adotados modelos de componentes mais próximos da realidade, possibilitando uma avaliação mais fiel ao comportamento prático do sistema e fornecendo uma base para a sua implementação física. Por fim, e ainda no mesmo capítulo, realizou-se uma análise de desempenho e sensibilidade do conversor face a determinados parâmetros do sistema, nomeadamente as variações da indutância dos filtros de acoplamento à rede elétrica, da potência da carga CC, da tensão do barramento CC e da frequência de comutação.

À luz dos resultados obtidos em ambiente de simulação, os quais se revelaram-se satisfatórios, confirmou-se que os requisitos definidos para a operação do conversor eram alcançáveis, permitindo a transição para a implementação prática do protótipo. Consequentemente, o Capítulo 4 descreveu a implementação do sistema de controlo, do sistema de potência e da interface gráfica com o utilizador, detalhando os componentes selecionados e os critérios que fundamentaram a sua escolha, baseados numa análise de mercado e na disponibilidade de material existente em laboratório. Importa salientar que foi lançado o desafio de desenvolver um protótipo versátil, capaz de operar em configuração *full-bridge* ou *t-type*, o que complexificou o processo de design, uma vez que o conversor *t-type* exige o dobro de semicondutores de potência totalmente controlados.

No que diz respeito ao sistema de controlo, iniciou-se por descrever a estratégia adotada para a alimentação dos componentes ativos. Para tal, recorreu-se a uma fonte de alimentação externa comutada, responsável por fornecer uma tensão de 15 V ao sistema de potência, a partir da qual são gerados os restantes níveis de tensão necessários ao funcionamento do sistema de controlo. Destacou-se ainda a utilização da plataforma de desenvolvimento *LaunchPad TMS320F28379D*, encarregue da execução em tempo real dos algoritmos de controlo e de sincronização com a rede elétrica, da aquisição contínua das variáveis elétricas e da geração dos sinais de comando destinados aos dispositivos de comutação. Foram também detalhados os sensores de corrente e de tensão, sendo os primeiros responsáveis pela monitorização das correntes das fases da rede e os segundos pela medição das tensões de cada fase e da tensão do barramento CC. Adicionalmente, apresentaram-se os circuitos de condicionamento de sinal e de proteção, que asseguram a compatibilidade dos níveis de tensão com a plataforma de desenvolvimento, garantem a fidelidade das medições através de estágios de filtragem e protegem a plataforma de desenvolvimento contra sobretensões anómalas.

Adicionalmente, foram apresentados e justificados os *gate drivers* utilizados para o acionamento dos semicondutores de potência, dispostos de forma a comandar dois dispositivos ligados em paralelo, solução adotada para suportar as elevadas potências previstas no projeto. Por fim, descreveu-se a conceção de três PCBs desenvolvidas de raiz com recurso ao *software KiCad*, cada uma composta por quatro camadas, que integram o sistema de controlo e asseguram a interligação entre os diferentes componentes.

No que se refere ao sistema de potência, começou-se por caracterizar os semicondutores totalmente controlados utilizados, consistindo em MOSFETs SiC, acompanhados pelos respetivos circuitos de *gate*, nos quais se incluíram resistências e outros componentes, cujos valores foram também enunciados. Foi ainda apresentada e justificada a utilização de díodos Schottky em antiparalelo com os MOSFETs, com o objetivo de melhorar o rendimento do conversor, assim como díodos TVS também dispostos em antiparalelo, destinados a limitar eventuais picos de tensão transientes e a garantir que a tensão aplicada aos semicondutores permanecesse dentro dos limites máximos de operação.

Posteriormente, foram apresentados os condensadores utilizados no barramento CC, tendo-se optado exclusivamente por condensadores de filme. Além destes condensadores foram colocados outros, de resposta rápida em paralelo com cada braço de semicondutores e posicionados próximos destes, de modo a suprimir picos de tensão durante a comutação e proteger os MOSFETs. Foram também apresentados os dissipadores de calor selecionados para os MOSFETs SiC, optando-se por um dissipador

por conjunto de semicondutores de cada fase da rede elétrica, totalizando três dissipadores, cuja escolha foi fundamentada através de simulações realizadas no *software Comsol Multiphysics*.

Seguiu-se a descrição dos filtros de acoplamento à rede elétrica, baseados essencialmente em três bobinas, e do desenvolvimento da PCB de potência, desenvolvida de raiz para o sistema através do *software KiCad*. Devido à potência do conversor e à topologia *t-type* adotada, a PCB foi concebida com quatro camadas de 2 oz de cobre cada, apresentando dimensões totais de 59,69 cm de comprimento por 21,98 cm de largura.

Ainda no Capítulo 4, foi apresentado o desenvolvimento da interface gráfica com o utilizador, bem como os elementos necessários para o seu funcionamento. Para a sua implementação, recorreu-se à linguagem QML para o *design* da interface e à linguagem *Python* para o *backend* da mesma. Um *Raspberry Pi 4B* foi integrado no sistema para executar a interface gráfica, juntamente com um *display* tátil que permite a interação do utilizador. As ações realizadas no *display* são transmitidas ao *Raspberry Pi*, processadas pelo *backend* e enviadas à plataforma de desenvolvimento através de comunicação série. Da mesma forma, os dados provenientes da plataforma de desenvolvimento, como medições de grandezas elétricas e estados do sistema, são enviados ao *Raspberry Pi* e apresentados no display, garantindo uma comunicação contínua e bidirecional entre a plataforma, o Raspberry Pi e a interface gráfica. Por fim, foi apresentada a forma como a integração do sistema de controlo, do sistema de potência e da interface gráfica foi realizada, concluindo-se a descrição dos elementos do protótipo desenvolvido.

Já no Capítulo 5, apresentaram-se os resultados obtidos nos diversos ensaios experimentais realizados com o conversor. Numa fase inicial, foi validada a operação do sistema de controlo, verificando-se se as configurações implementadas via *firmware* na plataforma de desenvolvimento correspondiam efetivamente ao comportamento observado, e se os *gate drivers* asseguravam a interface adequada entre os sistemas de controlo e de potência. Foi igualmente validado o sistema de sincronização com a rede elétrica, demonstrando-se a eficácia do algoritmo baseado na PLL α-β na deteção e acompanhamento das tensões da rede.

Posteriormente, realizaram-se os ensaios experimentais do protótipo completo, seguindo a mesma lógica dos ensaios realizados em ambiente de simulação, mas conduzindo-os de forma mais gradual e controlada, de modo a garantir a segurança do ambiente de laboratório e a evitar danos no *hardware*. Os ensaios abrangeram as diferentes condições de operação do protótipo, confirmando a sua capacidade

de funcionar tanto em modo de injeção como de absorção de potência da rede elétrica, sendo este último o foco principal da dissertação.

Em suma, os resultados demonstraram que, em ambos os modos de operação, as correntes do lado da rede apresentaram uma forma de onda próxima de uma sinusoide, com valores de THD considerados adequados para os níveis de potência atingidos. De acordo com a análise prévia em simulação, verificou-se que o THD das correntes melhora com o aumento da potência de operação, pelo que se espera que, para níveis de potência mais próximos do valor nominal, os resultados experimentais se aproximem ainda mais dos obtidos em ambiente de simulação.

Embora os resultados obtidos tenham validado o funcionamento do conversor, o desenvolvimento e implementação do protótipo não ocorreram sem desafios. Um dos principais obstáculos surgiu com a necessidade de projetar um sistema capaz de operar não apenas segundo a topologia *full-bridge*, mas também na configuração *t-type*. Esta última apresenta o dobro de semicondutores de potência totalmente controlados em relação à *full-bridge*, o que tornou a sua disposição na PCB de potência particularmente exigente.

A complexidade aumentou ainda devido à elevada potência nominal do conversor, que tornava insuficiente a utilização de um único MOSFET SiC por posição, exigindo a colocação de dois dispositivos em paralelo. Consequentemente, a combinação da topologia *t-type* com o paralelismo dos semicondutores implicou a integração de 24 dispositivos na PCB de potência. A disposição dos circuitos associados, nomeadamente os 24 circuitos de gate, os díodos Schottky e os díodos TVS, aumentou a complexidade do *design* da PCB de potência.

Outro desafio esteve relacionado com as dimensões consideravelmente elevadas da PCB de potência. Pretendia-se que as placas de controlo fossem montadas sobre esta, de forma horizontal, garantindo proximidade entre os *gate drivers* e os MOSFETs SiC, de modo a reduzir os efeitos das indutâncias parasitas no percurso dos sinais de comando. Considerou-se inicialmente a utilização de uma única placa de controlo, mas tal solução revelou-se ineficiente, uma vez que grande parte da área da PCB ficaria inutilizada e os custos de fabrico seriam superiores. Assim, optou-se pelo desenvolvimento de três PCBs de controlo distintas. Estas três placas, no entanto, não são idênticas, uma vez que uma delas teve de incorporar a própria plataforma de desenvolvimento, evitando o fabrico de uma quarta PCB. Em contrapartida, esta configuração exigiu que todas as placas de controlo comunicassem diretamente com

a plataforma de desenvolvimento, o que foi implementado através da utilização de *flat cables*, solução esta que exigiu algum cuidado e planeamento.

No âmbito do dimensionamento, uma das maiores dificuldades verificou-se no projeto das etapas de filtragem associadas aos sensores de corrente. A frequência de corte destes filtros não poderia ser demasiado baixa, uma vez que isso comprometeria a passagem da componente útil do sinal, nomeadamente o *ripple* presente nas correntes da rede, afetando a precisão do controlo de corrente. Por outro lado, frequências de corte demasiado elevados não permitiriam atenuar eficazmente o ruído eletromagnético induzido, uma vez que os sensores se encontram próximos dos condutores que interligam a PCB de potência aos filtros de acoplamento à rede elétrica. Assim, a determinação da frequência de corte, bem como a análise da sua influência no desempenho do controlo das correntes do lado da rede, constituiu uma das etapas mais demoradas durante os ensaios experimentais, uma vez que cada alteração exigia o redimensionamento dos filtros e a substituição dos componentes de *hardware* correspondentes.

Apesar de não estar incluído nos objetivos iniciais da dissertação, o desenvolvimento da interface gráfica com o utilizador constituiu um desafio adicional, sobretudo devido à utilização de diferentes linguagens de programação e à necessidade de recorrer a um sistema computacional distinto, o *Raspberry Pi 4B*. Este processo exigiu uma fase de aprendizagem e familiarização com tecnologias até então não utilizadas, tanto ao nível das linguagens de programação como do próprio sistema computacional. Além disso, tratou-se de uma tarefa exigente e morosa, quer pela complexidade associada à integração entre sistemas, quer pelo tempo necessário ao processo de *design* e implementação da interface.

6.2 Sugestões de Trabalho Futuro

Após a conclusão do projeto desenvolvido no âmbito desta dissertação de mestrado, procedeu-se a uma reflexão crítica sobre o percurso realizado ao longo do seu desenvolvimento. Tal reflexão evidenciou que, como é comum em projetos de investigação e desenvolvimento experimental, alguns aspetos poderiam ter sido abordados de forma distinta, representando oportunidades de melhoria identificadas a partir da experiência adquirida. Reconhece-se igualmente que o tempo finito destinado à dissertação impôs limitações à exploração de certas ideias, que, embora não tenham sido concretizadas, permanecem como possibilidades relevantes para trabalhos futuros. No entanto, essas ideias não concretizadas não representam falhas, mas sim oportunidades para futuras investigações ou potenciais extensões do trabalho que poderão enriquecer os resultados alcançados.

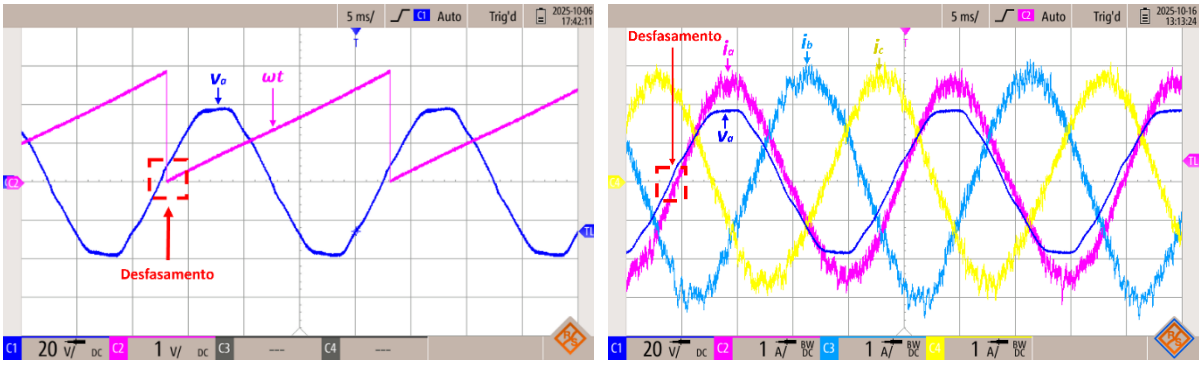
Em primeiro lugar, no que respeita aos aspetos de melhoria, e tendo em conta que toda a arquitetura do sistema foi desenvolvida em ambiente laboratorial, é natural que algumas correções e otimizações a nível de *hardware* possam ser consideradas em versões futuras. Como exemplo, expõe-se o caso do sinal de comando *Disable All*, o qual consiste num sinal proveniente de um GPIO da plataforma de desenvolvimento que é recebido pelos *gate drivers*. Quando este sinal assume um nível lógico alto, os sinais de comando dos semicondutores de potência são desativados, inibindo a sua comutação. Conforme referido na secção 4.3.2, apenas um GPIO do *LaunchPad TMS320F28379D* foi utilizado para comandar todos os *gate drivers* do conversor, o que se revelou insuficiente do ponto de vista elétrico. Para colmatar essa limitação, poderia ser implementado um *buffer* lógico entre o GPIO e os *gate drivers*, permitindo replicar o sinal de comando, evitando a sobrecarga da plataforma de desenvolvimento.

Além disso, importa destacar a disposição física dos sensores de tensão e corrente. Embora estejam posicionados numa região conveniente para as ligações da PCB de potência, encontram-se diretamente sob os condutores que a interligam aos filtros de acoplamento à rede elétrica. Esta proximidade torna-os mais suscetíveis a interferências eletromagnéticas geradas pela comutação dos MOSFETs SiC, o que introduz ruído adicional nas medições. Uma alternativa seria a instalação de sensores externos à placa de potência, afastando-os da região de comutação, o que contribuiria para a redução de interferências eletromagnéticas e para o aumento da precisão das medições.

Por outro lado, merece também referência a forma de interligação entre as PCBs de controlo e de potência. No protótipo desenvolvido, esta interligação é realizada através de múltiplos *sockets* e *headers*, permitindo que as placas de controlo sejam encaixadas horizontalmente sobre a placa de potência. Embora esta solução tenha cumprido adequadamente a sua função no contexto de prototipagem, numa versão comercial ou de maior robustez a ligação deveria ser revista, de forma a garantir maior integridade mecânica.

De um ponto de vista mais voltado para o *firmware*, seria pertinente proceder a um ajuste mais fino dos ganhos do algoritmo de sincronização com a rede elétrica de modo a reduzir o desfasamento entre os sinais de saída deste e as tensões simples da rede, como pode ser observado no exemplo apresentado na Figura 6-1 (a). Este desfasamento afetou a sincronização entre as correntes do lado da rede elétrica do conversor e as respetivas tensões, tendo-se, portanto, verificado um pequeno desvio nos resultados obtidos durante os ensaios experimentais, como demonstrado pela Figura 6-1 (b).

Alternativamente, poderia ser explorada a implementação de algoritmos de sincronização distintos, comparando o seu desempenho em diferentes condições de operação.



(a) (b)

Figura 6-1: (a) Desfasamento entre a tensão simples da rede elétrica da fase A (v_a: 20 V/div) e a estimativa do ângulo da tensão simples da fase A (ωt: 2 rad/div) para uma escala temporal de 5 ms/div; (b) Desfasamento entre a tensão simples da rede elétrica da fase A (v_a: 20 V/div) e a corrente do lado da rede elétrica da fase A (v_a: 1 A/div) para uma escala temporal de 5 ms/div.

Adicionalmente, embora os resultados experimentais obtidos tenham confirmado o funcionamento correto do conversor, estes foram realizados com potências inferiores às nominais. Testar o sistema à sua potência nominal seria particularmente interessante, uma vez que, a esses níveis, podem manifestar-se fenómenos adicionais, como efeitos térmicos ou interferências mais pronunciadas, que não se revelam em ensaios de baixa potência. A análise de sensibilidade e desempenho do conversor, realizada em simulação, apresentada no subcapítulo 3.10 indicou uma melhor resposta do sistema próximo da potência nominal, nomeadamente em termos de distorção harmónica das correntes do lado da rede elétrica. Assim, seria relevante verificar se esse comportamento se confirma em condições reais.

De igual modo, outra melhoria que poderia ser considerada prende-se com a integração direta do microcontrolador na própria PCB de controlo, substituindo a utilização do *LaunchPad* TMS320F28379D interligado por *headers* e *sockets*. Esta abordagem permitiria uma solução mais compacta, com interligações mais curtas e melhor integridade de sinal, reduzindo indutâncias parasitas, ruído e atrasos de propagação, além de aumentar a robustez eletromagnética do sistema.

De um ponto de vista mais voltado para a interface gráfica com o utilizador, propõe-se a conclusão da transmissão das grandezas elétricas entre a plataforma de desenvolvimento e o *Raspberry Pi 4B*. Para tal, sugere-se a utilização do segundo CPU disponível na plataforma, de forma a permitir a realização dos cálculos necessários relativos às grandezas elétricas, como valores médios, valores eficazes e energia elétrica transferida para o VE, e o envio contínuo de dados sem comprometer o processamento dos algoritmos de controlo do conversor. Em alternativa, poderia ser explorada a transmissão direta dos

valores instantâneos das grandezas elétricas para o *Raspberry Pi 4B*, que efetuaria os cálculos necessários, tirando partido do seu maior poder de processamento.

Finalmente, algo que poderia ser explorado seria a implementação de técnicas de *soft-switching* como *zero voltage switching* (ZVS) ou *zero current switching* (ZCS), com o objetivo de reduzir as perdas de comutação e as emissões eletromagnéticas geradas durante o funcionamento do conversor. Estas técnicas são especialmente vantajosas em conversores que utilizam MOSFETs SiC, devido às elevadas frequências de comutação associadas. Assim, a introdução de *soft-switching* poderia, portanto, aumentar o rendimento do protótipo, reduzir o esforço térmico sobre os semicondutores e melhorar significativamente o desempenho eletromagnético do protótipo.

Lista de Referências

[1] L. Situ, «Electric Vehicle development: The past, present & future», em *2009 3rd International Conference on Power Electronics Systems and Applications (PESA)*, mai. 2009, pp. 1–3.

[2] A. Ajanovic, R. Haas, e M. Schrödl, «On the Historical Development and Future Prospects of Various Types of Electric Mobility», *Energies*, vol. 14, n.º 4, Art. n.º 4, jan. 2021, doi: 10.3390/en14041070.

[3] D. Roos, «Electric Vehicles Have Been Around Since the 19th Century: Timeline», History.com. Acedido: 6 de outubro de 2024. [Online]. Disponível em: https://www.history.com/news/electric-vehicles-automobiles-timeline.

[4] A. Mbusi, «Reimagining Electric Vehicles for a Sustainable Future», 19 de junho de 2024. doi: 10.20944/preprints202406.1200.v1.

[5] P. Kurzweil, «Gaston Planté and his invention of the lead–acid battery—The genesis of the first practical rechargeable battery», *J. Power Sources*, vol. 195, n.º 14, pp. 4424–4434, jul. 2010, doi: 10.1016/j.jpowsour.2009.12.126.

[6] R. Matulka, «The History of the Electric Car», Energy.gov. Acedido: 7 de outubro de 2024. [Online]. Disponível em: https://www.energy.gov/articles/history-electric-car.

[7] N. Murgovski, «Optimal Powertrain Dimensioning and Potential Assessment of Hybrid Electric Vehicles», Ph.D. thesis, Chalmers University of Technology Gothenburg, Sweden, 2012. Acedido: 7 de outubro de 2025. [Online]. Disponível em: https://publications.lib.chalmers.se/records/fulltext/157210.pdf.

[8] R. Pelejão, «La Jamais Contente e uma mobilidade feliz», Motor 24. Acedido: 7 de outubro de 2024. [Online]. Disponível em: https://www.motor24.pt/cronicas/la-jamais-contente-mobilidade-feliz/340507/.

[9] N. Gonzalez, «LA JAMAIS CONTENTE: UMA HISTÓRIA CHOCANTE», Autoentusiastas. Acedido: 7 de outubro de 2024. [Online]. Disponível em: https://autoentusiastas.com.br/2023/06/la-jamais-contente-uma-historia-chocante/.

[10] T. Long, «Nov. 24, 1903: Starting Your Car Gets a Bit Easier», *Wired*. Acedido: 7 de outubro de 2024. [Online]. Disponível em: https://www.wired.com/2010/11/1124automatic-automobile-starter/.

[11] P. Junceiro, «Toyota Prius: 20 anos de história de um revolucionário ecológico», Motor 24. Acedido: 7 de outubro de 2024. [Online]. Disponível em: https://www.motor24.pt/motores/ecologia/toyota-prius-20-anos-historia-um-revolucionario-ecologico/308681/.

[12] T. M. CORPORATION, «Toyota Launches the Revolutionary PRIUS Hybrid Passenger Vehicle», Toyota Motor Corporation Official Global Website. Acedido: 7 de outubro de 2024. [Online]. Disponível em: https://global.toyota/en/detail/7905316.

[13] Z. Shahan, «Electric Car History (In Depth)». Acedido: 7 de outubro de 2024. [Online]. Disponível em: https://cleantechnica.com/2015/04/26/electric-car-history/.

[14] Automotive Data Ltd, «2008 Tesla Roadster I 53 kWh (292 Hp) | Technical specs, data, fuel consumption, Dimensions», Auto-Data.net. Acedido: 7 de outubro de 2024. [Online]. Disponível em: https://www.auto-data.net/en/tesla-roadster-i-53-kwh-292hp-42413.

[15] SHOPCAR, «Tesla Roadster é elétrico com alma de esportivo». Acedido: 7 de outubro de 2024. [Online]. Disponível em: https://www.shopcar.com.br/noticia_view.php?id=2134.

[16] Z. Shahan, «Tesla Model 3 Has Passed 1 Million Sales», CleanTechnica. Acedido: 7 de outubro de 2024. [Online]. Disponível em: https://cleantechnica.com/2021/08/26/tesla-model-3-has-passed-1-million-sales/

[17] S. S. G. Acharige, Md. E. Haque, M. T. Arif, N. Hosseinzadeh, K. N. Hasan, e A. M. T. Oo, «Review of Electric Vehicle Charging Technologies, Standards, Architectures, and Converter Configurations», *IEEE Access*, vol. 11, pp. 41218–41255, 2023, doi: 10.1109/ACCESS.2023.3267164.

[18] L. Lachvajderova e J. Kadarova, «ANALYSIS OF INTERNAL COMBUSTION ENGINE VEHICLE, BATTERY ELECTRIC VEHICLE AND EMISSIONS FROM TRANSPORT», *Transp. Logist. Int. J.*, vol. 21, pp. 21–33, dez. 2021.

[19] H. F. Sindi, A. Ul-Haq, M. S. Hassan, A. Iqbal, e M. Jalal, «Penetration of Electric Vehicles in Gulf Region and its Influence on Energy and Economy», *IEEE Access*, vol. 9, pp. 89412–89431, 2021, doi: 10.1109/ACCESS.2021.3087126.

[20] R. N. Charette, «How EVs Are Reshaping Labor Markets», IEEE Spectrum. Acedido: 2 de setembro de 2025. [Online]. Disponível em: https://spectrum.ieee.org/the-ev-transition-explained-2658797703.

[21] Mobi.E, «Portal de Dados MOBI.Data - MOBI.E - Mobilidade Elétrica», Mobi.e. Acedido: 3 de setembro de 2025. [Online]. Disponível em: https://www.mobie.pt/portal/mobi.data.

[22] E-REDES – Distribuição de Eletricidade, S.A., «Explore — E-REDES». Acedido: 3 de setembro de 2025. [Online]. Disponível em: https://e-redes.opendatasoft.com/explore/?sort=modified.

[23] M. Safayatullah, M. T. Elrais, S. Ghosh, R. Rezaii, e I. Batarseh, «A Comprehensive Review of Power Converter Topologies and Control Methods for Electric Vehicle Fast Charging Applications», *IEEE Access*, vol. 10, pp. 40753–40793, 2022, doi: 10.1109/ACCESS.2022.3166935.

[24] N. T. A. Nguyen, D. D. Le, V. D. Ngo, V. K. Pham, e V. K. Huynh, «Optimal Operation of Energy Storage Systems for Peak Load Shaving Application», em *2023 International Conference on System Science and Engineering (ICSSE)*, jul. 2023, pp. 327–331. doi: 10.1109/ICSSE58758.2023.10227167.

[25] G. K. Suresh, S. V. Ravindra, J. More, S. V. Bharat, e L. D. Bapu, «V2G & G2V Operation in Electric Vehicle Charger», em *2025 6th International Conference on Mobile Computing and Sustainable Informatics (ICMCSI)*, jan. 2025, pp. 533–536. doi: 10.1109/ICMCSI64620.2025.10883101.

[26] Y. Zhang, Z. Wang, C. Li, e J. Zhang, «Optimizing Hybrid AC/DC Microgrid Configurations for Campus Office Buildings Considering DC Load Characteristics and Specific DC Load Types», em *2025 IEEE International Conference on Electrical Energy Conversion Systems and Control (IEECSC)*, mai. 2025, pp. 478–484. doi: 10.1109/IEECSC64206.2025.11099658.

[27] A. N. Arvindan, R. Ashwin, e M. K. Murthi, «Multipulse Diode Rectifiers: Power Quality Perspective Based On Experimental Data», em *2018 8th IEEE India International Conference on Power Electronics (IICPE)*, dez. 2018, pp. 1–6. doi: 10.1109/IICPE.2018.8709575.

[28] A. Zhaksylyk *et al.*, «Review of Active Front-End Rectifiers in EV DC Charging Applications», *Batteries*, vol. 9, n.º 3, Art. n.º 3, mar. 2023, doi: 10.3390/batteries9030150.

[29] S. L. Rani e V. V. R. Raju, «V2G and G2V Technology in Micro-Grid Using Bidirectional Charger: A Review», em *2022 Second International Conference on Power, Control and Computing Technologies (ICPC2T)*, mar. 2022, pp. 1–5. doi: 10.1109/ICPC2T53885.2022.9777085.

[30] J. W. Kolar e T. Friedli, «The Essence of Three-Phase PFC Rectifier Systems—Part I», *IEEE Trans. Power Electron.*, vol. 28, n.º 1, pp. 176–198, jan. 2013, doi: 10.1109/TPEL.2012.2197867.

[31] J. Fang, F. Blaabjerg, S. Liu, e S. M. Goetz, «A Review of Multilevel Converters With Parallel Connectivity», *IEEE Trans. Power Electron.*, vol. 36, n.º 11, pp. 12468–12489, nov. 2021, doi: 10.1109/TPEL.2021.3075211.

[32] S. Alatai *et al.*, «A Review on State-of-the-Art Power Converters: Bidirectional, Resonant, Multilevel Converters and Their Derivatives», *Appl. Sci.*, vol. 11, n.º 21, Art. n.º 21, jan. 2021, doi: 10.3390/app112110172.

[33] S. Saleh, A. Jee, J. Meng, S. Panetta, e M. Haj-Ahmed, «Multi-Level Converters in Permanent Magnet Synchronous Motor Drives: Effects on the Common-Mode Voltage», em *2025 IEEE/IAS 61st Industrial and Commercial Power Systems Technical Conference (I&CPS)*, mai. 2025, pp. 1–8. doi: 10.1109/ICPS64254.2025.11030374.

[34] N. Koper e J. Wood, «An Efficient Active Mains Rectifier Bridge Based on Bipolar Technology», em *PCIM Europe 2018; International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management*, jun. 2018, pp. 1–5.

[35] V. Monteiro, T. J. C. Sousa, M. Tanta, S. Almeida, R. Gomes, e J. L. Afonso, «A novel two-switch three-level active rectifier for grid-connected electrical appliances in smart grids», em *2018 International Young Engineers Forum (YEF-ECE)*, mai. 2018, pp. 37–42. doi: 10.1109/YEF-ECE.2018.8368936.

[36] V. Monteiro, J. G. Pinto, J. C. A. Fernandes, e J. L. Afonso, «Experimental Comparison of Single-Phase Active Rectifiers for EV Battery Chargers», em *Proceedings of the 3rd International Conference on Vehicle Technology and Intelligent Transport Systems*, Porto, Portugal: SCITEPRESS - Science and Technology Publications, 2017, pp. 419–425. doi: 10.5220/0006391804190425.

[37] U. P. Yagnik e M. D. Solanki, «Comparison of L, LC & LCL filter for grid connected converter», em *2017 International Conference on Trends in Electronics and Informatics (ICEI)*, mai. 2017, pp. 455–458. doi: 10.1109/ICOEI.2017.8300968.

[38] S. Xu, S. Zhang, X. Zhu, H. Elmasry, e L. Chang, «Single-Phase Bridge Inverter with Modified LCLLC Filter», em *2025 IEEE Energy Conversion Congress & Exposition Asia (ECCE-Asia)*, mai. 2025, pp. 1–6. doi: 10.1109/ECCE-Asia63110.2025.11112217.

[39] M. Jayaraman e V. T. Sreedevi, «Implementation of LC and LCL passive filters for harmonic reduction in PV based renewable energy systems», em *2017 National Power Electronics Conference (NPEC)*, dez. 2017, pp. 363–369. doi: 10.1109/NPEC.2017.8310486.

[40] W.-J. Lee e S.-K. Sul, «DC-Link Voltage Stabilization for Reduced DC-Link Capacitor Inverter», *IEEE Trans. Ind. Appl.*, vol. 50, n.º 1, pp. 404–414, jan. 2014, doi: 10.1109/TIA.2013.2268733.

[41] M. T. Elrais e I. Batarseh, «Theoretical. Simulation, and Experimental Comparison of GaN-based Two-level and Multilevel Converters», em *2022 IEEE 7th Southern Power Electronics Conference (SPEC)*, dez. 2022, pp. 1–6. doi: 10.1109/SPEC55080.2022.10058432.

[42] M. Mohammed e M. A. Qasim, «Single Phase T-Type Multilevel Inverters for Renewable Energy Systems, Topology, Modulation, and Control Techniques: A Review», *Energies*, vol. 15, nov. 2022, doi: 10.3390/en15228720.

[43] H. Bhattacherjee, D. Mukherjee, U. Vuyyuru, e C. Chakraborty, «Brushless Synchronous Generator-Unidirectional Rectifier for Offshore Wind Energy Conversion System», *IEEE Trans. Energy Convers.*, vol. 37, n.º 2, pp. 1060–1074, jun. 2022, doi: 10.1109/TEC.2021.3131523.

[44] J. Chen, G. Jia, e X. Zhu, «A Simple Control Strategy for Three-Phase Vienna Rectifier via Input Impedance Regulation», em *2023 IEEE Energy Conversion Congress and Exposition (ECCE)*, out. 2023, pp. 3101–3103. doi: 10.1109/ECCE53617.2023.10362940.

[45] X. Li, Y. Huangfu, S. Wang, e L. Jin, «Research on Control and Simulation of Three-Level T-Type Inverter», em *2025 IEEE 8th International Electrical and Energy Conference (CIEEC)*, mai. 2025, pp. 2658–2663. doi: 10.1109/CIEEC64805.2025.11116480.

[46] M. Hlaili, H. Mechergui, H. Gonçalves, B. Exposto, e J. L. Afonso, «Single phase NPC inverter controller with integrated MPPT for PV grid connection», em *2016 17th International Conference on Sciences and Techniques of Automatic Control and Computer Engineering (STA)*, dez. 2016, pp. 598–605. doi: 10.1109/STA.2016.7952025.

[47] D. G, N. R. Varma, A. Spandana, P. A. Kumar, B. Venumadhav, e B. P. Kumar, «Design and Implementation of Three-phase Three Level NPC Inverter», em *2023 7th International Conference on Trends in Electronics and Informatics (ICOEI)*, abr. 2023, pp. 106–110. doi: 10.1109/ICOEI56765.2023.10125979.

[48] J. Rodriguez, S. Bernet, P. K. Steimer, e I. E. Lizama, «A Survey on Neutral-Point-Clamped Inverters», *IEEE Trans. Ind. Electron.*, vol. 57, n.º 7, pp. 2219–2230, jul. 2010, doi: 10.1109/TIE.2009.2032430.

[49] O. V. S. R. Varaprasad e D. V. S. S. Siva Sarma, «An improved three level Hysteresis Current Controller for single phase shunt active power filter», em *2014 IEEE 6th India International Conference on Power Electronics (IICPE)*, dez. 2014, pp. 1–5. doi: 10.1109/IICPE.2014.7115764.

[50] H. Mao, X. Yang, Z. Chen, e Z. Wang, «A Hysteresis Current Controller for Single-Phase Three-Level Voltage Source Inverters», *IEEE Trans. Power Electron.*, vol. 27, n.º 7, pp. 3330–3339, jul. 2012, doi: 10.1109/TPEL.2011.2181419.

[51] R. Ghosh, K. Dasgupta, e S. P. Ghoshal, «Analysis of a Hysteresis Current Control DC–DC Buck Converter Suitable for Wide Range of Operating Conditions», em *2023 International Conference on Computer, Electrical & Communication Engineering (ICCECE)*, jan. 2023, pp. 1–5. doi: 10.1109/ICCECE51049.2023.10085385.

[52] R. Davoodnezhad, D. G. Holmes, e B. P. McGrath, «A fully digital hysteresis current controller for current regulation of grid connected PV inverters», em *2014 IEEE 5th International Symposium on Power Electronics for Distributed Generation Systems (PEDG)*, jun. 2014, pp. 1–8. doi: 10.1109/PEDG.2014.6878684.

[53] K. H. Mohamed, T. B. Ibrahim, e N. Saad, «DC-AC inverter using hysteresis current controller with a low pass filter for WECS», em *2013 IEEE 7th International Power Engineering and Optimization Conference (PEOCO)*, jun. 2013, pp. 352–357. doi: 10.1109/PEOCO.2013.6564571.

[54] A. Araujo, J. G. Pinto, B. Exposto, C. Couto, e J. L. Afonso, «Implementation and comparison of different switching techniques for shunt active power filters», em *IECON 2014 - 40th Annual Conference of the IEEE*

Industrial Electronics Society, Dallas, TX, USA: IEEE, out. 2014, pp. 1519–1525. doi: 10.1109/IECON.2014.7048703.

[55] A. I. Maswood e E. Al-Ammar, «Comparative Analysis Between Different Approaches for Single-Phase PLLss», em *2010 Conference Proceedings IPEC*, Singapore, out. 2010, pp. 193–198. doi: 10.1109/IPECON.2010.5697104.

[56] J. Selvaraj, N. A. Rahim, e C. Krismadinata, «Digital PI current control for grid connected PV inverter», em *2008 3rd IEEE Conference on Industrial Electronics and Applications*, jun. 2008, pp. 742–746. doi: 10.1109/ICIEA.2008.4582614.

[57] V. Monteiro, S. Coelho, e J. L. Afonso, «DQ-Predictive-Based Current Control of a Three-Phase NPC Converter», em *2024 IEEE 22nd Mediterranean Electrotechnical Conference (MELECON)*, jun. 2024, pp. 984–989. doi: 10.1109/MELECON56669.2024.10608685.

[58] M. P. Kazmierkowski e L. Malesani, «Current control techniques for three-phase voltage-source PWM converters: a survey», *IEEE Trans. Ind. Electron.*, vol. 45, n.º 5, pp. 691–703, out. 1998, doi: 10.1109/41.720325.

[59] S. Pullabhatla, P. Bobba, e S. Yadlapalli, «Comparison of GAN, SIC, SI Technology for High Frequency and High Efficiency Inverters», *E3S Web Conf.*, vol. 184, p. 01012, jan. 2020, doi: 10.1051/e3sconf/202018401012.

[60] Y. Zhang, «The Application of Third Generation Semiconductor in Power Industry», *E3S Web Conf.*, vol. 198, p. 04011, out. 2020, doi: 10.1051/e3sconf/202019804011.

[61] L. G. Barbosa Rolim, D. Rodrigues da Costa, e M. Aredes, «Analysis and Software Implementation of a Robust Synchronizing PLL Circuit Based on the pq Theory», *IEEE Trans. Ind. Electron.*, vol. 53, n.º 6, pp. 1919–1926, dez. 2006, doi: 10.1109/TIE.2006.885483.

[62] L. Monteiro, J. G. Pinto, V. Monteiro, C. Couto, e J. Afonso, «Comparative Analysis Between Different Approaches for Single-Phase PLLs», *International Journal of Power Electronics*, p. 34, janeiro de 2022. doi: 10.1504/IJPELEC.2022.124267.

[63] T. Soares *et al.*, «Full-Bridge vs. T-Type: A Comprehensive Comparison of Three-Phase Power Converters with Variable DC-Link Voltage for EV Fast Chargers», em *2025 9th International Young Engineers Forum on Electrical and Computer Engineering (YEF-ECE)*, jul. 2025, pp. 1–6. doi: 10.1109/YEF-ECE66503.2025.11117489.

[64] Traco Power, «TXL 035-1515D – Product Page». Acedido: 22 de setembro de 2025. [Online]. Disponível em: https://www.tracopower.com/int/model/txl-035-1515d.

[65] Vishay, «VS-6TQS-M3 – Datasheet», 94945, dez. 2021. Acedido: 22 de setembro de 2025. [Online]. Disponível em: https://www.vishay.com/docs/94945/vs-6tqs-m3.pdf.

[66] Murata Manufacturing Co., Ltd., «OKI-78SR-5/1.5-W36-C – Product Page». Acedido: 22 de setembro de 2025. [Online]. Disponível em: https://pim.murata.com/en-global/pim/details/?partNum=OKI-78SR-5%2F1.5-W36-C

[67] Murata Manufacturing Co., Ltd., «OKI-78SR-3.3/1.5-W36-C – Product Page». Acedido: 22 de setembro de 2025. [Online]. Disponível em: https://pim.murata.com/en-global/pim/details/?partNum=OKI-78SR-3.3%2F1.5-W36-C.

[68] Texas Instruments, «TMS320F28379D – Product Page». Acedido: 25 de agosto de 2025. [Online]. Disponível em: https://www.ti.com/product/TMS320F28379D#params

[69] Texas Instruments, «TMS320F28379D LaunchPad Quick Start Guide (Rev. A)». Acedido: 17 de setembro de 2025. [Online]. Disponível em: https://www.ti.com/lit/ml/sprui73a/sprui73a.pdf?ts=1758109027801.

[70] ACEINNA, «MCA1101-5-5 – Product Page». Acedido: 25 de agosto de 2025. [Online]. Disponível em: https://www.aceinna.com/current-sensors/MCA1101-5-5.

[71] Skyworks Solutions, «Si8920BC – Product Page». Acedido: 25 de agosto de 2025. [Online]. Disponível em: https://www.skyworksinc.com/en/Products/Isolation/Si892x-Isolated-Amplifier/Si8920BC-IS.

[72] Murata Power Solutions (Milton Keynes) Ltd, «MEV1 | Datasheet | 3kVDC Isolated 1W Single & Dual Output DC-DC Converters». Acedido: 18 de setembro de 2025. [Online]. Disponível em: https://www.murata.com/products/productdata/8807029899294/kdc-mev.pdf.

[73] Analog Devices, «ADA4891-2 | datasheet and product info Low Cost CMOS, High Speed, Rail-to-Rail Amplifiers (Dual)». Acedido: 18 de setembro de 2025. [Online]. Disponível em: https://www.analog.com/en/products/ada4891-2.html.

[74] Onsemi, «NCV8114 – Product Page». Acedido: 18 de setembro de 2025. [Online]. Disponível em: https://www.onsemi.com/products/power-management/linear-regulators-ldo/ncv8114.
[75] Vishay, «BZT52 Series – Datasheet», 86342, dez. 2022. Acedido: 18 de setembro de 2025. [Online]. Disponível em: https://www.vishay.com/docs/86342/bzt52_series.pdf.
[76] Infineon Technologies, «1EDI60N12AF – Gate driver ICs – Product Page». Acedido: 19 de setembro de 2025. [Online]. Disponível em: https://www.infineon.com/part/1EDI60N12AF.
[77] Murata Manufacturing Co., Ltd., «MGJ2D151505SC | Isolated Gate Drive Power – Product Page». Acedido: 19 de setembro de 2025. [Online]. Disponível em: https://pim.murata.com/en-global/pim/details/?partNum=MGJ2D151505SC.
[78] Microchip Technology Inc., «MSC080SMA120B4 1200V, 80 mOhm mSiC™ MOSFET TO-247-4 Datasheet», DS00004673D, 2024. Acedido: 19 de setembro de 2025. [Online]. Disponível em: https://ww1.microchip.com/downloads/aemDocuments/documents/sic/ProductDocuments/DataSheets/MSC080SMA120B4-SiC-MOSFET-Datasheet.pdf.
[79] Vishay, «SMBJ Transient Voltage Suppressors – Datasheet», 88392, set. 2024. Acedido: 19 de setembro de 2025. [Online]. Disponível em: https://www.vishay.com/docs/88392/smbj.pdf.
[80] Wolfspeed, Inc., «C4D08120E Data Sheet, 1200 V, Discrete SiC Schottky Diode | Wolfspeed – Datasheet», out. 2024. Acedido: 19 de setembro de 2025. [Online]. Disponível em: https://assets.wolfspeed.com/uploads/2023/10/Wolfspeed_C4D08120E_data_sheet.pdf.
[81] Micro Commercial Components Corporation, «SMCJ1.5KE6.8(C)A-SMCJ1.5KE550(C)A(DO-214AB) – Datasheet», jun. 2021. Acedido: 19 de setembro de 2025. [Online]. Disponível em: https://www.mccsemi.com/pdf/products/SMCJ1.5KE6.8(C)A-SMCJ1.5KE550(C)A(DO-214AB).pdf.
[82] R. Vital e T. Vital, «O envelhecimento de capacitores em circuitos eletrônicos», *Semina Ciênc. Exatas E Tecnológicas*, vol. 36, p. 109, out. 2015, doi: 10.5433/1679-0375.2015v36n2p109.
[83] E. Rachev e V. Petrov, «DC link capacitor selection for DC-DC converters», em *2020 12th Electrical Engineering Faculty Conference (BulEF)*, set. 2020, pp. 1–5. doi: 10.1109/BulEF51036.2020.9326085.
[84] N. C. Brooks, F. Giardine, e R. C. N. Pilawa-Podgurski, «DC-Link Capacitors for Twice-Line Frequency Power Decoupling: Design-Oriented Figures-of-Merit With Empirical Application», *IEEE Trans. Power Electron.*, vol. 39, n.º 6, pp. 6569–6573, jun. 2024, doi: 10.1109/TPEL.2023.3305153.
[85] TDK Electronics, «Film Capacitors – Capacitors for DC Link B3277*X/Y/Z – Datasheet», mai. 2025. Acedido: 20 de setembro de 2025. [Online]. Disponível em: https://www.tdk-electronics.tdk.com/inf/20/20/ds/MKP_B32774XYZ_778XYZ.pdf.
[86] H. V. Betha, M. Odavic, e K. Atallah, «PCB busbar optimization for distributed DC link capacitors and parallel discrete SiC MOSFETs», em *2023 IEEE Energy Conversion Congress and Exposition (ECCE)*, out. 2023, pp. 6553–6555. doi: 10.1109/ECCE53617.2023.10362408.
[87] Fischer Elektronik, «SK 645 – Product Page». Acedido: 20 de setembro de 2025. [Online]. Disponível em: https://www.fischerelektronik.de/web_fischer/en_GB/heatsinks/A01/Standard%20extruded%20heatsinks/VA/SK645150AL/index.xhtml.
[88] J. M. Rivas, D. Jackson, O. Leitermann, A. D. Sagneri, Y. Han, e D. J. Perreault, «Design considerations for very high frequency dc-dc converters», em *2006 37th IEEE Power Electronics Specialists Conference*, jun. 2006, pp. 1–11. doi: 10.1109/pesc.2006.1712114.
[89] R. Baharom, M. N. Seroji, M. K. M. Salleh, e K. S. Muhammad, «Impact of switching frequency variation to the power transfer efficiency of wireless power transfer converter», em *2016 IEEE Symposium on Computer Applications & Industrial Electronics (ISCAIE)*, mai. 2016, pp. 127–131. doi: 10.1109/ISCAIE.2016.7575050.
[90] Raspberry Pi Foundation, «Raspberry Pi 4 Model B specifications». Acedido: 27 de outubro de 2025. [Online]. Disponível em: https://www.raspberrypi.com/products/raspberry-pi-4-model-b/specifications/.
[91] TT Electronics, «WH50 Resistors – Product Page». Acedido: 30 de setembro de 2025. [Online]. Disponível em: https://www.ttelectronics.com/products/passive-components/resistors/wh50/.